

Universität Stuttgart



MASTERARBEIT

Design of a Continuous-time Delta-Sigma Modulator based Wheatstone Bridge Sensor Readout Circuit

Entwurf einer zeitkontinuierlichen Delta-Sigma- Modulator-basierten Wheatstone-Brücken-Sensor- Ausleseschaltung

B. Sc. Taha Ağaçođrayan

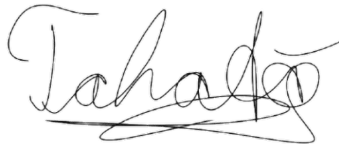
zur Erlangung des akademischen Grades
"Master of Science" (M.Sc.)

Erstprüfer:	Prof. Dr. Jens Anders
Zweitprüfer:	Prof. Dr. Joachim Burghartz
Betreuerin:	Dr. Zili Yu
Beginn:	14.01.2023
Abgabe:	31.07.2023

Erklärung

Hiermit versichere ich, dass ich die vorliegende Arbeit selbständig und ohne unerlaubte Hilfsmittel unter Beachtung der Regeln zur Sicherung guter wissenschaftlicher Praxis an der Universität Stuttgart in ihrer aktuellen Form angefertigt habe. Ich habe keine anderen als die angegebenen Quellen und Hilfsmitteln benutzt und wörtlich oder inhaltlich übernommene Stellen als solche kenntlich gemacht.

Stuttgart, den 03.08.2023

A handwritten signature in black ink, appearing to read 'Taha Agacdograyan', with a stylized flourish at the end.

Taha Agacdograyan

Danksagung

An dieser Stelle möchte ich zunächst Herrn Dr. Christian Burwick für die Vermittlung des Themas bedanken. Als kreative und inspirierende Person hat er einen maßgebenden Anteil daran, dass ich mich für dieses äußerst spannende Themengebiet interessiert und entschieden habe.

Mein Dank gebührt Frau Dr. Zili Yu, die mich mit hilfreichen Anregungen, aber auch konstruktiver Kritik betreut hat und stets motiviert hat. Ohne sie würde die Arbeit nicht so vorliegen.

Außerdem bedanke ich mich bei all den Mitarbeitern des *ims chips*. Dadurch hat sich meine Zeit am Institut sich sehr abwechslungs- und lehrreich entwickelt.

Abschließend möchte ich meinen Eltern danken. Sie haben mein Studium ermöglicht und standen mir stets mit einem offenen Ohr zur Seite. Vor allem mein Vater hat mich für diesen Beruf inspiriert und wurde mir als mein Vorbild die beste Orientierung in meinem Studium.

"I have loved analog design because it deals with compromises, as does life itself!"

"I will try to find out where science stops in analog design and where art begins-or is it the other way around?!"

"Circuit of Life" by Prof. Willy Sansen

Zusammenfassung

In dieser Masterarbeit wird der Entwurf eines auf die Wheatstone-Brücke basierenden Temperatursensors und ein Analog-Digital Umsetzer als Auswerteschaltung entworfen. Basierend auf Literaturrecherchen sind dabei zunächst drei verschiedene Konzeptschaltpläne entworfen worden um das $\Delta - \Sigma$ -Modulationsverfahren abzubilden. Mit einer Abweichung von weniger als 1% im medizinischen Temperaturbereich (20°C-40celsius) und einer mittleren Abweichung über den militärischen Temperaturbereich weist der zeitdiskrete Modulator das beste Ergebnis. Der zeitkontinuierliche Modulator erzielt ebenfalls eine Abweichung unter 1% im medizinischen Temperaturbereich, wird jedoch für den militärischen Temperaturbereich mit ungefähr 8%-Abweichung ungenauer als der zeitdiskrete Modulator (Abweichung 5%). Im Rahmen des Proof of Concept erweist sich der zeitdiskrete und zeitkontinuierliche Modulator als realisierbare und genau arbeitende Modellschaltungen auf. Der aus dem zeitkontinuierlichen Modulator weiterentwickelte differentielle Modulator ist mit systematischen Fehlern wie Offset behaftet, weshalb es noch verbesserungsfähig ist. Zum Abschluss des Entwurfs werden in der Arbeit zu den idealen Modellen mögliche reale Schaltungsimplementierungen von einem Integrator und einem Komparator aufgezeigt.

Der Entwurf des Sensors basierte auf eine Analyse der verschiedenen Widerstände und deren Eigenschaften aus der **XH018-180** nm-Technologieplattform des Entwicklers *X-FAB Silicon Foundries*. Die Untersuchung kam zum Ergebnis, dass mit der Kombination aus den Widerständen *rnw* und *rpp1k1* mit gegensätzlichen Temperaturkoeffizienten ein rauscharmer, hochauflösender und linearer Sensor entworfen werden kann. Die Wheatstone-Brücke erzielt eine Auflösungs-FoM von $FoM_{WhB} = 2.36 \text{ fJ} \cdot \text{K}^2$, ein eingangsbezogenes Rauschen von $11 \mu\text{V}_{\text{rms}}$ und bildet den militärischen Temperaturbereich in der entworfenen Schaltung in einem Dynamikumfang von 630 mV ab. Dies begrenzt die Auflösung des Sensors auf ein maximal erreichbaren Wert von 3.3 mK.

Der Entwurf des Sensors und seiner Auswerteelektronik geht mit einem umfangreichen Vergleich verschiedener Sensortopologien und Analog-Digital-Konvertierungsverfahren einher. Die Zusammensetzung aus Wheatstone-Brücke und $\Delta - \Sigma$ -Modulation erweist sich dabei die am einfachsten und vorteilhaftesten zu implementierbare Variante auf.

Executive Abstract

The master thesis presents the design of a temperature sensor based on the Wheatstone bridge and an analog-digital converter as a readout circuit is developed. Based on literature research, three different conceptual circuits have been designed to represent the $\Delta - \Sigma$ modulation method. With a deviation of less than 1% in the medical temperature range (20°C-40celsius) and an average deviation over the military temperature range, the discrete-time modulator shows the best result. The continuous-time modulator also achieves a deviation below 1% in the medical temperature range, but becomes less accurate than the discrete-time modulator (deviation 5%) for the military temperature range with about 8% deviation. The proof of concept tells that the discrete-time and continuous-time modulators are feasible and accurate model circuits. The differential modulator, which was further developed from the continuous-time modulator, is afflicted with systematic errors such as offset, which has to be improved. To conclude the design, the thesis proposes possible real circuit implementations of an integrator and a comparator for the ideal models in the conceptual circuits.

The design of the sensor was based on an analysis of the different resistors and their properties from the **XH018**-180 nm technology platform of the developer *X-FAB Silicon Foundries*. The study concluded that a low-noise, high-resolution and linear sensor can be designed using the combination of the resistors *rnw* and *rpp1k1* which have opposite temperature coefficients. The proposed Wheatstone bridge with the mentioned resistors achieves a resolution FoM of $\text{FoM}_{\text{WhB}} = 2.36 \text{ fJ} \cdot \text{K}^2$, an input referred noise of $11 \mu\text{V}_{\text{rms}}$ and maps the military temperature range in the designed circuit in a dynamic range of 630mV. This limits the resolution of the sensor to a maximum achievable value of 3.3mK.

The design of the sensor and its readout electronics is accompanied by an extensive comparison of different sensor topologies and analog-to-digital conversion methods. The combination of Wheatstone bridge and $\Delta - \Sigma$ modulation proves to be the simplest and most advantageous variant to implement.

Inhaltsverzeichnis

Abbildungsverzeichnis	iii
Tabellenverzeichnis	vi
Abkürzungsverzeichnis	vii
1. Einleitung	1
1.1. Ziel und Zweck der Masterarbeit	2
2. Stand der Technik	3
3. Einführung in das Themenfeld	5
3.1. Temperatursensoren	5
3.1.1. Widerstandsbasierte Temperatursensoren	6
3.2. Auswerteschaltung	7
3.2.1. Delta-Sigma-Analog-Digital-Konverter ($\Delta\Sigma$ -ADC)	9
4. Theoretische Grundlagen des Sensors	11
4.1. Wheatstone-Brücke	11
4.2. Materialeigenschaften von Widerständen	14
4.3. Auflösungs-FoM des Sensors	15
5. Theoretische Grundlagen von $\Delta\Sigma$-ADCs, Delta-Sigma-Analog-Digital-Konverter	17
5.1. Funktionsprinzip	17
5.1.1. Prinzip der Überabtastung und Rauschformung	20
5.2. Der RC-Integrator und die DAC	21
5.2.1. Dimensionierung des Rückkopplungswiderstands R_{fb}	23
5.3. Der Komparator	24
5.4. Leistungseigenschaften von $\Delta\Sigma$ -Modulatoren	26
6. Sensorentwurf	29
6.1. Anforderungsdefinition für den Sensor	29
6.2. Auswahl des Widerstände für den Sensor	30
6.2.1. Dimensionierung der Widerstände	31
6.3. Eigenschaften des Temperatursensors	31

7. Entwurf des Delta-Sigma-Modulators	37
7.1. Zeitdiskreter $\Delta\Sigma$ -Modulator	38
7.2. Zeitkontinuierlicher $\Delta\Sigma$ -Modulator	39
7.3. Differentieller zeitkontinuierlicher $\Delta\Sigma$ -Modulator	40
7.4. Auswahl des Transistors für den ADC	41
7.5. Implementierungskonzepte für ideale Bauelemente	43
7.5.1. Halb- und Volldifferentielle Integratoren	43
7.6. Entwurf des Komparators	48
7.7. Entwurf der Schalter	50
8. Simulationsergebnisse	51
8.1. Festlegung der Abtastrate Φ_1 und der unbekanntten Größe C_i	51
8.2. Allgemeine Funktion und Genauigkeit	53
8.3. Dynamikumfang, Signal-Rausch-Abstand (SNR) und Auflösung	56
8.4. FoMs der Modulatoren	59
8.5. Rauschformung	59
9. Fazit and Ausblick	61
Literaturverzeichnis	62
Anhang	69
A. einfacher Operationsverstärker	69
B. volldifferentieller Operationsverstärker	70
C. Komparator	71
D. On-Widerstand des Schalters	73
E. Signalverläufe des Modulators	74
F. Glitches	75
G. Schaltplanauszüge aus Cadence Virtuoso	76

Abbildungsverzeichnis

3.1.	Zum Aufbau von widerstandsbasierten Temperatursensoren werden Brückenschaltungen wie die Wien-Brücke (a) oder die Wheatstone-Brücke (b) verwendet.	6
3.2.	Analog-Digital Umsetzer werden anhand ihrer Auflösung und Bandbreite kategorisiert. Der $\Delta\Sigma$ -Modulator basiert auf das Prinzip der Überabstastung und erzielt dabei höhere Auflösungen. SAR und Pipeline-ADCs dahingegen können mehr Messwerte in einer Sekunde durchführen, sind also schneller. Abbildung aus: [22]	8
3.3.	Die Schalter-Kondensator-Technik wird für zeitdiskrete Analog-Digital-Umsetzer benutzt. Dabei erfolgt die Abtastung vor der Eingangsstufe durch taktgeführte (Φ_1 und Φ_2) Schalter.	9
3.4.	Der RC-Integrator wird für zeitkontinuierlichen Analog-Digital-Umsetzer benutzt. Die Abtastung (f_s) erfolgt nach der Eingangsstufe. Die Messwiderstand des Temperatursensors kann direkt als R_{in} angeschlossen werden.	10
4.1.	Bei der differentiellen Wheatstone-Brücke sind zwei Spannungsteiler umgekehrt angeordnet. Die Widerstände in einem Strang haben entgegengesetzte Temperaturkoeffizienten. R_p sind Widerstände mit positivem Temperaturkoeffizienten (blau) und R_n solche mit negativem Temperaturkoeffizienten (rot).	12
5.1.	Ein Delta-Sigma Modulator besteht aus 3 Bauteilen: Dem Integrator, dem Komparator, indem die Quantisierung durch Abtastung stattfindet und somit der Kern-Analog-Digital-Umsetzer ist und einem DAC in der Rückkopplung.	18
5.2.	Ein zeitlicher Ausschnitt der Signale aus dem $\Delta\Sigma$ -Modulator zeigt das Zusammenspiel zwischen des Komparators, der DAC und dem Integrator und die digitale Version D_{out} des analogen Eingangssignals I_{in}	19
5.3.	Die DAC schaltet zwischen V_{DD} und Masse und reguliert somit den Stromfluss I_1 und I_2 so dass es gleich I_{sig} ist und den Fehlerstrom I_{err} auslöscht.	22
6.1.	Die Widerstandswerte von R_p und R_n sind abhängig von der Temperatur und können große Unterschiede zeigen. Bei 26°C haben sind beide Widerstände $40\text{k}\Omega$	32
6.2.	Die Ausgangskennlinie der Wheatstone-Brücke zeigt, dass die differenzielle Ausgangsspannung für den militärischen Temperaturbereich einen Umfang von 230mV bis -400mV spannt. Die einzelnen Ausgangsspannungen $V_{out,1}$ und $V_{out,2}$ zeigen ein lineares Verhalten über den gesamten Temperaturbereich.	33

6.3.	Die Ableitung der differentiellen Ausgangsspannung V_{out} nach der Temperatur in absoluten Werten verdeutlicht das Lineare Verhalten der Bauelemente. Für einen großen Temperaturbereich von -10°C bis 125°C bleibt die Spannungsveränderung zwischen 3 und 3.5mVK^{-1}	34
6.4.	Bei der Wheatstone-Brücke dominiert das $1/f$ -Rauschen. Bis 1000Hz nimmt dieser Teil ab und es stagniert bei $2.6\text{fV}_{\text{rms}}$ (siehe Markierung) welches nur noch dem thermische Rauschen entspricht.	34
6.5.	Der entworfene Temperatursensor: Links ist der einfache Sensor für die zeitdiskreten und zeitkontinuierlichen Modulaotoren. Rechts ist der differentielle Sensor für den differentiellen Modulator. Blau gezeichnete Widerstände haben einen positiven, rot eingezeichnete einen negativen Widerstandswert. Bei 26°C weisen alle Widerstände eine Größe von $40\text{k}\Omega$	35
7.1.	Im Makroschaltplan des zeitdiskreten $\Delta\Sigma$ -Modulators sind die Komponenten aus spannungsgesteuerte Spannungsquellen mit unendlich hoher Verstärkung gebaut. Die erste Sample-and-Holdschaltung macht den Modulator zeitdiskret.	38
7.2.	Der zeitkontinuierliche Modulator benutzt ein D-Flipflop um das Eingangssignal zu digitalisieren. Damit steuert es die Spannung am Feedbackwiderstand an und es bedarf keine anderweitigen Sample-and-Holdschaltungen.	39
7.3.	Der differentielle zeitkontinuierliche Modulator arbeitet mit zwei zueinander asynchron liegenden DACs, die dem Quantisierungsfehler des differentiellen Eingangssignals entgegenwirken.	41
7.4.	Die Transkonduktanz eines MOSFETs ist sehr temperaturabhängig. <i>ne</i> . Simulation bei: $V_{\text{DS}} = 1.8\text{V}$, $V_{\text{GS}} = 0.8\text{V}$ $W = 2\mu\text{m}$, $L = 0.18\mu\text{m}$ und einer Drain-Last von 1Ω . . .	42
7.5.	Der Transistorschaltplan des voll differentiellen Operationsverstärkers.	44
7.6.	Die zum voll differentiellen Operationsverstärker zugehörige Gleichtaktregelung. . .	46
7.7.	Der halbdifferentielle Operationsverstärkers hat PMOS-Transistoren als Eingangsstufe. . .	47
7.8.	Der Komparator besteht aus zwei Stufen und erzeugt das invertierte Signal der Vergleichsoperation zwischen V_{in} und V_{ref}	49
7.9.	Der CMOS-Schalter ist aus den Transistoren <i>neli</i> und <i>pele</i> gebaut.	50
8.1.	Für eine gegebenes Eingangssignal von I_{sig} werden die Durchschnittswerte von der Spannung am Knoten Q und dem Strom I_{fb} gemessen und dabei die Werte für C_i und Φ_1 so optimiert, dass Q und I_{fb} den idealen Werten entsprechen.	52
8.2.	Frequenzgang des zeitkontinuierlichen Modulators einmal bei Abtastrate $f_s = 1\text{MHz}$ (grün) und einmal bei $f_s = 200\text{kHz}$ (blau). Eine Erhöhung der Abtastrate um das fünffache zeigt schon, dass das Rauschen in höhere Frequenzen und in höhere Werte sich verlagert.	60
A.1.	Das Bode-Diagramm des einfachen Operationsverstärkers zeigt eine Verstärkung $A_v(0) = 48\text{dB}$ und ein Phasenrand von 53°	69

A.2. Transientenverhalten des einfachen Operationsverstärkers zur Bestimmung der Flankensteilheit: $SR_{\text{rise}} = 3.5 \text{ V}/\mu\text{s}$ und $SR_{\text{fall}} = 7.47 \text{ V}/\mu\text{s}$, welche dem Mittelwert $SR = 5.5 \text{ V}/\mu\text{s}$ entspricht.	69
B.3. Das Bode-Diagramm des voll differentiellen Operationsverstärkers zeigt eine Verstärkung $A_v(0) = 52 \text{ dB}$ und ein Phasenrand von 50°	70
B.4. Transientenverhalten des voll differentiellen Operationsverstärkers zur Bestimmung der Flankensteilheit: $SR_{\text{rise}} = 48 \text{ V}/\mu\text{s}$ und $SR_{\text{fall}} = 268 \text{ V}/\mu\text{s}$, welche dem Mittelwert $SR = 158 \text{ V}/\mu\text{s}$ entspricht.	70
C.5. Das Bode-Diagramm des Komparators zeigt eine Verstärkung $A_v(0) = 50 \text{ dB}$ und ein Phasenrand von 25°	71
C.6. Transientenverhalten des Komparators zur Bestimmung der Flankensteilheit: $SR_{\text{rise}} = 410 \text{ V}/\mu\text{s}$ und $SR_{\text{fall}} = 323 \text{ V}/\mu\text{s}$, welche dem Mittelwert $SR = 367 \text{ V}/\mu\text{s}$ entspricht.	71
C.7. Die Transferkennlinie gibt Aufschluss über die Symmetrie des Komparators. Es besitzt ein kleines Offset von $V_{\text{offset}} = 1.9 \text{ mV}$	72
C.8. Die Gatterlaufzeiten können aus dem Transientenverhalten abgeleitet werden. Dabei werden das Eingangssignal und das Ausgangssignal betrachtet. Der zeitliche Abstand des Eingangssignals, sobald es den Mittelwert ($V_{\text{in,rise}}$) übertroffen hat bis das Ausgangssignal 90% des Highpegels erreicht hat wird gemessen. Dieser beträgt 47.6 ns . Ebenfalls wird der zeitliche Abstand gemessen, sobald das Eingangssignal wieder unterhalb des Mittelwerts fällt ($V_{\text{in,fall}}$) und das Ausgangssignal 10% des Highpegels unterschreitet. Dieser beträgt 45.2 ns	72
D.9. Über einen Eingangsspannungsbereich von $0-1.8 \text{ V}$ bleibt der gemeinsame On-Widerstand R_{on} des CMOS-Switches unter 300Ω	73
E.10. Transientenanalyse zur Bestimmung der Werte von C_i und der Abtastrate Φ_1 . Die mit Pfeilen angegebenen Werte sollen die idealen Durchschnittswerte des jeweiligen Signals zeigen.	74
F.11. Aufgrund der Glitches entstehen falsche Mittelwerte im digitalen Ausgangssignal Q und QN. Obwohl der der Signalverlauf im zeitkontinuierlichen Modulator für $V_{\text{in,1}}$ und Q identisch mit dem für den zeitkontinuierlichen ist, entsteht mit der Ergänzung des differentiellen Signals $V_{\text{in,2}}$ und des invertierten Signals QN Verzerrungen im Eingangssignal $V_{\text{in,1}}$ und somit Abweichung bei Q.	75
G.12. Schaltplan des einfachen Integrators (Operationsverstärker) zu Abbildung 7.7	76
G.13. Schaltplan des voll differentiellen Integrators (Operationsverstärker) zu Abbildung 7.5	76
G.14. Schaltplan der Gleichtaktregelung zu Abbildung 7.6 des Integrators aus G.13.	77
G.15. Schaltplan des Komparators zu Abbildung 7.8.	77
G.16. Schaltplan des zeitdiskreten Modulators zu Abbildung 7.1.	78
G.17. Schaltplan des zeitkontinuierlichen Modulators zu Abbildung 7.2.	79
G.18. Schaltplan des differentiellen zeitkontinuierlichen Modulators zu Abbildung 7.3. . .	80

Tabellenverzeichnis

2.1. Vergleich des entworfenen idealen Temperatursensors mit anderen Sensoren	3
2.2. Vergleich des entworfenen idealen DT - $\Delta\Sigma$ -Modulators mit anderen DT Arbeiten . .	4
2.3. Vergleich des entworfenen idealen CT - $\Delta\Sigma$ -Modulators mit anderen CT Arbeiten . .	4
4.1. Materialien von Widerständen und ihre Eignung als Sensor	15
6.1. Charakteristika von ausgewählten Widerständen aus der XH018 -Technologieplattform	30
6.2. Eigenschaften des entworfenen Temperatursensors mit dem Schaltplan aus 4.1, $R_p \hat{=} rnw$ und $R_n \hat{=} rpp1k1, R_p = R_n = 40\text{ k}\Omega, V_{DD} = 1.8\text{ V}$	32
7.1. Transistorgrößen des voll differentiellen Differenzverstärkers zu Abbildung 7.5 . . .	45
7.2. Transistorgrößen des voll differentiellen Differenzverstärkers zu Abbildung 7.6 . . .	45
7.3. Transistorgrößen des halbdifferentiellen Operationsverstärkers zu Abbildung 7.7 . .	47
7.4. Eigenschaften der entworfenen Operationsverstärker	48
7.5. Transistorgrößen des Komparators zu Abbildung 7.8	50
7.6. Eigenschaften des entworfenen Komparators zu Abbildung 7.8	50
8.1. Simulationsmessungen mit verschiedenen Werten für C_i und τ_s . Die Sollwerte be- tragen $I_{fb} = 4.5\ \mu\text{A}$ und $Q = 450\text{ mV}$	53
8.2. Simulationsergebnisse für den idealen und realen DT Modulator aus Abbildung 7.1. Das Eingangssignal beträgt $V_{in} = 1\text{ V}$	54
8.3. Simulationsergebnisse für den idealen und realen CT Modulator aus Abbildung 7.2.	54
8.4. Simulationsergebnisse für den idealen und realen differentiellen (Diff) Modulator aus Abbildung 7.3.	55
8.5. Ein und Ausgangsspannungen für verschiedene Temperaturen des DT Modulators.	57
8.6. Gesamtperformance über den ganzen Temperaturbereich des DT Modulators.	57
8.7. Ein und Ausgangsspannungen für verschiedene Temperaturen des CT Modulators.	57
8.8. Gesamtperformance über den ganzen Temperaturbereich des CT Modulators.	58
8.9. Werte für verschiedene Temperaturen des differentiellen Modulators.	58
8.10. Performance über den ganzen Temperaturbereich des differentiellen Modulators. . .	58
8.11. Figure of Merits der verschiedenen Modulatoren	59

Abkürzungsverzeichnis

ADC	Analog-Digital-Umsetzer (<i>Analog-to-Digital Converter</i>)
BJT	Bipolartransistor (<i>bipolar junction transistor</i>)
CMOS	komplementäre Metall-Oxid-Halbleiter (<i>complementary metal-oxide-semiconductor</i>)
MOSFET	Metall-Oxid-Halbleiter-Feldeffekttransistor (<i>metal oxide semiconductor field effect transistor</i>)
CFP	Chip-Film-Patch
KoSiF	Komplexe Systeme in Folie
FFLexCom	High Frequency Flexible Bendable Electronics for Wireless Communication Systems
FLEXMAX	Flexible aktive Sensormatrix für medizinische Anwendungen
IMS	Institut für Mikroelektronik Stuttgart
MOS	Metall-Oxid-Halbleiter (<i>metal oxide semiconductor</i>)
MEMS	Mikro-Elektro-Mechanische Systeme (<i>Micro-Electro-Mechanical-Systems</i>)
FoM	Leistungszahl (<i>Figure of Merit</i>)
TC	Temperaturkoeffizient (<i>temperature coefficient</i>)
OSR	Überabtastrate (<i>oversampling rate</i>)
SAR	Sukzessive Approximation (<i>Successive Approximation</i>)
SNR	Signal-Rausch-Abstand (<i>signal-noise-ratio</i>)
IC	Integrierter Schaltkreis (<i>integrated circuit</i>)
WhB	Wheatstone-Brückenschaltung (<i>Wheatstone-Bridge</i>)
CT	zeitkontinuierlich (<i>continous-time</i>)
rms	Effektivwert (<i>root mean square</i>)
DAC	Digital-Analog-Umsetzer (<i>Digital-to-Analog Converter</i>)
DC	Gleichstrom (<i>direct current</i>)
ENOB	Effektive Anzahl von Bits (<i>effective number of bits</i>)
DR	Dynamikumfang (<i>dynamic range</i>)
DT	zeitdiskret (<i>discrete time</i>)
GBW	Verstärkungs-Bandbreitenprodukt (<i>gain-bandwidth product</i>)
WB	Wien-Brückenschaltung (<i>Wien-Bridge</i>)
SC	Schalter-Kondensator-Technik (<i>switch-capacitor technique</i>)
RC	Widerstands-Kondensator-Technik (<i>resistor-capacitor technique</i>)
GmC	Transkonduktanz-Kondensator-Technik (<i>transconductance-capacitor technique</i>)

1. Einleitung

Einer der wichtigsten Forschungsschwerpunkte des Instituts für Mikroelektronik Stuttgart (IMS) ist die Halbleiterintegration. Dabei ermöglicht die Chip-Film-Patch (CFP) Technologie ultradünne Siliziumchips ($<50\ \mu\text{m}$) in flexible, also biegbare Folien einzubetten. Schaltungsträger, die direkt auf Folien gedruckt werden können sind die Basis für eine neue Generation von elektronischen Systemen [43]. Im Forschungsprojekt "Komplexe Systeme in Folie" (KoSiF) wurden zwei Demonstratoren namens **Smart Skin** und **Smart Switch** entwickelt, die mögliche Anwendungsfelder im Bereich der industriellen Robotik und Bionik eröffnen [34]. Ein weiteres äußerst wichtiges Anwendungsfeld dieser Schlüsseltechnologie ist die der tragbaren bzw. implantierbaren Medizintechnik. In vergangener Zeit wurden hierbei Projekte wie dem "High Frequency Flexible Bendable Electronics for Wireless Communication Systems" (FFLexCom) oder dem "Flexible aktive Sensormatrix für medizinische Anwendungen" (FLEXMAX) ins Leben gerufen. Dabei wurden unter anderem flexible Sensorfolien im menschlichen Körper z.B. zur Atmungsüberwachung bei Frühgeborenen entwickelt, aber auch solche die auf der menschlichen Haut getragen werden und mittels drahtloser Kommunikationssystemen wertvolle Signale als "Smart Health Application" dem Benutzer zur Verfügung gestellt werden [32],[33].

Für die als Beispiel genannten biomedizinischen Anwendungen und viele andere spielt die Messung der Körpertemperatur eine zentrale Rolle. Dabei sind die Anforderungen an solche "smarten" Temperatursensoren in diesem Anwendungsbereich anders als zu konventionellen Sensoren. In tragbarer bzw. implantierbarer Technologie muss die Temperatur vor allem in Bereich der Körpertemperatur ($35\text{-}41\ \text{°C}$) sehr präzise gemessen werden können. Auflösungen im Bereich von $< 40\ \text{mK}$ sind dabei keine Seltenheit [3]. Dies kommt mit einem rauscharmen Sensorentwurf einher. Außerdem müssen solche Temperatursensoren sehr energieeffizient sein und einen äußerst geringen Leistungsverbrauch vorweisen. In dünnschichtigen Sensorfolien sind nämlich Batteriekapazitäten begrenzt verfügbar. [41] Auf der anderen Seite spielt die Messgeschwindigkeit von Sensoren für solche Anwendungen eine zweitrangige Rolle. Im Gegensatz zu der in der Industrie eingesetzten Temperatursensoren (z.B. zur Überwachung der Wärmeausdehnung von Halbleiterkomponenten) verändern sich die im biomedizinischen Bereich gemessenen Temperaturen wie am häufigsten die Körpertemperatur um ein vielfaches langsamer. Umgekehrt ist die Genauigkeit im unteren mK-Bereich eine unübliche Anforderung in der Industrie [17].

1.1. Ziel und Zweck der Masterarbeit

Wie auch oben geschildert gibt es anwendungsbedingt erhöhte Anforderungen an den Genauigkeitsgrad bei der Messung der Ausgabe von Temperatursensoren. Dies beeinflusst den elektronischen Aufbau des Sensors selber als auch die Topologie der Auswerteschaltung.

Ziel dieser Masterarbeit ist es, einen hochauflösenden, energie- und rauscheffizienten Temperatursensor und eine dafür geeignete Auswerteschaltung zu entwerfen.

Dabei kommt die **XH018**-Technologie, eine 180 nm CMOS-Prozessfamilie zum Einsatz, die vom Unternehmen *X-FAB Silicon Foundries* entwickelt wurde. Es ist eine 180-nm-Sensor- und Hochspannungs-Technologieplattform, die primär für die Automobilindustrie erschaffen wurde, jedoch auch in anderen Bereichen wie der Medizintechnik eingesetzt werden kann. Insbesondere wurde sie auch für Sensor-, Sensorschnittstellen- und Aktuatoranwendungen entwickelt. [52].

Die Masterarbeit soll der Frage nachgehen, inwiefern eine solche Sensor- und Auswerteschaltung mit dieser Technologieplattform realisierbar ist. Es sollen dabei Erkenntnisse gewonnen werden, welche Komponenten in dieser Plattform für die Anwendung ideal und empfehlenswert sind. Eine mögliche Implementierung wird dabei erarbeitet und diskutiert.

Ausgehend von einer Einführung in die Technologien von Temperatursensoren und Analog-Digital-Umsetzern im nächsten Kapitel werden im ersten Schritt geeignete Topologien für die Anwendung festgelegt und erste Vorüberlegungen und Erklärungen der eingesetzten Topologie zum Schaltungsentwurf vermittelt. Dies beruht auf eine umfängliche Literaturrecherche.

Anschließend werden die mathematischen Grundlagen für den Temperatursensor erarbeitet und Anforderungen definiert. Anhand diesen Anforderungen werden die dafür in Frage kommenden Komponenten der **XH018**-Technologieplattform ausgesucht und näher untersucht.

Nach dem Entwurf des Temperatursensors wird die Auswerteelektronik entworfen. Dabei wird das Konzept der $\Delta\Sigma$ -Modulation in einem Makroschaltplan entworfen. Darauf aufbauend werden Schaltungsimplementierungen für die Makroschaltpläne entworfen. Dabei werden ebenfalls geeignete Komponenten für die Auswerteelektronik aus der **XH018**-Technologieplattform ausgewählt. Zum Schluss werden die entworfenen Makro- als auch reale Implementierungen mit dem Temperatursensor simuliert und auf sämtliche Merkmale charakterisiert. Die entworfenen Schaltungen dienen als mögliche Konzeptvorschläge von Temperatursensoren die auf die oben genannte Technologieplattform basieren.

2. Stand der Technik

In der Forschung und Industrie werden Temperatursensoren für verschiedenste Anwendungszwecke entwickelt. Neben der Anwendung in der Gesundheits- und Medizintechnik finden sich Temperatursensoren im Bereich der Automobil-, Militär- Unterhaltungs- und Produktionstechnik. Die Anforderungen an Temperatursensoren kann dabei sehr unterschiedlich ausfallen. So unterschiedlich die Einsatzbereiche von Temperatursensoren sind, so unterschiedlich ist auch deren Aufbau ausgeprägt. Auch die zugehörigen Auswerteelektroniken wie Analog-Digital-Umsetzer sind in jeder Anwendung individuell entworfene Schaltungen. Auf der anderen Seite gibt es Merkmale, die alle Temperatursensoren gemein haben und ein Vergleich untereinander möglich ist. Dabei sind als wichtige Kenngrößen, die für einen Vergleich herangezogen werden können, der Temperaturbereich, die Auflösung, der Leistungsverbrauch, die Topologie und eine sogenannte Auflösungs-FoM in dem Merkmale wie der Temperaturkoeffizient der Bauelemente des Sensors miteinfließen.

Um das Spektrum von verschiedenen Temperatursensoren aufzuzeigen, wird der Vergleich dieser Arbeit mit Sensoren aus drei verschiedenen Topologien durchgeführt. Der Sensor aus [24] basiert auf die CMOS-Technologie. Die Arbeit in [38] verwendet Widerstände in der Wien-Brücken (WB) Topologien und weist mit einer Auflösungs-FoM von $0.13 \text{ pJ} \cdot \text{K}^2$ zu den besten ihrer Art aus dem Jahr 2018. Der Sensor in [41] verwendet die gleiche Topologie wie der entworfene Sensor in dieser Arbeit, nämlich die Wheatstone-Brücke (WhB). Die Arbeit in [41] erreicht mit seiner Auflösungs-FoM einen neuen Rekord aus dem Jahr 2020. Alle miteinander verglichenen Sensoren haben die Gemeinsamkeit, dass sie für biomedizinische Anwendungen und kabellose Übertragung wie z.B. für den Einsatz in hybriden und flexiblen Folien ausgelegt sind. In der Tabelle 2.1 sind die drei Arbeiten mit dem Sensor aus dieser Arbeit gegenübergestellt. Beim Vergleich gilt es zu beachten, dass beim hier entworfenen Sensor nur das Frontend, also die Wheatstone-Brücke

Tabelle 2.1.: Vergleich des entworfenen idealen Temperatursensors mit anderen Sensoren

Merkmal	[24]	[38]	[41]	diese Arbeit
Topologie	MOSFET	Resistiv, WB	Resistiv, WhB	Resistiv, WhB
Temperaturbereich	$0^\circ\text{C} - 100^\circ\text{C}$	$-40^\circ\text{C} - 85^\circ\text{C}$	$27.5^\circ\text{C} - 47.5^\circ\text{C}$	$-55^\circ\text{C} - 125^\circ\text{C}$
Auflösung [mK]	300	0.41	1.1	3.3
FoM	$0.19 \text{ nJ} \cdot \text{K}^2$	$0.13 \text{ pJ} \cdot \text{K}^2$	$0.64 \text{ fJ} \cdot \text{K}^2$	$2.36 \text{ fJ} \cdot \text{K}^2$
Spannungsempfindlichkeit	-	-	4 mVK^{-1}	3.37 mVK^{-1}
Leistungsverbrauch [μW]	0.07	160	6.6	81

Tabelle 2.2.: Vergleich des entworfenen idealen DT - $\Delta\Sigma$ -Modulators mit anderen DT Arbeiten

Merkmal	[49]	[11]	[45]	[9]	diese Arbeit
Abtastrate f_s [MHz]	1	4	2	0.125	1
Dynamikumfang [dB]	75	85	83	95.6	2.14
FoM _{Walden} [pJ · K ²]	1.06	0.1	0.13	0.08	3.25
FoM _{Schreier} [dB]	11.05	588	168	165	117
Leistungsverbrauch [μ W]	80	38	60	30	3.4

beinhaltet, während die anderen Arbeiten auch die Auswerteelektronik ihrer Sensoren beinhalten. Deshalb sind die Werte für den eigenen Sensor eher als eine realisierbare Idealschaltung zu sehen. Der Vergleich zeigt, dass die anderen Sensoren zwar für einen kleineren Temperaturbereich ausgelegt sind, dafür jedoch bis auf eine Ausnahme bessere Auflösungswerte erzielen. Allein die MOSFET-Implementierung in der Vergleichsarbeit [24] arbeitet ungenauer. Sensoren auf Basis von Bipolartransistoren oder MOSFETs weisen generell höhere Auflösung als resistive Schaltungstopologien auf, dafür können sie aber um eine Größenordnung von 1000 weniger Leistung verbrauchen.

Außer dem eigentlichen Temperatursensor kann in einem zweiten Vergleichsaspekt auch nur die Auswerteelektronik betrachtet werden. Es werden einmal der entworfenen ideale zeitdiskrete Modulator (siehe Tabelle 2.2) und der einfache zeitkontinuierliche Modulator (siehe Tabelle 2.3) jeweils mit anderen Arbeiten der gleichen Topologie verglichen. Die Vergleichsmodulatoren sind dabei wie die eigenen Single-Bit Tiefpass- $\Delta\Sigma$ -Modulatoren. Sie sind zwar ebenfalls für biomedizinische Anwendungen, müssen aber nicht unbedingt für einen Temperatursensor als analogen Eingang entworfen sein. Der Modulator in [11] beispielsweise wurde für einen Herzschrittmacher und [9] für medizinische Diagnosegeräte entwickelt. Der in dieser Arbeit entworfenen zeitdiskreten $\Delta - \Sigma$ -Modulator weist aufgrund seines kleinen Dynamikumfangs auch eine um Vielfaches große FoM_{Walden}, aber aufgrund seines geringen Leistungsverbrauchs eine vergleichbare FoM_{Schreier}. Der geringe Dynamikumfang liegt an der einstufigen Topologie des Modulators. Die meisten Modulatoren sind aus mehreren Verstärkerstufen und mit der Schalter-Kondensator-Technik (SC) aufgebaut wie es in der Tabelle 2.3 zu sehen ist. Sie erzielen dabei größere Dynamikumfänge, welche sich in der FoM_{Walden} widerspiegelt. Bei kleineren Abtastraten wird auch mit der GmC-Topologie gearbeitet als mit der RC, aber erweist sich aufgrund der kleineren FoM_{Schreier} als weniger effektiv.

Tabelle 2.3.: Vergleich des entworfenen idealen CT - $\Delta\Sigma$ -Modulators mit anderen CT Arbeiten

Merkmal	[28]	[48]	[12]	[44]	diese Arbeit
Topologie	SC	GmC	SC	RC	RC
Verstärker-Stufen	2	2	1	4	1
Abtastrate f_s [MHz]	500	0.3	3.2	64	1
Dynamikumfang [dB]	73	82	50	89	13
FoM _{Walden} [pJ · K ²]	0.017	0.1	0.05	0.02	14
FoM _{Schreier} [dB]	170.7	104	168	134	116
Leistungsverbrauch [μ W]	1160	2000	46	2000	51

3. Einführung in das Themenfeld

Da Temperatursensoren in so vielfältigen Anwendungsbereichen vorkommen, so fällt auch deren Aufbau sehr unterschiedlich aus. Dies liegt daran, dass beinahe alle elektrischen Elemente auf dieser Welt temperaturabhängig sind. Während Bandabstandsreferenzschaltungen mit dem Ziel zur Kompensation der Temperaturabhängigkeit ihrer elektrischen Bauelemente entwickelt werden um z.B. über alle Temperaturumgebungen hinweg eine stetig konstante Spannungsquelle zu erzeugen, wird bei Temperatursensoren genau der Effekt der Temperaturabhängigkeit zur Nutze gemacht und verstärkt. Thermoelemente erzeugen beispielsweise aufgrund des thermoelektrischen Effekts elektrische Energie aus Wärme, welche je nach ihrer Materialbeschaffenheit in eine unterschiedlich hohe elektrische Spannung verwandelt werden können, sobald sie verbunden werden. In integrierten Temperatursensoren sind meistens Bauteile zu finden, die ihren Widerstand verändern. Diese können aus aktiven Bauelementen bestehen wie z.B. BJT- oder MOSFET-basierte Temperatursensoren sein, oder aus rein passiven Bauteilen aufgebaut sein.

3.1. Temperatursensoren

Für biomedizinische Anwendungen spielen bei der Wahl der geeigneten Bauelemente für einen Temperatursensor Faktoren wie **Energieeffizienz, Auflösung, Leistungsverbrauch und Fläche** die wichtigste Rolle. Aber auch Linearität, Rauschen und die Komplexität der nötigen Auswerteschaltung müssen beim Entwurf von Temperatursensoren berücksichtigt werden [41]. Dabei erzielen sowohl BJT bzw. MOSFET-basierte Temperatursensoren [27],[56], als auch Temperatursensoren auf Basis von Widerständen [40],[7] für den betrachteten Anwendungsbereich äußerst vielversprechende Ergebnisse.

Um letztendlich herauszufinden, welche Topologie vorteilhaft ist, wurde eine umfangreiche vergleichende Analyse der Performance von Temperatursensoren durchgeführt [30]. Die Studie betrachtet dabei Temperatursensoren unterschiedlicher Technologien (BJT, MOS, Widerstand und MEMS) und stellt zum besseren Vergleich eine Auflösungs-FoM auf. Sie kommt dabei zum Ergebnis, dass unter all den verschiedenen Technologien die **widerstandsbasierten Temperatursensoren** am energieeffizientesten sind [54]. Die Auflösungs-FoM ist etwa eine Größenordnung kleiner als von herkömmlichen BJT-basierten Sensoren und erreichen eine höhere Auflösung [54]. Nach dem aktuellen Stand der Technik gehört mit einer Auflösungs-FoM von $0.13 \text{ pJ} \cdot \text{K}^2$ das beste Ergebnis der akademischen Veröffentlichung [38] aus dem Jahr 2018.

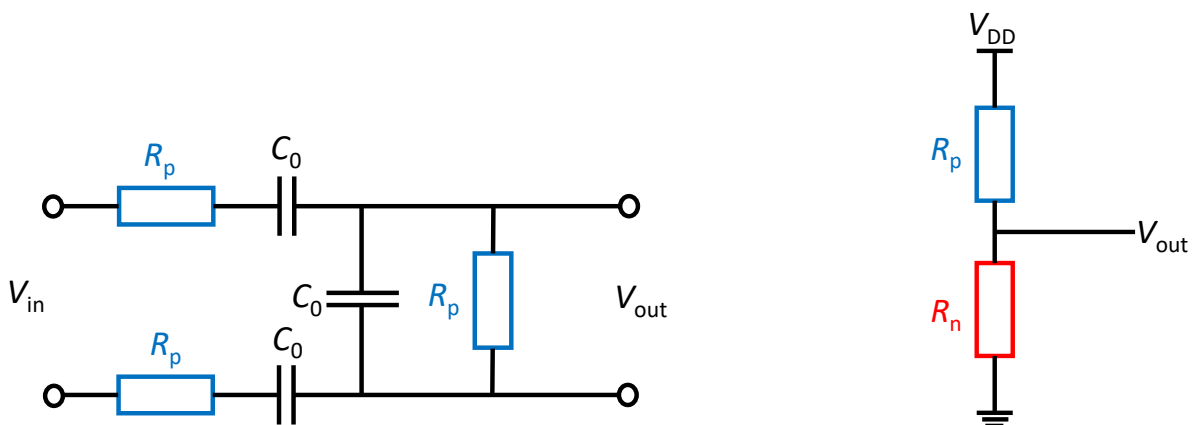
Die oben durchgeführte Literatur- und Forschungsrecherche, welche die widerstandsbasierten Temperatursensoren als solche mit der besten Auflösung propagieren und mit Hinblick auf biomedizinische Anwendungen auch die energieeffizienteste Lösung darstellen, führt zum Entschluss ebenfalls einen widerstandsbasierten Temperatursensor in dieser Arbeit zu entwerfen.

3.1.1. Widerstandsbasierte Temperatursensoren

Bei den widerstandsbasierten Temperatursensoren gibt es zwei wesentliche Messmethoden, die zu zwei unterschiedlichen Schaltungstopologien führen. Temperaturdifferenz zeigt sich in Form von Änderung des Widerstandes und kann entweder in einer sogenannten Wien-Brücke oder Wheatstone-Brücke gemessen werden.

Bei der Wien-Brücke handelt es sich vereinfacht um einen RC-Bandpassfilter zweiter Ordnung. Wenn die Brücke mit einer konstanten Frequenz betrieben wird, weist sie eine temperaturabhängige Phasenverschiebung auf. Der Kondensator im RC-Filter ist weitgehend in einem CMOS-Prozess stabil, d.h. die Temperaturabhängigkeit ist hauptsächlich auf den Temperaturkoeffizienten (TC) des Widerstands zurückzuführen. Die Phasenverschiebung kann dann mithilfe eines Analog-Digital-Umsetzers digitalisiert werden [39].

Die Wheatstone-Brücke dahingegen baut auf Widerständen mit entgegengesetzt gepolten Temperaturkoeffizienten auf. Der einfachste Aufbau entspricht einem Spannungsteiler. Das Ausgangssignal verändert sich dabei mit dem Temperaturunterschied. Hierbei gibt die Amplitude des Signals Aufschluss über die Temperatur. Die Abbildung 3.1 zeigt die beiden Brückenschaltungen in ihrer einfachsten Form.



(a) Wien-Brücke: RC-Filter zweiter Ordnung, Widerstandsänderung bewirkt eine Phasenverschiebung, Kondensatoren bleiben stabil (b) Wheatstone-Brücke: Spannungsteiler mit Widerständen entgegengesetztem Temperaturkoeffizient (blau: positiv, rot: negativ), Widerstandsänderung zeigt die Ausgangsamplitude

Abbildung 3.1.: Zum Aufbau von widerstandsbasierten Temperatursensoren werden Brückenschaltungen wie die Wien-Brücke (a) oder die Wheatstone-Brücke (b) verwendet.

Der größte Unterschied zwischen den beiden Schaltungstopologien besteht darin, dass die Wien-Brücke einen stabilen Referenzkondensator hat, während sich alle Widerstände bei der Wheatstone-Brücke verändern. Deshalb können mithilfe der Wien-Brücke präzisere Temperatursensoren gebaut werden. Auf der anderen Seite führt durch die Verwendung von Widerständen mit entgegengesetztem Temperaturkoeffizienten zu einer besseren Energieeffizienz. [54]

Eine ausgiebige Gegenüberstellung der beiden Topologien für Temperatursensoren ist Gegenstand einer Doktorarbeit [4] aus dem Jahre 2021 gewesen. Die Arbeit leitet für beide Schaltungen eine Auflösungs-FoM her. Aufgrund der Tatsache, dass bei der Wien-Brücke nur ein Widerstand vorhanden ist, ist der theoretische Grenzwert der Auflösungs-FoM für die Wien-Brücke kleiner als für die Wheatstone-Brücke. Simulationen haben jedoch gezeigt, dass Oberschwingungen bei der Wien-Brücke die Phasempfindlichkeit verringert und die Leistungsaufnahme erhöht, womit der Grenzwert auf $9.7 \text{ fJ} \cdot \text{K}^2$ steigt. Für die Wheatstone-Brücke berechnet sich ein Grenzwert von $3.7 \text{ fJ} \cdot \text{K}^2$. Auch die praktischen Implementierungen von Temperatursensoren in derselben Doktorarbeit [4] liefern für solche mit Wheatstone-Brücken bessere Auflösungs-FoM als für Aufbauten, die auf die Wien-Brücke basieren.

Eine genaue schaltungstechnische Betrachtung der beiden Topologien wird in diesem Einführungskapitel nicht durchgeführt. **Aus den oben genannten Vor- und Nachteilen wird in dieser Arbeit der Entwurf des Temperatursensors auf Basis der Wheatstone-Brücke durchgeführt.** Im nächsten Kapitel unter Theoretische Grundlagen wird eine detaillierte mathematische und physikalische Analyse der entschiedenen Topologie vorgestellt und die oft erwähnte aber nicht vertiefte Auflösungs-FoM genauer erklärt. Dieses Kapitel skizziert die vorab durchgeführte Literaturrecherche zur Entscheidungsfindung der optimalen Topologie für den zu entwerfenden Temperatursensor.

3.2. Auswerteschaltung

Zur Weiterverarbeitung und Auswertung der Signale von Sensoren werden sogenannte Analog-Digital-Konverter als Signalprozessoren verwendet. Diese gibt es genauso wie Sensoren in den unterschiedlichsten Formen und Aufbauten. Die richtige Auswerteschaltung ergibt sich je nach Ausgangsform des Sensors und den Anforderungen, in welcher **Auflösung** und **Geschwindigkeit** die Sensordaten ausgewertet werden sollen. Wie bereits oben erwähnt, der Temperatursensor für biomedizinische Anwendungen muss vergleichsweise hochauflösend sein, bedarf jedoch keine hohe Abtastrate.

Analog-Digital-Konverter werden anhand ihrer Auflösung und Konvertierungsrate klassifiziert [18]. Die Konvertierungsrate bezeichnet dabei die Messsignale pro Sekunde und ist ein Faktor für die Geschwindigkeit des Konverters. Für schnell verändernde Sensorwerte bedarf es ebenfalls schnelle Messsignale [22]. Hohe Auflösungen erreichen ADCs durch das Überabtasten. Anhand der Überabtastrate (*oversampling rate*), kurz: OSR erhöht sich die Signalrate des Konverters.

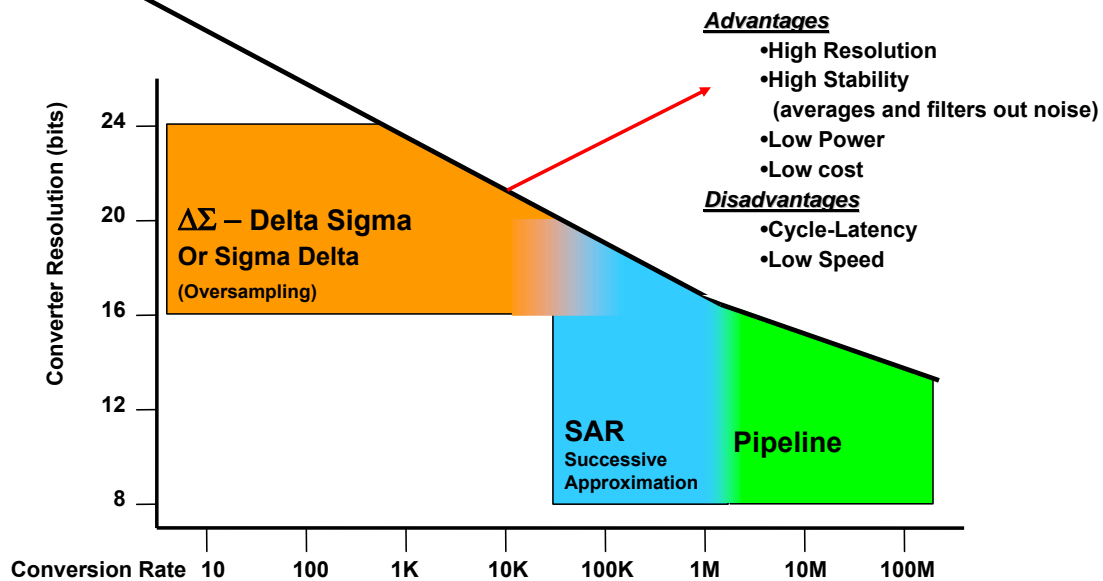


Abbildung 3.2.: Analog-Digital Umsetzer werden anhand ihrer Auflösung und Bandbreite kategorisiert. Der $\Delta\Sigma$ -Modulator basiert auf das Prinzip der Überabstastung und erzielt dabei höhere Auflösungen. SAR und Pipeline-ADCs dahingegen können mehr Messwerte in einer Sekunde durchführen, sind also schneller. Abbildung aus: [22]

Solche mit einer hohen Überabtastrate, die als Oversampling-Konverter bezeichnet werden, unterscheiden sich von denen, die im Bereich der Nyquist-Frequenz arbeiten und deshalb Nyquist-Rate-Konverter genannt werden. Zur ersten Kategorie gehören ADCs wie der sogenannte Delta-Sigma-Modulator. Zur zweiten Kategorie zählen die Pipeline, SAR oder Flash-ADCs. Die Abbildung 3.2 stellt die verschiedenen Konverterarten anhand ihrer Auflösung und Konvertierungsrate gegenüber. Demnach liefern Delta-Sigma-Konverter durch das Überabtasten hohe Auflösungen, sind jedoch im Vergleich zu SAR oder Pipeline-ADCs in ihrer Bandbreite begrenzt. Dies ist zurückzuführen auf eine Topologie, die auf digitale Signalprozesstechniken aufbaut statt präzisen analogen Komponenten. Ein Teil der Signalverarbeitung wird von einem digitalen Filter übernommen, der Bestandteil des Delta-Sigma-ADCs ist. D.h. Delta-Sigma-ADCs kommen mit einer geringen Schaltungskomplexität aus, weshalb sie auch einen geringen Leistungsverbrauch vorweisen. SAR, Pipeline- oder Flash-ADCs erreichen höhere Konvertierungsraten aufgrund ihrer komplexeren Schaltungstopologie [14].

Das Prinzip der Überabstastung erzielt neben der erhöhten Auflösung zwei weitere Vorteile:

1. Bei der Analog-Digital-Wandlung ist Quantisierungsrauschen unvermeidbar. Jedoch wird beim $\Delta\Sigma$ -Modulator dieses mit dem Quantisierungsrauschen behaftete Signal an den Eingang der Quantisierungsstufe invertiert (deshalb der Name Delta) zurückgekoppelt wird. Somit stellt dieses Rauschen, dass durch die Rückkopplung vom Eingangssignal abgezogen wird, eine zeitliche Verzögerung um einen Abtastwert dar. Das Rauschen wird dabei in dem Frequenzbereich des Eingangssignals minimiert und verlagert sich dabei in höhere Fre-

quenzbereich. Dieser Effekt des **Rauschformens** wird durch die Überabtastrate verstärkt und erhöht den Signal-Rausch-Abstand (SNR) und die Linearität des ADCs, jedoch auf Kosten der Bandbreite. [61]

2. Das Überabtasten minimiert **Aliasing-Fehler**, welche wiederum den Gebrauch von Antialiasingfiltern nicht nötig machen. Im Falle eines zeitkontinuierlichen $\Delta\Sigma$ -Modulators wird durch die kontinuierliche Abtastung auch keine Halteschaltung benötigt [60].

Die Vorteile des $\Delta\Sigma$ -ADCs liegen somit auf der Hand. Nyquist-Rate-Konverter sind erst dann eine Option, wenn höhere Konvertierungsraten erforderlich sind. Der in dieser Arbeit für die Zielanwendung zu entwerfende Temperatursensor wird eine Bandbreite von 100 Hz nicht überschreiten. Die Körpertemperatur verändert sich nicht schnell. Dafür ist für den Temperatursensor eine hohe Auflösung erforderlich, welche in diesem Fall nur durch $\Delta\Sigma$ -ADC realisiert werden kann. Für diesen Sensor, der eine niedrige Ausgangsfrequenz haben wird (10-20 Hz), können $\Delta\Sigma$ -ADC mit einer schon moderaten Abtastfrequenz hohe Überabtastraten erreichen. Dies bedeutet, dass die Komponenten des $\Delta\Sigma$ -ADCs nicht unbedingt zu den schnellsten gehören müssen und die Vorteile durch Überabtastung trotzdem zum Vorschein kommen.

3.2.1. Delta-Sigma-Analog-Digital-Konverter ($\Delta\Sigma$ -ADC)

Bei den $\Delta\Sigma$ -ADC gibt es zwei verschiedene Implementierungsmöglichkeiten: zeitkontinuierliche und zeitdiskrete $\Delta\Sigma$ -ADC. Unter zeitkontinuierlichen Aufbauten sind Schaltungen mit aktiven RC-Integratoren auf Basis von Operationsverstärkern die am häufigsten gebaute Variante. Bei zeitdiskreten $\Delta\Sigma$ -ADC kommt die Schalter-Kondensator-Technik (SC) am häufigsten vor [36]. Die Eingangsstufen dieser beiden $\Delta\Sigma$ -ADCs sind in Abbildung 3.3 bzw. 3.4 gegenübergestellt. Der Hauptunterschied der beiden Varianten liegt in ihrer Abtastung, die beim zeitdiskreten $\Delta\Sigma$ -ADC *vor* der Eingangsstufe im sogenannten Halteglied (Sample and Hold) stattfindet und beim zeitkontinuierlichen ADC *nach* der Eingangsstufe im Quantisierer selbst durchgeführt wird.

Zeitkontinuierliche $\Delta\Sigma$ -ADCs üben auf das Eingangssignal (Mehrfach-)Integrationen aus, die

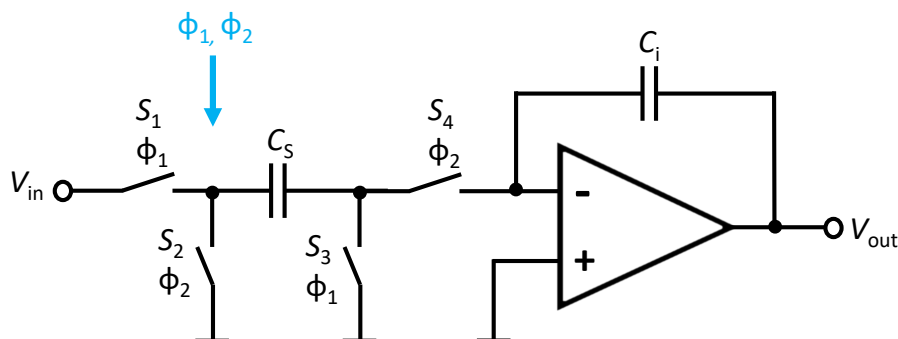


Abbildung 3.3.: Die Schalter-Kondensator-Technik wird für zeitdiskrete Analog-Digital-Umsetzer benutzt. Dabei erfolgt die Abtastung vor der Eingangsstufe durch taktgeführte (Φ_1 und Φ_2) Schalter.

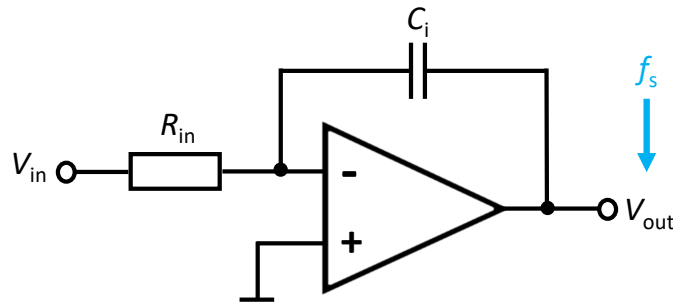


Abbildung 3.4.: Der RC-Integrator wird für zeitkontinuierlichen Analog-Digital-Umsetzer benutzt. Die Abtastung (f_s) erfolgt nach der Eingangsstufe. Die Messwiderstand des Temperatursensors kann direkt als R_{in} angeschlossen werden.

den Aufbau komplexer macht. Außerdem sind sie den SC- $\Delta\Sigma$ -ADCs durch höheres Jitter und Nichtlinearitäten unterlegen. Ein weiterer Vorteil von zeitdiskreten ADCs ist ihre Robustheit [36].

Auf der anderen Seite sind zeitkontinuierliche Konverter die schnellere Variante und durch die Abtastung direkt im Quantisierer Aliasingeffekte im Gegensatz zu einer Abtastung am Eingang vermindert sind. Denn der Aliasing-Fehler wird wie das Signal selber durch Rückkopplung in den Eingang dergleichen Rauschübertragungsfunktion ausgesetzt, welche zur Rauschformung führt und die Alias-Zone in höhere Frequenzen verschiebt. Beim zeitdiskreten ADC müsste ein Anti-Aliasing-Filter nach dem Abtasten vor der Eingangsstufe angebracht werden. Somit ist die prinzipbedingte Aliasingunterdrückung ein wesentlicher Vorteil des zeitkontinuierlichen ADC. In der Vergangenheit wurden vermehrt aufgrund der oben genannten Vorteile zeitdiskrete ADC gebaut. Mit der Zeit wurden jedoch Techniken entwickelt, die die Nachteile von zeitkontinuierlichen ADC abschwächen, sodass heutzutage diese häufiger entworfen werden [6],[57].

Der entscheidende Vorteil **von zeitkontinuierlichen ADCs** und der Grund, weshalb **in dieser Masterarbeit auf diese Topologie gesetzt wird**, liegt im komplett resistivem Verhalten des Eingangssignals in die Eingangsstufe. Die Ansteuerung ist dabei wesentlich einfacher als bei Halteschaltungen und Rückwirkungen kommen nicht vor. Schaltbedingte Phänomene, die ein Puffer oder Verstärker notwendig machen, entfallen bei dieser Variante. Der Temperatursensor kann direkt mit dem Eingang eines zeitkontinuierlichen Konverters verbunden werden. Die Widerstände des Temperatursensors können als Widerstand des RC-Integrators im zeitkontinuierlichen ADC betrachtet werden. So kann der Strom, der durch den Widerstand des Temperatursensor fließt, direkt digitalisiert werden. Offset-, Verstärkungs oder Phasenfehler treten dabei nicht auf [57].

Eine tiefere Analyse des zeitkontinuierlichen ADCs wird im nächsten Kapitel 'Theoretische Grundlagen' aufgearbeitet. Dabei wird ein Schaltungskonzept für den Konverter entwickelt. Dieses Kapitel dient lediglich zum Vergleich der unterschiedlichen Topologien um daraus die optimale Variante für den Temperatursensor zu wählen.

4. Theoretische Grundlagen des Sensors

Die Analyse aus dem vorhergehenden Kapitel ist zum Ergebnis gekommen, dass der Temperatursensor auf Basis der Wheatstone-Brücke kaskadiert mit einem zeitkontinuierlichem $\Delta\Sigma$ -Analog-Digital-Umsetzer die optimalste Lösung in Hinsicht auf Auflösung, Energieeffizienz und Leistungsverbrauch darstellt.

Dieses Kapitel widmet sich dem schaltungstechnischen Aufbau und der mathematischen Analyse der Wheatstone-Brücke, das nächste Kapitel dem Analog-Digital-Umsetzer auf Basis der $\Delta\Sigma$ -Modulation. Ziel dieses Kapitels ist es Kriterien herzuleiten, womit geeignete Bauelemente aus der Technologieplattform **XH018** für den Entwurf des Temperatursensors ausgewählt werden können. Im übernächsten Kapitel werden dann die geeigneten Bauelemente vorgestellt und der Entwurf des Temperatursensors durchgeführt.

4.1. Wheatstone-Brücke

Die Wheatstone-Brücke nutzt die Temperaturabhängigkeit ihrer Widerstände aus, um die Temperatur zu messen. Die Abhängigkeit eines Widerstandes von der Temperatur wird mit dem sogenannten Temperaturkoeffizienten (TC) angegeben. Anhand dieser kann für eine beliebige Temperatur der tatsächliche Widerstandswert ausgerechnet werden. Dieser ist nicht für alle Temperaturbereiche linear, weshalb sich der Temperaturkoeffizient in einen linearen und quadratischen unterteilt, die auch Temperaturkoeffizient erster und zweiter Ordnung genannt wird.

Die Funktion einer Wheatstone-Brücke besteht darin, die durch die Temperaturentwicklung entstandene Widerstandsänderung in eine Spannungsänderung umzuwandeln. Es ist prinzipiell ein Spannungsteiler. Die Spannungsänderung wird vom Analog-Digital-Umsetzer gelesen und digitalisiert [20]. Eine große Spannungsänderung in Zusammenhang mit einem geringen thermischen Rauschen wird einen großen Signal-Rausch-Abstand (*signal-noise-ratio*) hervorrufen. Je größer die Spannungsänderung für eine bestimmte Temperaturdifferenz entfällt, desto genauer kann der Temperaturbereich durch den $\Delta\Sigma$ -Modulator aufgelöst werden. Deshalb wird in der Wheatstone-Brücke auf Widerstände mit entgegengesetztem Temperaturkoeffizienten gesetzt. Außerdem werden 2 Spannungsteiler benutzt um es zu einer differentiellen Wheatstone-Brücke umzubauen. Das erhöht den Dynamikumfang des Sensors zusätzlich und verstärkt die Gleichaktunterdrückung des angeschlossenen $\Delta\Sigma$ -Modulators [26].

Der Aufbau der differentiellen Wheatstone-Brücke ist in Abbildung 4.1 dargestellt. Es wird

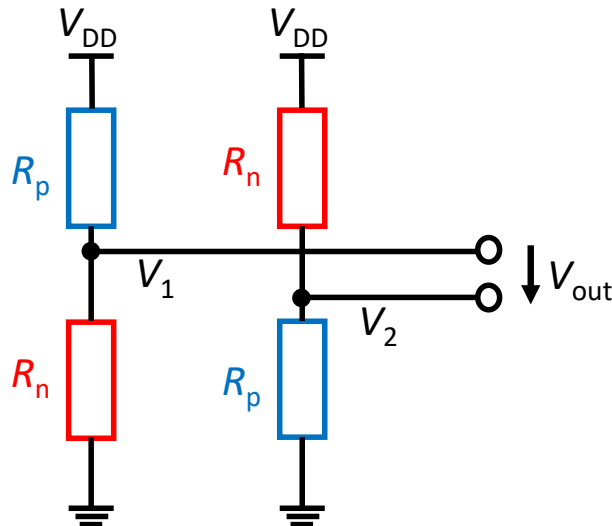


Abbildung 4.1.: Bei der differentiellen Wheatstone-Brücke sind zwei Spannungsteiler umgekehrt angeordnet. Die Widerstände in einem Strang haben entgegengesetzte Temperaturkoeffizienten. R_p sind Widerstände mit positivem Temperaturkoeffizienten (blau) und R_n solche mit negativem Temperaturkoeffizienten (rot).

auch dual-R-Struktur bezeichnet und alternativ gibt es eine stromgesteuerte Variante, die jedoch rauschanfälliger ist [4]. Die Wheatstone-Brücke wird manchmal in einer H-Form gezeichnet wie in der Abbildung 4.1 oder auch in einer Ringform abgebildet.

Welche Eigenschaften müssen die Widerstände der Wheatstone-Brücke erfüllen, um eine möglichst hohe Auflösung und Energieeffizienz zu erreichen?

Um dieser Frage nachzugehen wird zunächst die Schaltung aus Abbildung 4.1 mathematisch analysiert. Sie wird Aufschluss darüber geben, welcher Temperaturkoeffizient (TC) für eine große Spannungsänderung besser geeignet ist. Später werden noch weitere Materialeigenschaften berücksichtigt.

Aus der Abbildung 4.1 kann für die Ausgangsspannung V_{out} und den Spannungen V_1 und V_2 folgende Gleichungen aufgestellt werden:

$$V_1 = V_{DD} \cdot \left(\frac{R_n}{R_n + R_p} \right) \quad (4.1)$$

bzw.

$$V_2 = V_{DD} \cdot \left(\frac{R_p}{R_n + R_p} \right) \quad (4.2)$$

die Ausgangsspannung ist somit 4.1 abzüglich 4.2:

$$V_{out} = V_1 - V_2 = V_{DD} \cdot \left(\frac{R_n}{R_n + R_p} \right) - V_{DD} \cdot \left(\frac{R_p}{R_n + R_p} \right) = V_{DD} \cdot \left(\frac{R_n - R_p}{R_n + R_p} \right) \quad (4.3)$$

In diesem Fall gelten für die Widerstände R_n und R_p besondere Formeln, die die lineare und quadratische Temperaturabhängigkeit beschreiben [58]:

$$R_p = R_{\text{nom}} \cdot (1 + TC_{p1} \cdot \Delta T + TC_{p2} \cdot \Delta T^2) \quad (4.4)$$

$$R_n = R_{\text{nom}} \cdot (1 + TC_{n1} \cdot \Delta T + TC_{n2} \cdot \Delta T^2) \quad (4.5)$$

Dabei beschreibt R_{nom} den Nennwert des Widerstandes bei einer bestimmten Referenztemperatur (in der Regel 25°C). TC_{p1} und TC_{n1} sind die Temperaturkoeffizienten erster Ordnung. TC_{p2} und TC_{n2} sind die Temperaturkoeffizienten zweiter Ordnung. ΔT beschreibt die Temperaturdifferenz von der Referenztemperatur. Dabei gilt für die Temperaturkoeffizienten erster Ordnung: $TC_{p1} > 0$ und $TC_{n1} < 0$, da laut Schaltung Widerstände mit entgegengesetzten Temperaturkoeffizienten verwendet werden. Wenn die Widerstandsformeln 4.4 und 4.5 in die Gleichung 4.3 eingesetzt wird, sieht die Formel folgendermaßen aus:

$$V_{\text{out}} = V_{\text{DD}} \cdot \left(\frac{R_{\text{nom}} \cdot (1 + TC_{n1} \cdot \Delta T + TC_{n2} \cdot \Delta T^2 - 1 + TC_{p1} \cdot \Delta T + TC_{p2} \cdot \Delta T^2)}{R_{\text{nom}} \cdot (1 + TC_{n1} \cdot \Delta T + TC_{n2} \cdot \Delta T^2 + 1 + TC_{p1} \cdot \Delta T + TC_{p2} \cdot \Delta T^2)} \right) \quad (4.6)$$

umgeformt sieht die Formel folgendermaßen:

$$V_{\text{out}} = V_{\text{DD}} \cdot \left(\frac{(TC_{n1} - TC_{p1})\Delta T + (TC_{n2} - TC_{p2}) \cdot \Delta T^2}{2 + (TC_{n1} + TC_{p1})\Delta T + (TC_{n2} + TC_{p2}) \cdot \Delta T^2} \right) \quad (4.7)$$

Für kleine Temperaturdifferenzen ΔT kann der quadratische Teil vernachlässigt werden. Selbst bei einer Betrachtung über eine Temperaturdifferenz von 100K sind die quadratischen Temperaturkoeffizienten TC_{p2} und TC_{n2} vernachlässigbar klein, da sie im Bereich von wenigen $10^{-6}/\text{K}$ liegen. Die Formel 4.7 vereinfacht sich somit zu:

$$V_{\text{out}} = V_{\text{DD}} \cdot \left(\frac{(TC_{n1} - TC_{p1})\Delta T}{2 + (TC_{n1} + TC_{p1})\Delta T} \right) \quad (4.8)$$

Auch die Temperaturkoeffizienten erster Ordnung liegen im Bereich von wenigen $10^{-3}/\text{K}$. Erst bei einer Betrachtung von über 100K würde es im Nenner weniger Zehntel ausmachen. Es kann von daher davon ausgegangen werden, dass $2 \gg (TC_{n1} + TC_{p1})\Delta T$ gilt und somit der hintere Teil im Nenner weggelassen werden kann. Die Formel 4.7 resultiert dann zu:

$$V_{\text{out}} \approx \frac{V_{\text{DD}}}{2} \cdot (TC_{n1} - TC_{p1})\Delta T \quad (4.9)$$

Da für $TC_{p1} > 0$ und $TC_{n1} < 0$ gilt, ist somit die absolute Spannungsänderung V_{out} größer je größer die Temperaturkoeffizienten TC_{p1} und TC_{n1} in absoluten Werten sind. Die mathematische Beschreibung ergibt auch aus physikalischer Betrachtung Sinn [4]. Je größer und in entgegengesetzter Richtung die Widerstandswerte von den Widerständen R_p und R_n durch die Temperaturentwicklung voneinander abdriften, desto größer ist die erzeugte Differenzspannung. Es kann also allgemein

der Zusammenhang aufgestellt werden:

$$V_{\text{out}} \approx |TC_{n1}| + |TC_{p1}| = TC_{p1} - TC_{n1} \quad (4.10)$$

Um die Spannungsänderung zu erhöhen, sollten möglichst Widerstände mit großen Temperaturkoeffizienten gewählt werden.

Doch genauso wichtig ist dabei auch das thermische und $1/f$ -Rauschen der Widerstände. Vor allem spielt bei dieser Anwendung neben dem thermischen Rauschen der Widerstände ihr $1/f$ -Rauschverhalten auch eine Rolle, da der Sensor Signale im niederfrequenten Bereich empfängt. Entscheidend ist mit welchem Signal-Rausch-Abstand der Analog-Digital-Umsetzer eingangsseitig betrieben wird um eine möglichst hohe Auflösung zu erzielen. Im Hinblick auf die biomedizinische Anwendung des Temperatursensors und dem Ziel das Sensorsystem auf eine hybride Folie mit begrenzter Fläche anzubringen spielt der spezifische Flächenwiderstand der Widerstände ebenfalls eine Rolle. Der spezifische Flächenwiderstand beeinflusst nämlich die Leit- und Dotierungszonen in integrierten Schaltkreisen [62].

4.2. Materialeigenschaften von Widerständen

Grundsätzlich werden Widerstände in einem CMOS-Prozess aufgrund ihrer Herstellung in 5 Arten unterschieden: Metall-, Diffusion-, N-well-, Poly, und Silizidwiderstände [54]. Die größten Temperaturkoeffizienten weisen dabei mit Abstand die Metallwiderstände auf. Außerdem sind sie befreit von $1/f$ -Rauschen und haben nur thermisches Rauschen. Jedoch macht der sehr kleine Flächenwiderstand ($< 100 \Omega/\square$) es nahezu unmöglich in einem integrierten Schaltkreis (IC) einzubauen. Das Resultat wäre eine sehr große Chipfläche und erhöhter Leistungsverbrauch [54]. Silizid-Widerstände dahingegen haben im Vergleich zu Metallwiderständen höhere spezifische Flächenwiderstände, aber genauso vergleichbar hohe und lineare Temperaturabhängigkeit. Sie weisen nach den Metallwiderständen das geringste $1/f$ -Rauschen vor und gelten somit zur besten und realisierbaren Alternativen [4]. Allerdings ist bei flächen- und layoutkritischen Anwendungen wie dem auch in dieser Arbeit vorliegenden Schaltungssystemen auf hybriden Folien für medizinische Anwendungen der Flächenwiderstand dieser Widerstände auch nicht ausreichend hoch [54].

Diffusionswiderstände haben dafür sehr große spezifische Flächenwiderstände zu einem vergleichbar relativ geringem $1/f$ -Rauschen und dennoch hohen Temperaturkoeffizienten, wenn auch nicht so hoch wie die beiden obengenannten Widerstände [19]. Allerdings sind mit höheren Dopingkonzentrationen von Diffusionswiderständen Nichtlinearitäten und vor allem Abhängigkeiten von der Versorgungsspannung verbunden. Diese sind tolerierbar, wenn der Temperaturkoeffizient hoch genug ist, aber bei höherdotierten N-well-Widerständen, welche auch Diffusionswiderstände sind, ist dieser Effekt umso höher und somit weniger geeignet. Es ist unwahrscheinlich, dass allein durch den Temperaturkoeffizienten die maximal erreichbare

Spannungsänderung der Wheatstone-Brücke für einen großen Temperaturbereich groß genug wird, um es gut aufzulösen und von daher auch die Versorgungsspannung V_{DD} erhöht werden muss. Unter dieser Abwägung bleiben Diffusionswiderstände eine Option. N-well-Widerstände sind eher zu vermeiden [54].

Polywiderstände sind die einzigen Arten, bei denen sowohl positive als auch negative Temperaturkoeffizienten erzeugt werden können [4]. Alle anderen Verfahren erzeugen nur positive Temperaturkoeffizienten. Somit bleiben Polywiderstände für den Widerstand R_n die einzige Option. Sie weisen unter den Widerständen das höchste $1/f$ -Rauschen vor und haben unter allen Verfahren auch die kleinsten Temperaturkoeffizienten [19]. Deren hohe spezifische Flächenwiderstand macht diese Art der Widerstände jedoch nicht unrealisierbar. Polywiderstände sind somit für den Widerstand mit positivem TC (R_n) eine eher schlechte Alternative, für die mit negativem TC alternativlos.

Die meisten widerstands-basierten Temperatursensoren verwenden ebenfalls eine Kombination von Diffusions- und Polywiderständen [4]. Die vorliegende kleine Tabelle 4.1 fasst nochmal den Auswahlgrund des geeigneten Herstellungsverfahrens für die Widerstände des Temperatursensors zusammen.

Tabelle 4.1.: Materialien von Widerständen und ihre Eignung als Sensor

Widerstand	Erklärung
Metall	Zu kleiner spez. Flächenwiderstand
Silizid	zu kleiner spez. Flächenwiderstand
Diffusion	Beste Kompromiss aus TC, Rauschen, Spannungsabhängigkeit.
N-well	Zu hohe Abhängigkeit von der Versorgungsspannung
Poly	Einzige Option für negative TC, zu kleiner positiver TC

Somit wird für den Widerstand R_p ein Diffusionswiderstand mit dem höchsten SNR ausgewählt. Für den Widerstand R_n wird ein Polywiderstand mit dem größten SNR ausgesucht. Die ausgewählten Widerstände aus der *XH018*-Technologieplattform sind im nächsten Kapitel 6.2 beschrieben.

4.3. Auflösungs-FoM des Sensors

Der optimalste Widerstand für den Temperatursensor hängt all von diesen Faktoren ab und es gibt keine allgemeine Formel, die all diese Elemente berücksichtigt um eine realistische Performance des Sensors zu beschreiben. Es gibt jedoch Ansätze, die den Temperatursensor als einen Temperatur-Digital-Umsetzer betrachten und in Analogie zur Schreier FoM für Analog-Digital-Umsetzer eine gleichartige FoM für Temperatursensoren ableiten. Damit macht es einen Vergleich von Temperatursensoren möglich, die aus Bipolar-, MOS-Transistoren, MEMS oder aus Widerständen (sowohl in einer Wien-Brücke oder Wheatstone-Brückenkonfiguration) aufgebaut sind, möglich [29].

Die allgemeine FoM lautet:[4]

$$\text{FoM} = \frac{\text{Energie}}{\text{Umwandlung}} \cdot \text{Auflösung}^2 \quad [\text{J} \cdot \text{K}^2] \quad (4.11)$$

Sie ist von theoretischer Natur und berücksichtigt nicht das $1/f$ -Rauschen, sondern nimmt an, dass es nur thermisches Rauschen gibt. Sie berücksichtigt auch nicht den Leistungsverbrauch des Konverters, die Versorgungsspannung oder die Konvertierungszeit und kann von daher als anzustrebenden Idealwert betrachtet werden [4]. Für jede Topologie kann daraus eine spezielle Gleichung hergeleitet werden, die verschiedene Temperatursensoren in derselben Topologie wiederum miteinander vergleichbar machen lässt. Die FoM für eine Wheatstone-Brücke kann somit folgendermaßen ausgedrückt werden:

$$\text{FoM}_{\text{WhB}} = \frac{8kT}{(TC_{p1} - TC_{n1})^2} \quad (4.12)$$

Dabei gibt k die Boltzmann-Konstante an und multipliziert mit der Temperatur T ergibt sich die thermische Energie. Diese sogenannte Auflösungs-FoM ist die Grundlage für die im Einführungskapitel 3.1.1 geschilderten und miteinander verglichenen Topologien für Temperatursensoren gewesen. Die Auflösungs-FoM für die Wheatstone-Brücke steht nicht im Widerspruch zur hergeleiteten Formel 4.9 für die temperaturabhängigen Ausgangsspannung. Je größer im Allgemeinen die Ausgangsspannung, desto kleiner kann die theoretische Auflösung sein. Die Formel 4.12 wird später als Vergleich zu den Simulationsergebnissen des entworfenen Sensors dienen und die Abweichung des simulierten Ergebnisses von der Auflösungs-FoM als Qualitätszahl bewertet werden.

Neben der Auflösungs-FoM des Sensors kann auch die Temporauflösung bestimmt werden. Diese hängt vom Umfang der kleinsten und größten Ausgangsspannung ab, welche ein Abbild der Temperatur ist und von der Höhe des eingangsbezogenen Rauschens beeinflusst wird. D.h. das Verhältnis des Temperaturumfangs ($125^\circ\text{C} - -55^\circ\text{C} = 180\text{K}$) mit dem Spannungsumfang (Dynamikumfang DR) multipliziert mit dem eingangsbezogenen Rauschen:

$$\text{Auflösung}[\text{K}] = \frac{T_{\text{max}} - T_{\text{min}}[\text{K}]}{\text{DR}[\text{V}]} \cdot \text{Rauschen}[\text{V}_{\text{rms}}] \quad (4.13)$$

Dies entspricht in einer abgeänderten Form der Formel aus 4.9, wenn für V_{out} das eingangsbezogene Rauschen eingesetzt wird und $V_{\text{DD}}/2$ mit dem Dynamikumfang ersetzt wird.

5. Theoretische Grundlagen von $\Delta\Sigma$ -ADCs, Delta-Sigma-Analog-Digital-Konverter

Die Vorteile der Delta-Sigma-Modulation als Auswerteverfahren für den Temperatursensor wurden im Grundlagenkapitel vorgestellt. Dabei wurde eine Einführung in die zeitdiskreten und zeitkontinuierlichen Modulationsverfahren gegeben und die Unterschiede der beiden erklärt. Es stellte sich heraus, dass die Wheatstone-Brückenschaltung direkt mit einem zeitkontinuierlichen ADC angeschlossen werden kann und deshalb die bessere Option darstellt. Im nächsten Entwurfskapitel wird der Vorteil der zeitkontinuierlichen Modulation aufgrund ihrer einfacheren Implementation noch einmal deutlich. In diesem Kapitel wird zunächst ein tiefergehendes Verständnis über den Aufbau und Funktion von $\Delta\Sigma$ -ADCs vermittelt, welche dem späteren Entwurf als Grundlage dient. Das Funktionsprinzip, welche sowohl für zeitdiskrete und zeitkontinuierliche Modulatoren gleich ist, wird Schritt-für-Schritt analysiert und Leistungsmerkmale für solche ADCs abgeleitet.

5.1. Funktionsprinzip

Das erste Ziel von $\Delta\Sigma$ -ADCs, wie auch von allen ADCs ist es, eine digitalisierte Version des Eingangssignals V_{in} oder I_{in} zu erhalten. Digitalisierung wird durch Quantisierung erreicht. Die zu erreichende Auflösung wird dabei unter anderem durch die Anzahl der Quantisierungsstufen bestimmt. Jede Quantisierung erzeugt Quantisierungsfehler. Das besondere bei der $\Delta\Sigma$ -Modulation ist es, dass dieser Quantisierungsfehler mithilfe einer Rückkopplung dem Eingangssignal verbunden wird und vom Eingangssignal abgezogen (Delta) wird. Deshalb kommt der Name 'Delta' in der Delta-Sigma-Modulation vor. Ein Quantisierer ist im Prinzip ein Komparator, der das Eingangssignal mit einem Referenzsignal vergleicht und je nachdem ob das Eingangssignal größer oder kleiner als das Referenzsignal ist eine digitale 1 oder 0 ausgibt. Solche Komparatoren arbeiten getaktet und verarbeiten das Signal mit einer bestimmten Verzögerung. Darin liegt der Ursprung von Quantisierungsfehlern. Das digitalisierte Ergebnis des Komparators liegt ein Takt später am Ausgang vor [15].

Die Abbildung 5.1 zeigt das Prinzipschaltbild eines $\Delta\Sigma$ -Modulators. Der Komparator ist auf System-Ebene der eigentliche Analog-Digital-Umsetzer. Der Ausgang des Signals entspricht der digitalisierten Form des Eingangssignals. Dieses Signal wird an den Eingang zurückgeführt, muss jedoch mithilfe eines DACs wieder als analoges Signal dargestellt werden, da das Eingangssignal analog ist. Es kann nicht direkt verbunden werden, weshalb ein DAC nötig ist. Im Prinzip ergibt sich somit eine Reihenschaltung aus einem ADC und DAC, der das Signal wieder in ihre

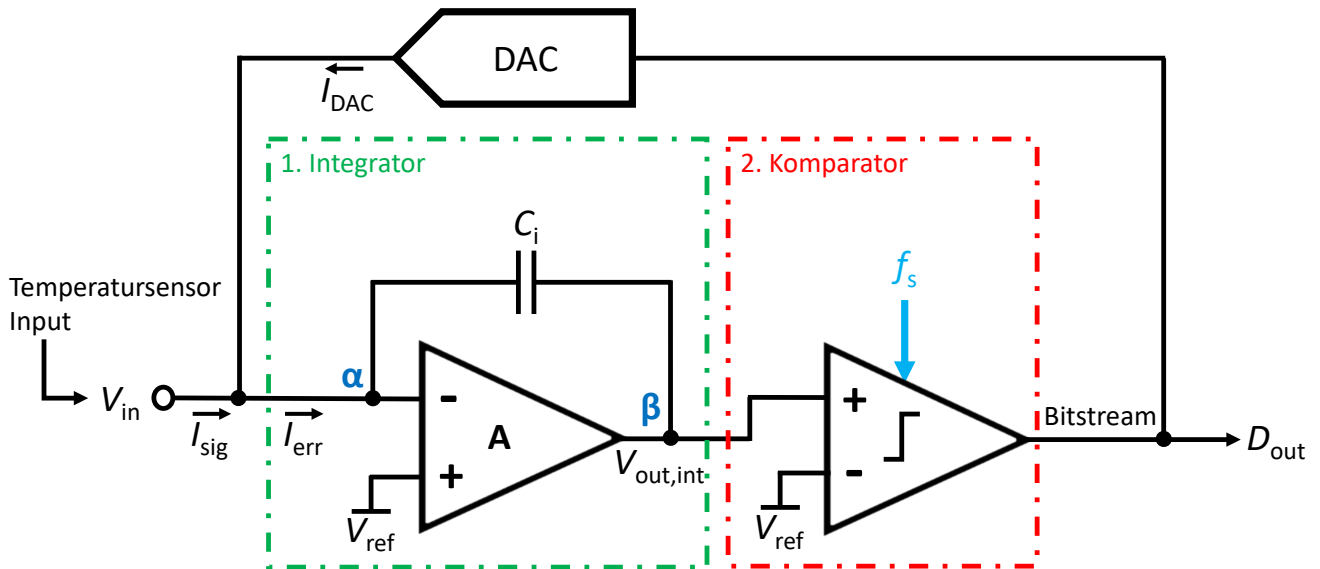


Abbildung 5.1.: Ein Delta-Sigma Modulator besteht aus 3 Bauteilen: Dem Integrator, dem Komparator, indem die Quantisierung durch Abtastung stattfindet und somit der Kern-Analog-Digital-Umsetzer ist und einem DAC in der Rückkopplung.

analoge Version zurückverwandelt. D.h. der Ausgang des DAC repräsentiert das ursprüngliche Eingangssignal, allerdings mit einem bestimmten Quantisierungsfehler behaftet, der abhängig von der Abtastung und von der Leistung der beiden Wandler ist [15]. Der DAC hat die Funktion, dass der Strom I_{sig} durch die Schleife fließt und nicht in den Integrator als sogenannter Fehlerstrom I_{err} . Der Aufbau des DAC ist ein sogenannter 'shunt-shunt resistiver Spannungsteiler'. Dabei wird ein Widerstand mit Schaltern an V_{DD} oder Masse geschaltet und wird durch den Ausgang vom Komparator geregelt [23].

Im Idealfall entsteht kein Fehlerstrom I_{err} , jedoch ist dies unvermeidbar, da aufgrund der Quantisierung und Verzögerungen in den Taktflanken immer ein Fehlerstrom I_{err} entstehen wird. Um diesen I_{err} zu messen ist der Integrator ein geeignetes Bauelement. Der Integrator, ein invertierender Operationsverstärker mit Kondensator-Rückkopplung kann mit großer Genauigkeit das Eingangssignal replizieren und der Fehlerstrom I_{err} lädt den Kondensator C_{int} auf und fließt nicht in den Verstärker. Mathematisch gesehen entspricht der Fehlerstrom dem *Integral* der aufgeladenen Ladungen am Kondensator innerhalb eines Taktzyklus bzw. die *Summe* der Ladungsträger am Kondensator, weshalb es den Namen Sigma im Delta-Sigma Modulator erhält [21].

An dieser Stelle ist es wichtig zu erwähnen, dass der DAC das Signal des vorangehenden Zyklus bearbeitet, während am Eingang des Integrators schon das nächste Eingangssignal liegt. Das heißt, dass die Rückkopplung sozusagen mit einem Takt Verzögerung arbeitet und dies zu Abdriftsituationen führen kann. Angenommen das Eingangssignal $V_{\text{in}} = 1$ und im allerersten Zyklus liegt am Ende vom Komparator noch kein Signal vor. Der DAC arbeitet dann so als würde eine 0 anliegen und würde dementsprechend mit einem hundertprozentigen Fehler arbeiten und ein Fehlerstrom

erzeugen, der genauso groß ist wie I_{sig} vom Sensor. Ein Operationsverstärker allein würde diesen Fehler sogar noch verstärken und der Modulator würde nicht funktionieren. Es würde zu einem Durchgehen (runaway) des Signals kommen. Wenn das Eingangssignal durch verzögerte Signale vom DAC übertönt wird, kann dies im nächsten Zyklus vom Komparator nicht gebeugt werden. Das Problem liegt darin, dass der Operationsverstärker mit momentanen Fehler bzw. verzögerten Signalen arbeitet und den Komparator mit weiteren Fehlern versorgt [15],[53].

Das kann dadurch korrigiert werden, wenn der Operationsverstärker als Integrator erweitert wird und mit einer Referenzspannung arbeitet. So kann die Eingangsspannung zu jeder Zeit auf dem Niveau der Referenzspannung aufrechterhalten werden. Dies sorgt dafür, dass der Integrator den Fehler mit akkumulierten, gemittelten Fehlersignalen arbeitet statt mit momentanen. Im Integrator wird der Mittelwert des Fehlers aufgrund von einer Taktverzögerung der Rückkopplung gebildet. Dieser Wert des Fehlers innerhalb eines Taktes wird dann herausgemittelt und das System begrenzt. Der Kondensator darf dabei nicht zu groß sein, dass es die Bandbreite des

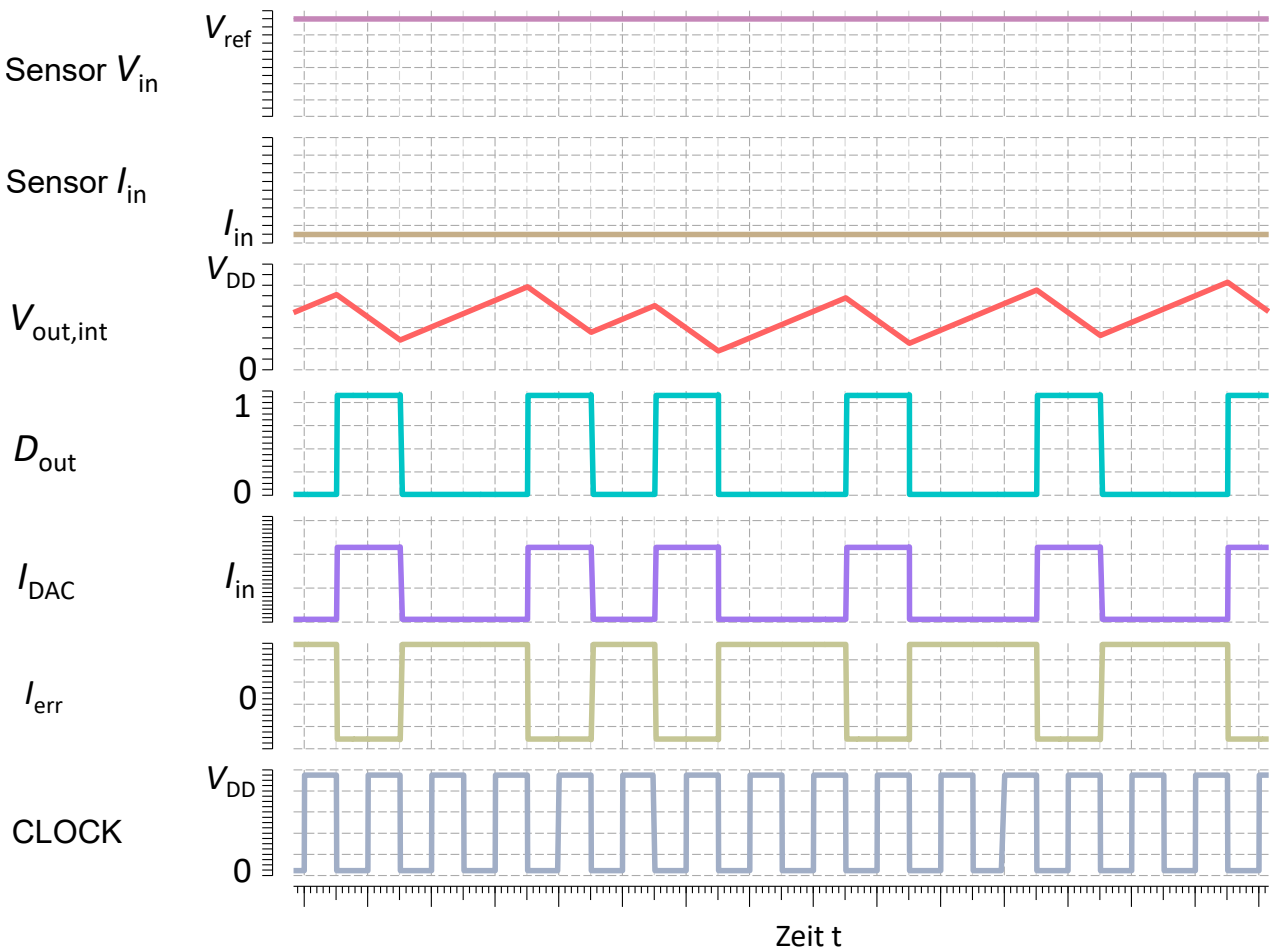


Abbildung 5.2.: Ein zeitlicher Ausschnitt der Signale aus dem $\Delta\Sigma$ -Modulator zeigt das Zusammenspiel zwischen dem Komparator, der DAC und dem Integrator und die digitale Version D_{out} des analogen Eingangssignals I_{in} .

Eingangssignals beeinträchtigt. Es darf aber auch nicht zu klein sein, so dass die Zeitkonstante des Integrators die Dauer der Taktphase unterschreitet $T_s \ll R_{DAC} \cdot C_{int}$. Dementsprechend kann auch die Abtastung erhöht werden, welche zu einem Rauschformen in höhere Frequenzen führt [46]. Auf diese beiden Kernprinzipien der Überabtastung und Rauschformung wird im nächsten Abschnitt näher eingegangen.

Die Abbildung 5.2 zeigt quantitativ die Signalverläufe im $\Delta\Sigma$ -Modulator über die Zeit und veranschaulicht auch den Ladevorgang des Kondensators anhand der Ausgangsspannung des Integrators $V_{out,int}$, welche einem unregelmäßigem Sägezahnverlauf entspricht und nicht sättigt. Der Modulator empfängt vom Temperatursensor dabei eine Eingangsspannung V_{in} und ein Strom I_{sig} fließt. Sobald der erste Taktzyklus abgelaufen ist, stellt sich eine konstante Eingangsspannung ein, die vom DAC auf die Referenzspannung angehoben und aufrechterhalten wird. In einem idealen Operationsverstärker gibt es keinen Spannungsabfall zwischen den Eingängen. D_{out} entspricht der digitalisierten Version von I_{in} . Die Abbildung veranschaulicht, dass bei einem positiven Fehlerstrom I_{err} der Spannungspegel am Ausgang des Integrators $V_{out,int}$ steigt. Einerseits ist er zwar nicht erwünscht, aber andererseits bildet er die Entscheidungsgrundlage für den Komparator, damit dieser das Signal minimieren kann. Im zeitlichen Durchschnitt liegt dieses Signal bei 0.

Der DAC sorgt dafür, dass I_{err} genullt wird, indem es den Sensorsignal I_{in} durch Schalten in seine Richtung lenkt, anstatt in den Kondensator C_{int} . Deshalb sollte im Idealfall $I_{DAC} = I_{in}$ sein. Die gute Performance eines $\Delta\Sigma$ -Modulators kann dadurch gemessen werden, welche Abweichung I_{DAC} von I_{in} hat und ist ein Maß wie gut das analoge Eingangssignal aufgelöst werden kann. Je näher I_{DAC} im zeitlichen Mittel I_{in} entspricht, desto besser. Mit größeren Zeiträumen wird das Signal I_{DAC} im Durchschnitt sich dem Sensorsignal I_{in} immer annähern. Ein Leistungsmaß kann dabei auch der Zeitintervall sein, indem der I_{DAC} eine festgelegte Abweichung von I_{in} unterschreitet.

5.1.1. Prinzip der Überabtastung und Rauschformung

Die Leistung und die Besonderheit des $\Delta\Sigma$ -ADC beruht, wie auch im Eingangskapitel hingewiesen auf das Prinzip der Überabtastung. Quantisierungsfehler entstehen aufgrund geringer Abtastung. Die Grenze, bei dem für eine getreue Rekonstruktion des analogen Eingangssignals aus dem digitalen Signal möglich ist, liegt bei mindestens der doppelten Abtastrate der Frequenz des Eingangssignals [10]. Damit sind aber Quantisierungsfehler noch nicht eliminiert worden und sie können auch nicht vollständig beseitigt werden. Im Gegensatz zur zeitlichen Abtastung ist Quantisierung oder mit anderen Worten Abtastung der Amplitude ein unumkehrbarer Prozess, bei dem Informationen verloren gehen. Der Quantisierungsfehler kann durch Überabtastung jedoch vermindert werden und auf dieses Prinzip bauen $\Delta\Sigma$ -ADCs im Vergleich zu Nyquist-ADCs die ungefähr bei der notwendigen doppelten Abtastrate arbeiten auf [15]. Folglich ist die Überabtastung bei diesen ADCs ein Betriebsparameter dessen Faktor (OSR) folgendermaßen definiert ist: [46]

$$\text{OSR} = \frac{f_s}{2f_B} \quad (5.1)$$

Dabei bezeichnet f_B die Bandbreite des Eingangssignals. Die Überabtastung von $\Delta\Sigma$ -ADCs können je nach Anwendung im Bereich von Hunderten bis Tausenden liegen [46].

Doch Überabtastung erzeugt nicht einfach nur mehr Datenpunkte für das gleiche Signal. Informationstechnisch hilft es weniger, da sobald das Nyquist-Kriterium ($f_s = 2f_B$) erfüllt ist und genug abgetastet wird, das digitale Signal in den analogen rekonstruiert werden kann.

Im Frequenzbereich jedoch bringt es zwei konkrete Vorteile:

Der Quantisierungsfehler [16] bzw. das Quantisierungsrauschen verteilt sich nun über einen größeren Frequenzbereich. Der Rauschpegel (noise floor) des Systems sinkt somit und erhöht den SNR. Die Rauschenergie bleibt dabei dieselbe, nur hat es nun die Möglichkeit sich über ein größeres Spektrum zu verteilen. Somit kann die Auflösung des ADCs vergrößert werden. Der zweite Vorteil liegt darin, dass sich das Rauschen sogar nicht mehr nur gleichmäßig über das Spektrum verteilt, sondern sich übermäßig auf höhere Frequenzen verschiebt und konzentriert. In der Literatur wird dies als Rauschformung (noise shaping) bezeichnet [15].

Um diesen Effekt besser zu erklären, wird im Knoten β in Abbildung 5.1 ein Quantisierungsfehler Q_e des angelegten Signals eingeführt. Q_e ist der Quantisierungsfehler, der am Ende des ersten Takt durchlaufs entsteht, kurz bevor der zweite Taktzyklus im Komparator startet. Der RC-Integrator stellt durch den Kondensator bedingt ein Tiefpassfilter da, dessen maximale Verstärkung bei DC ist. Der Quantisierungsfehler Q_e ist dabei proportional zur Ausgangsspannung des Integrators. Mit steigender Frequenz nimmt die Verstärkung ab. Der Quantisierungsfehler wird dabei ebenfalls vom Integrator gedämpft [15]. Die Dämpfung des Quantisierungsfehlers steigt mit höheren Frequenzen. Der Dämpfungsfaktor verhält sich umgekehrt wie der Verstärkungsfaktor. Folglich steigt der Quantisierungsfehler für höhere Frequenzen, während das Nutzsignal abnimmt. Der Integrator fungiert für das Nutzsignal wie ein Tiefpassfilter, während es für den Quantisierungsrauschen ein Hochpassfilter darstellt. Dieser Effekt wird deshalb als "Rauschformung" bezeichnet, weil dadurch eine Konzentration des Quantisierungsrauschens in höhere Frequenzen erfolgt, also in die Frequenzbereich außerhalb der betriebenen Frequenz [16].

Mathematisch betrachtet ist die Quantisierungsfehler proportional zur Übertragungscharakteristik. Da für höhere Frequenzen die Übertragung schwächt, die Dämpfung steigt, nimmt auch der Quantisierungsfehler ab. Die Rauschübertragungscharakteristik (noise transfer function) des Integrators verhält sich umgekehrt proportional zum Quantisierungsfehler. Mit abnehmendem Quantisierungsfehler für höhere Frequenzen steigt also das Quantisierungsrauschen [46].

Im nächsten Abschnitt werden auf die Funktionen der einzelnen Bauteile des ADCs näher eingegangen und deren relevante Charakteristiken für den $\Delta\Sigma$ -Modulator erläutert. Dabei werden wichtige Einstellparameter für die Bauteile erklärt.

5.2. Der RC-Integrator und die DAC

Der RC-Integrator wurde im Anfangskapitel in Zusammenhang mit zeitkontinuierlichen Analog-Digital Umsetzern als die bessere Option gegenüber einer vorgeschalteten Schalter-Kondensator Technik vorgestellt. Mathematisch betrachtet ist diese Version ebenfalls einfacher zu erklären.

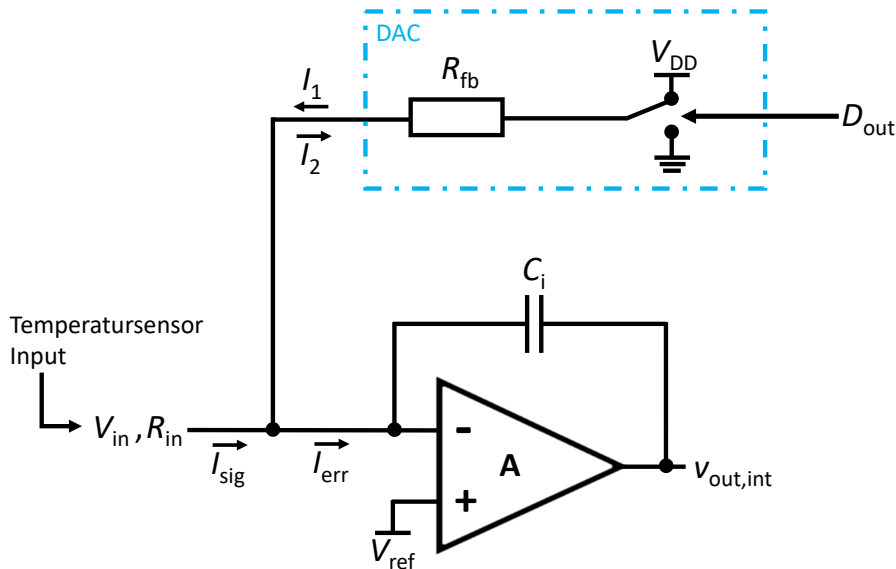


Abbildung 5.3.: Die DAC schaltet zwischen V_{DD} und Masse und reguliert somit den Stromfluss I_1 und I_2 so dass es gleich I_{sig} ist und den Fehlerstrom I_{err} auslöscht.

Der RC-Integrator kann zusammen mit dem Eingangswiderstand R_{in} vom Temperatursensor ausgehend und mit dem Feedbackwiderstand des DAC zunächst als ein Operationsverstärker mit dem Verstärkungsfaktor $v = \frac{R_{in}}{R_{fb}}$ angesehen werden [15]. Die Abbildung 5.3 zeigt den RC-Integrator und an ihren Eingängen ankommenden Sensorsignalen und den DAC mit seinem Schalter und Feedbackwiderstand R_{fb} . Das Zusammenspiel des RC-Integrators und der DAC ist für einen einwandfreien Betrieb des $\Delta\Sigma$ -Modulators essenziell, weshalb für das Verständnis beides zusammen betrachtet werden.

Die Operationsverstärker in $\Delta\Sigma$ -Modulatoren sind die Bauelemente, wo der größte Leistungsverbrauch stattfindet. Es ist umso schwieriger verbrauchs- und rauscharme Operationsverstärker zu entwerfen [11]. In diesem Fall liegt ein invertierender Operationsverstärker vor, damit zwischen seinen Eingängen keine Differenzspannung herrscht. Somit liegt am negativen Eingang die gleiche Spannung wie am positiven Eingang, nämlich V_{ref} . Durch diese sogenannte virtuelle Masse fließt kein Strom in den Operationsverstärker sondern in den Kondensator C_i . Die Ladung bzw. die Spannungsdifferenz am Kondensator ist ein Maß für den Quantisierungsfehler, da eigentlich auch kein Strom an den Kondensator fließen sollte. Dies gilt nur für den Idealfall. Es ist die Aufgabe des DAC den in den RC-Integrator fließenden Strom I_{err} zu minimieren. Dies geschieht mit der Information aus dem digitalen Ausgangssignal des Modulators, dass als Rückkopplung den Eingangssignal mithilfe der DAC 'korrigiert'.

Für DACs gibt es verschiedenste Implementierungen. Für einen 1-bit Quantisierer besteht die einfachste Version aus einem Widerstand mit einem Schalter, der evt. auch als CMOS-Schalter entworfen werden kann. Diese Topologie wird als shunt-shunt resistiver Spannungsteiler-DAC oder kurz als resistive-DAC bezeichnet [23]. Der Schalter stellt je nach D_{out} die Spannungen V_{DD} oder Masse am Ende des Feedbackwiderstands ein. Dies führt dazu, dass entweder der Strom aus

dem Sensor I_{sig} in den DAC hinfließt oder vom DAC abfließt und zum Ausgleich (falls I_{err} negativ sein sollte) in den RC-Integrator reinfließt. In der Abbildung 5.3 sind diese zu- und abfließenden Ströme mit I_1 bzw. I_2 gekennzeichnet. Es gilt der Zusammenhang $I_{\text{sig}} = I_1 - I_2$. Das digitale Ausgangssignal D_{out} besteht aus High-Phasen und Low-Phasen, so wie sie in Abbildung 5.2 gezeichnet sind. Der Zeitanteil der High-Phasen α an der betrachteten Gesamtzeit in einer Transientenanalyse beispielsweise gibt die Information über den anliegenden analogen Eingangssignal I_{sig} wieder. Für die beiden Ströme I_1 bzw. I_2 gilt folgender Zusammenhang:

$$I_1 = \frac{V_{\text{DD}} - V_{\text{ref}}}{R_{\text{fb}}} \cdot \alpha \quad (5.2)$$

bzw.:

$$I_2 = \frac{V_{\text{ref}} - 0}{R_{\text{fb}}} \cdot (1 - \alpha) \quad (5.3)$$

Es fließt entweder der Strom I_1 in den High-Phasen (α) oder der Strom I_2 während den Low-Phasen ($1-\alpha$). Für den Strom I_{sig} gilt somit:

$$I_{\text{sig}} = \frac{V_{\text{DD}} - V_{\text{ref}}}{R_{\text{fb}}} \cdot \alpha - \frac{V_{\text{ref}} - 0}{R_{\text{fb}}} \cdot (1 - \alpha) = \alpha \frac{V_{\text{DD}}}{R_{\text{fb}}} - \frac{V_{\text{ref}}}{R_{\text{fb}}} \quad (5.4)$$

Somit ist ein Zusammenhang zwischen dem Ausgangssignal D_{out} in ihrer zeitlichen Darstellung α und dem Eingangssignal I_{sig} hergeleitet worden.

5.2.1. Dimensionierung des Rückkopplungswiderstands R_{fb}

Im Falle eines ausgeglichenen Sensors, d.h. alle Widerstände der Wheatstone-Brücke sind gleich, beträgt der Strom $I_{\text{sig}} = 0$ A. Die High-Phasen des digitalen Ausgangssignals liegen in diesem Fall bei $\alpha = 0.5$. Wird dies in die obere Formel 5.2.1 eingesetzt ergibt sich ebenfalls 0. Interessant wird es für welchen Strom I_{sig} die High-Phasen ununterbrochen erscheinen bzw. $\alpha = 1$ ist. Die unmittelbare Größe des Feedbackwiderstands kann mithilfe des Stroms I_{sig} bestimmt werden. Eine exakte Größe ist dabei nicht entscheidend, viel mehr in welcher Dimension der Widerstand gewählt werden soll. Der Feedbackwiderstand bestimmt die Zeitkonstante τ des RC-Integrators und hat damit Einfluss mit welcher Clockgeschwindigkeit der Komparator funktionieren soll bzw. welche Abtastrate nötig ist. Ein hoher Widerstandswert erhöht die Zeitkonstante und es bedarf einer größeren Abtastrate. Eine hohe Taktfrequenz kann die Bandbreite einschränken. Dies gilt ebenfalls für die Dimensionierung des Kondensators C_i . Eine große Zeitkonstante kann zu längeren Anstiegs- und Abfallzeiten führen bzw. diese Zeiten verzerren womit es zu Intersymbol-Interferenzen kommen würde [23]. Ein zu kleiner Widerstand würde zu einem großen Stromfluss von der DAC aus führen und den Strom I_{sig} dominieren. Der Feedbackstrom sollte ungefähr den von I_{sig} entsprechen.

Der maximale Strom I_{sig} entsteht bei 125 °C. Für die Wahl und Größe der Widerstände des Temperatursensors siehe nächstes Kapitel 'Sensorentwurf' 6.2.1. Bei dieser Temperatur herrscht die größte Widerstandsdifferenz zwischen R_p und R_n und somit der größte Strom aus dem Sensor raus. Dabei

betragen $R_p = 56\text{ k}\Omega$ und $R_n = 37\text{ k}\Omega$ (zu entnehmen aus Abbildung 6.1) und der Strom somit:

$$I_{\text{sig}} = \frac{V_{\text{ref}}}{R_p} - \frac{V_{\text{ref}}}{R_n} = \frac{0.9\text{ V}}{56\text{ k}\Omega} - \frac{0.9\text{ V}}{37\text{ k}\Omega} \approx -8.25\text{ }\mu\text{A}. \quad (5.5)$$

D.h. der Strom in der Rückkopplung $I_1 - I_2$ kann bis zu $8\text{ }\mu\text{A}$ betragen. Bei einer Referenzspannung von $V_{\text{ref}} = 0.9\text{ V}$ kann die ungefähre Größe des Feedbackwiderstands aus der Formel ermittelt werden:

$$R_{\text{fb}} = \frac{V_{\text{ref}}}{I_{\text{sig}}} = \frac{0.9\text{ V}}{8.25\text{ }\mu\text{A}} \approx 110\text{ k}\Omega \quad (5.6)$$

Der Feedbackwiderstand R_{fb} kann daher mit $100\text{ k}\Omega$ dimensioniert werden. Die Dimension des Kondensators C_i und der Abtastrate bzw. Clockgeschwindigkeit (T_s) bestimmt sich dann aus der Zeitkonstante: $T_s < R_{\text{fb}}C_i$. Um eine hohe Überabtastrate OSR zu erzielen, sollte die Clockgeschwindigkeit dementsprechend erhöht werden.

5.3. Der Komparator

Neben dem RC-Integrator und der DAC spielt der Komparator als 'Kern'-ADC eine wesentliche Rolle für die Leistung eines guten $\Delta\Sigma$ -Modulators. Denn dies ist das Bauelement, indem schlussendlich das digitale Signal erzeugt wird. Ihre Funktion ist relativ einfach erklärt. Der Komparator empfängt das Signal vom Integrator und vergleicht es mit der Referenzspannung V_{ref} . Liegt dieses Signal höher als die Referenzspannung, erzeugt der Komparator ein digitales 0 und umgekehrt. Es handelt sich hierbei um einen invertierenden Komparator. Nachdem Wechsel des Komparatorausgangssignals z.B. von 0 auf 1 reagiert der DAC und schaltet dementsprechend von V_{DD} auf Masse. So fließt ein anderes Signal in den RC-Integrator bzw. der RC-Integrator arbeitet in die entgegengesetzte Richtung und der Kondensator entlädt sich, da an der DAC Masse liegt. Umgekehrt bei einem Komparatorausgang von 1 schaltet die DAC auf Versorgungsspannung und liefert dem RC-Integrator Strom. Das lässt sich aus den Signalverläufen in Abbildung 5.2 beobachten. Dabei arbeitet der Komparator mit einer Clock und Abtastrate (f_s) bzw. in der zeitdiskreten Topologie mit einer vorgeschalteten Sample-and-Hold-Schaltung. Das Ausgangssignal des Komparators entspricht der Pulsweitendarstellung des Eingangssignals mit der Abtastrate f_s . Wird der Mittelwert dieser Impulsfolge gebildet, kann dadurch das Eingangssignal ermittelt werden [21].

Der RC-Integrator ist verhältnismäßig viel größer und somit anspruchsvoller aufgebaut als ein Komparator. Signalfehler vom Komparator ausgehend werden ebenfalls durch die Rückkopplung gedämpft wie das Quantisierungsrauschen, weshalb die Anforderungen weniger komplex ausfallen. Es gibt allerdings andere Aspekte von Komparatoren, die bei dessen Entwurf zu beachten und zu analysieren gilt [46]. Im Folgenden sind die wichtigsten Designüberlegungen von Komparatoren in einem $\Delta\Sigma$ -Modulator aufgelistet: [59]

- **Auflösung des Eingangssignals:** Ein idealer Komparator wandelt jedes beliebige Signal über

der Referenzspannung in eine '1' um und umgekehrt. Doch es muss sensibel genug sein auch noch so kleine Signalunterschiede zu erkennen und dementsprechend zu reagieren. Das kleinste Signal, bei dem der Komparator ein Wechsel des Ausgangszustands liefert, wird als Auflösung des Eingangssignals bezeichnet. Dieser ist folgendermaßen definiert:

$$V_{\text{in}}(\text{min}) = \frac{V_{\text{OH}} - V_{\text{OL}}}{A_v(0)} \quad (5.7)$$

Somit ist die Auflösung von dem Abstand zwischen dem High- (OH) und Lowzustand (OL) am Ausgang abhängig und von der DC-Verstärkung $A_v(0)$. Eine hohe Verstärkung ist somit anzustreben [59].

- **Ausgangszustände:** Damit digitale Ausgangssignale auch als solche gehandhabt werden kann, muss der Komparator exakt nur 2 Zustände ausgeben und das Signallevel immer gleich sein. Ein Zwischenzustand gibt es nicht. Der Highpegel V_{OH} sollte V_{DD} gleichen und V_{OL} der Masse entsprechen. D.h. Der Komparator sollte so entworfen sein, dass es stets im Sättigungsbereich (1 oder 0) arbeitet.
- **Offset:** Der Mittelwert der beiden Ausgangszustände V_{OH} und V_{OL} wird als Offset bezeichnet. Dieser sollte im Idealfall der Referenzspannung V_{ref} entsprechen. Ein Offset des Komparators schränkt die Auflösung des $\Delta\Sigma$ -Modulators ein.
- **Hysterese:** Ein Wechsel des Komparatorausgangs vom Highpegel in den Lowpegel sollte bei gleichem Eingangssignal erfolgen wie ein Wechsel vom Low- in den Highpegel. Falls die Wechsel bei unterschiedlichen Signalschwellen erfolgt, wird von einer Hysterese gesprochen, die zu falschen digitalen Ausgängen führen kann. Eine Hysterese ist nur dann vorteilhaft, wenn dieser so groß ist wie das zufällige Rauschen des Komparators. Der Komparator würde aufgrund der Hysterese das mit Rauschen überlagerte Signal nicht falsch auswerten. Eine Hysterese, die größer als dieses Rauschen ist, führt zu Fehlern und sollte vermieden werden [31].
- **Gatterlaufzeit (*propagation time delay*):** Die Zeit bis der Komparator nach einer Änderung des Eingangssignals den korrekten Ausgangszustand liefert, wird als Gatterlaufzeit bezeichnet. Hierbei wird zwischen einer steigenden und fallenden Gatterlaufzeit unterschieden, da aufgrund der NMOS und PMOS-Transistoren diese Zeiten unterschiedlich lang sind. Die Reaktion des Komparators muss schnell genug sein, um die Operation innerhalb einer Taktlaufzeit zu vollschließen. Somit kann eine Überabtastung des Signals nicht unendlich schnell erfolgen. Es wird durch die Komparatorgeschwindigkeit unter anderem begrenzt[31].
- **Flankensteilheit (*slew rate*):** Mit der Gatterlaufzeit verbunden ist die Flankensteilheit einer der wichtigsten Leistungsmerkmale von Komparatoren. Sie bezeichnet den maximalen zeitlichen Anstieg der Flanke des Ausgangssignals, wenn am Eingang ein Wechsel des Signals den Komparator vollständig aufsteuert [59].

Unter den oben genannten Charakteristiken von Komparatoren sind Offset und Hysterese, diejenigen die die Performance eines $\Delta\Sigma$ -Modulators am meisten beeinträchtigen können [46]. Jedoch

gibt es zahlreiche Schaltungskonzepte für Komparatoren, die diese Fehler auf ein Minimum reduzieren. Auto-zero-Techniken, die Verwendung von Vorverstärkern und Latches können zu einer Verbesserung der oben aufgeführten Eigenschaften von Komparatoren beitragen [50].

5.4. Leistungseigenschaften von $\Delta\Sigma$ -Modulatoren

Die allgemeine Funktionsfähigkeit des $\Delta\Sigma$ -Modulators kann, wie auch im vorherigen Absatz beschrieben, durch Mittelung der Ausgangsimpulsfolge des Komparators überprüft werden. Darüber hinaus gibt es weitere Merkmale, die die Qualität eines Modulators beschreiben und zwei wichtige FoM, womit ADCs charakterisiert werden können [46]. Beim Komparator traten dabei statische Leistungsmerkmale wie z.B. Offsetfehler, Flankensteilheit oder Verstärkung mehr im Vordergrund. Doch $\Delta\Sigma$ -ADCs werden auch anhand dynamischen Parametern gewertet. Ausgehend von einer Betrachtung im Frequenzbereich kann aus dessen Spektrum ein $\Delta\Sigma$ -ADC unter den folgenden Aspekten charakterisiert werden [46]:

- **Signal-Rausch-Abstand (*signal-noise-ratio*):** Dies bezeichnet den Quotient aus dem Nutzsignal und der Rauschleistung. Das Nutzsignal ist das digitale Ausgangssignal des Komparators, welche dem Mittelwert aus dem analogen Signal des Temperatursensors entspricht. Dieses Signal ist von den Widerständen in der Wheatstone-Brücke und von der Temperatur abhängig. Deshalb muss der Wert mit einer Quellimpedanz referenziert werden. Die Rauschleistung wiederum vom thermischen und $1/f$ -Rauschen der Widerstände und der Transistoren im Modulator abhängig. Rauscharme Transistoren und Überabtastung erhöhen den SNR.
- **Dynamikumfang (DR):** Eng verbunden mit dem Signal-Rausch-Abstand ist der sogenannte Dynamikumfang, der das Verhältnis zwischen dem größten und dem kleinsten Signal bezeichnet, den das System aufnehmen kann. Das kleinste Signal ist der, welche vom Rauschen bzw. Fehler noch unterschieden werden kann ($\text{SNR} = 0$). Dieser ist somit vom Grundrauschen (noise floor) begrenzt. Das größtmögliche Signal entsteht bei maximaler Unausgeglichenheit der Widerstände der Wheatstone-Brücke. Dieser tritt auf, wenn die Temperatur vom ausgeglichenen Zustand (26°C) maximal abweicht (125°C).
- **Effektive Anzahl von Bits (ENOB):** Dieser Kennwert dient dazu, Überabtast-Konverter mit Nyquist-Konvertern besser zu vergleichen. Sie gibt an wie viele Bits ein Nyquist-Konverter benötigt um denselben Dynamikumfang zu erreichen wie ein äquivalenter $\Delta\Sigma$ -ADC. So kann die tatsächliche Auflösung von Konvertern ermittelt werden. Zur Berechnung diesen Wertes gibt es eine definierte Formel:

$$\text{ENOB}(\text{bit}) = \frac{\text{DR}(\text{dB}) - 1.76}{6.02} \quad (5.8)$$

und ist abhängig vom Dynamikumfang des Konverters [46].

Die oben aufgezählten Kennzahlen können ein ADC weitestgehend charakterisieren, aber eine Betrachtung der vielen Kennzahlen alleine macht es schwer die Performance eines ADCs richtig einzuschätzen und mit anderen ADCs zu vergleichen. Deshalb gibt es sogenannte FoMs, also eine einzige Leistungszahl bei dem die oben aufgeführten Kennzahlen mit einfließen. Die Kombination mehrerer Leistungszahlen in einem FoM macht sie somit einfacher vergleichbar. Bei den ADCs gibt es in der Literatur zwei wichtige FoMs. Das sind zum einen die Walden-FoM und die Schreier-FoM. Beide benannt nach ihren Wissenschaftlern [35]. Darüber hinaus gibt es je nach Schwerpunkt viele weitere FoM für ADCs [25].

Die Walden-FoM beschreibt allgemein das Verhältnis von Leistung zu Geschwindigkeit und propagiert, dass die Energie sich mit jedem zusätzlichen Bit verdoppelt. Diese FoM ist empirisch hergeleitet worden und als Formel ausgedrückt [42]:

$$\text{FoM}_{\text{Walden}} = \frac{P}{2^{\text{ENOB}} \cdot f_s} \quad (5.9)$$

In Anlehnung an die Auflösungs-FoM der Wheatstone-Brücke in Formel 4.11 gibt es auch eine Auflösungs-FoM für ADCs, nämlich die Schreier-FoM [2]. Diese stellt zwischen Energie und Auflösung aber einen logarithmischen Zusammenhang, anstatt wie in 4.11 einen quadratischen:

$$\text{FoM}_{\text{Schreier}} = \text{DR}(\text{dB}) + 10 \log \frac{f_{\text{BW}}}{P} \quad (5.10)$$

Als auflösungsbezogener Parameter wird hierbei der Dynamikumfang herangezogen. Die Bandbreite spielt dabei eine wichtige Rolle anstatt der Abtastrate wie in der Walden-FoM. Diese FoM legt einen Schwerpunkt auf den Leistungsverbrauch des ADCs (P im Zähler), während die Schreier-FoM den Fokus mehr auf die Auflösung (DR) legt. Diese FoM kann besser werden, wenn die Bandbreite erhöht und der Leistungsverbrauch reduziert werden kann. Von der Schreier-FoM gibt es auch Varianten, bei denen die effektive Auflösung (in Form von ENOB) betrachtet wird, siehe [47]. Meistens wird die Walden-FoM bei Nyquist-ADCs mit niedriger Auflösung herangezogen und die Schreier-FoM bei ADCs mit höherer Auflösung [51]. Von der $\text{FoM}_{\text{Schreier}}$ gibt es auch Versionen mit der Abtastrate statt mit der Bandbreite des ADCs oder eine sogenannte Digital-output-rate [47].

Nachdem die FoMs für ADCs vorgestellt, das Funktionsprinzip von $\Delta\Sigma$ -Modulatoren in ihrer Gesamtheit erklärt und auf die einzelnen Bauelemente eingegangen wurde, kann nun auf Basis dieser theoretischen Grundlagen der Entwurf des eigenen ADCs erfolgen. Zusammen mit den Grundlagen für den Temperatursensor im letzten Kapitel ist der Theoriebereich der Masterarbeit mit diesem Kapitel abgeschlossen. Das nächste Kapitel beschreibt den Entwurf des Temperatursensors und im übernächsten Kapitel wird der Entwurf des eigenen $\Delta\Sigma$ -Modulators beschrieben.

6. Sensorentwurf

Im zweiten Kapitel sind mögliche Topologien für den Sensor- und der Auswerteschaltung verglichen und für den Anwendungsfall die am besten geeignete Topologie abgeschätzt worden. In den beiden vorhergehenden Kapitel sind auch die relevanten theoretischen Grundlagen für das Design der ausgewählten Topologien ausgearbeitet worden. Dieses Kapitel stellt nun den Entwurf des Sensors auf Schaltungsebene vor. Der Entwurf der Auswerteschaltung wird im nächsten Kapitel behandelt. Das Kapitel beginnt dabei mit einer Anforderungsdefinition an den Sensor. Basierend auf diesen Anforderungen werden in einem weiteren Schritt eine Analyse der Bauelemente aus der XH018 180nm-Technologieplattform von X-FAB durchgeführt. Aus dieser Analyse werden die optimalsten Bauelemente, die den Anforderungen genügen, abgeleitet.

6.1. Anforderungsdefinition für den Sensor

Das primäre Ziel für den auf der Wheatstone-Brücke basierenden Sensor ist es eine hohe Auflösung zu realisieren. Mathematisch ausgedrückt ist dabei eine kleine Auflösungs-FoM so wie sie in der Formel 4.12 aus Kapitel 3 beschrieben ist, zu erzielen. Aus den theoretischen Grundlagen ergeben sich für die Widerstände der Wheatstone-Brücke folgende Anforderungen, die nach Priorität aufgelistet sind:

1. Hoher Temperaturkoeffizient ersten Grades sowohl für den Widerstand R_p als auch für R_n .
 - Dabei gelten die absoluten Werte für den Temperaturkoeffizienten, sodass die Differenz zwischen TC_{p1} und TC_{n1} maximal ist.
2. Ein möglichst geringes thermisches **und** $1/f$ -Rauschen und somit das Gesamtverschlechterungsverhalten.
 - Je kleiner die Rauschstufe des Sensorfrontends, desto größer ist der SNR und somit höher die Auflösung.
3. Ein ausreichend hoher spezifischer Flächenwiderstand R_{\square} ($> 100\Omega/\square$) um den Sensor layout- und platztechnisch auf der hybriden Folie optimal anzubringen.
 - Zusätzlich ist aus Symmetriegründen ein möglichst gleich hoher spezifischer Widerstand sowohl für R_p als auch für R_n wünschenswert um Matchingfehler zu minimieren.

Anhand der oben gezählten Kriterien kann eine genaue Auswahl der Widerstände für den Sensorfrontend getroffen werden.

6.2. Auswahl des Widerstände für den Sensor

In der XH018-Technologieplattform gibt es ungefähr 10 verschiedene Widerstände und darüber hinaus dazu Variationen für 3.3V und 5V Betriebsspannungen. Die folgende Tabelle 6.1 zeigt die verschiedenen Eigenschaften der Widerstände. Darin sind die verschiedenen Widerstände anhand ihrer Art, Temperaturkoeffizient, spezifischem Widerstand und ihres Eingangsrauschens aufgelistet. Die Werte für den Temperaturkoeffizienten und dem spezifischen Widerstand entstammen aus dem Datenblatt der Technologieplattform.

Das Eingangsrauschen (in Tabelle 6.1 nur: 'Rauschen') wurde dabei mittels Simulation ermittelt. Der zu testende Widerstand mit einem Wert von 40k Ω wurde an eine Spannungsquelle mit 1.8V und einem anderen rauschfreiem Widerstand mit dem gleichen Wert in Reihe geschaltet. Für das Ergebnis wurden alle Rauschtypen und Rauscheinflüsse in einem Frequenzbereich von 1 Hz – 10 kHz integriert und der Effektivwert (rms) als Vergleichswert genommen.

Tabelle 6.1.: Charakteristika von ausgewählten Widerständen aus der XH018-Technologieplattform

Widerstand	Art	TC_1 [$1e-3/K$]	R_{\square} [Ω/\square]	Rauschen [μV_{rms}]
rmtp	Metal	3.2	31	0.01
rpp1s	Poly	2.92	7.5	0.09
rnw	Diffusion	2.9	970	1.8
rdn	Diffusion	1.42	64	0.9
rdp	Diffusion	1.3	130	10
rpp1	Poly	-0.11	280	0.7
rpp1k1	Poly	-0.85	960	3.3
rnp1	Poly	-1.38	320	1.36
rnp1h	Poly	-4.0	6300	36

Die rot markierten Felder in der Tabelle 6.1 markieren die Eigenschaften des Widerstandes, die für den Temperatursensor ungeeignet sind. Das ist der Fall für $R_{\square} \leq 100\Omega/\square$ oder für ein Eingangsrauschen von $> 10\mu V_{rms}$. Auch ein sehr niedriger absoluter Temperaturkoeffizient von $TC_1 \leq |0.5| \cdot 1e-3/K$ sind Merkmale, womit der Widerstand aussortiert werden kann.

Nach diesen Ausschlusskriterien verbleibt für den Widerstand mit dem positivem TC (R_p) lediglich der *rnw* als Kandidat übrig. Mit einem ausgeprägt hohen TC von mehr als 2.5 und einem niedrigen Eingangsrauschen ist der Widerstand besonders geeignet. Ein dazu passender Widerstand mit negativen Temperaturkoeffizienten sind *rpp1k1* und *rnp1*. Beide Widerstände weisen keine ungeeigneten Merkmale auf. Der *rnp1* hat einen besseren TC- und Rauschwert. Der *rpp1k1* ist jedoch mit seinem spezifischen Widerstandswert dem *rnw* ungefähr gleich (in der Tabelle grün markiert). Somit wäre ein symmetrischer Layout des Sensors beinahe möglich, welches wiederum andere Störfaktoren minimieren würde. Abgeschätzt ist der Vorteil durch die gleich hohen spezifischen Widerstände von *rnw* und *rpp1k1* größer als der kleinere TC-Wert und größeres Eingangsrauschen gegenüber dem Widerstand *rnp1*. Der Widerstand *rnp1* ist lediglich um einen

kleinen Faktor besser als $rpp1k1$. Auf der anderen Seite beanspruche $rpp1k1$ den dreifachen Platz als $rnp1$, da dessen spezifischer Widerstand lediglich $320\Omega/\square$ beträgt. Das bringt im Layout andere Nachteile, die den Vorteile überwiegen würden.

Deshalb stellt die Kombination aus den Widerständen rnw und $rpp1k1$ für die Bauelemente R_p und R_n der auf die Wheatstone-Brücke basierenden Temperatursensors die beste Option dar.

6.2.1. Dimensionierung der Widerstände

Die Widerstände R_p und R_n werden so dimensioniert, dass sie einen Ausgangsstrom im einfachen Mikroamperebereich liegen. Ein zu hoher Widerstand erzeugt zusätzlich thermisches Rauschen, ein zu geringer zu viel Strom, der vom ADC geschaltet werden muss. Einen großen Strom zu schalten ist durchaus aufwändiger und zeitintensiver für den ADC als ein kleiner Strom.

R_p und R_n sind so gewählt, dass sie beide bei ungefähr Raumtemperatur (26°C) den gleichen Wert haben und somit im Ausgleich liegen. Die untere Abbildung 6.1 zeigt den Verlauf der Widerstände über den militärischen Temperaturbereich von -55°C - 125°C . Es wird deutlich, dass R_p einen positiven und vor allem größeren Temperaturkoeffizienten hat als R_n . Der Widerstand R_p hat in diesem Temperaturbereich einen Umfang von $33\text{k}\Omega$ - $57\text{k}\Omega$. R_n hat ein deutlich kleineren Umfang von $43\text{k}\Omega$ - $37\text{k}\Omega$. Über den gesamten Temperaturbereich betrachtet, ist bei beiden Widerständen auch ein leichter nichtlinearer, bogenartiger Verlauf zu beobachten. Schließlich ist die Temperaturabhängigkeit von Widerständen quadratisch aufgrund des Temperaturkoeffizienten zweiter Ordnung.

6.3. Eigenschaften des Temperatursensors

Damit ergibt sich eine ideale Auflösungs-FoM anhand Formel aus 4.12 für diese Wheatstone-Brücke mit den ausgewählten Bauelementen und ihren TC-Werten $2.9 \cdot 10^{-3} \text{K}^{-1}$ und $-0.85 \cdot 10^{-3} \text{K}^{-1}$ von $2.36 \text{fJ} \cdot \text{K}^2$. Dabei beträgt die Boltzmann-Konstante $k_B T = 1.38 \cdot 10^{-23} \text{J K}^{-1}$ bei 27°C . Die Spannungsempfindlichkeit, d.h. die Ausgangsspannung die sich für eine Temperaturdifferenz von 1 K ergibt, lässt sich anhand der Formel 4.9 auf 3.37mV K^{-1} berechnen.

Die Simulation der Schaltung aus Abbildung 4.1 mit den jeweils ausgewählten Widerständen für R_p und R_n und einer Betriebsspannung von $V_{DD} = 1.8\text{V}$ errechnet ein eingangsbezogenes Gesamttrauschen von $11 \mu\text{V}_{\text{rms}}$. Für die Rechnung ist die Wheatstone-Bridge ausbalanciert, d.h. alle 4 Widerstände haben den gleichen Wert. Der Widerstandswert beträgt dabei $40\text{k}\Omega$ und ist ein Kompromiss aus Rauschen und dem sogenannten Fehlerstrom der aus dem Sensor in den ADC rausfließt. Ein zu hoher Widerstandswert erhöht das thermische Rauschen. Ein zu kleiner Widerstandswert erhöht den Fehlerstrom, welches durch den DAC-Feedback genullt werden muss und evt. mehrere Zyklen benötigen kann. Für die Rauschsimulation wurden alle Störfaktoren in einem Frequenzbereich von $1\text{Hz} - 10\text{kHz}$ integriert.

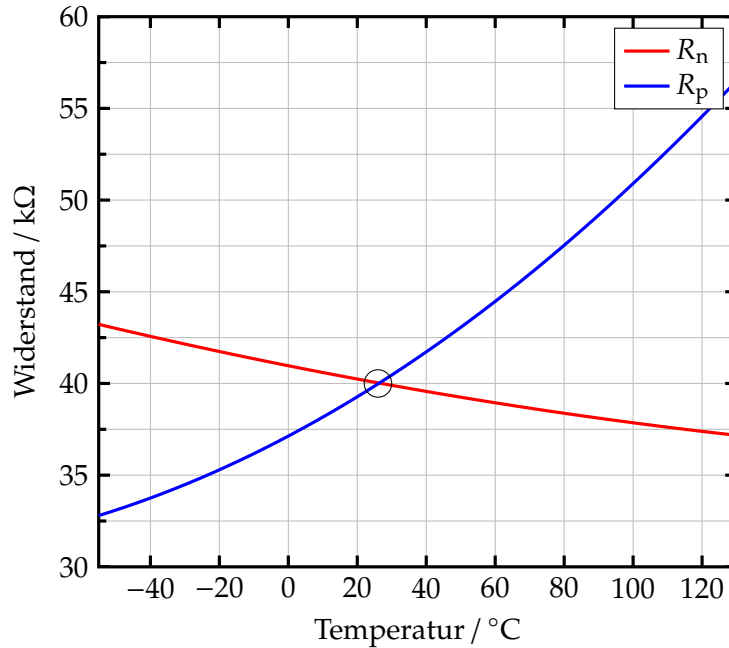


Abbildung 6.1.: Die Widerstandswerte von R_p und R_n sind abhängig von der Temperatur und können große Unterschiede zeigen. Bei 26°C haben sich beide Widerstände $40\text{k}\Omega$.

Um die Ausgangsspannung vom Rauschen des Sensors zu unterscheiden braucht es eine Temperaturdifferenz von mehr als 3.3mK . Dieser Auflösungs Wert beinhaltet nicht die Auswerteschaltung und ist natürlich ein idealer Wert. Die Auflösung der Gesamtschaltung verglichen mit diesem Wert ist ein Indiz für die Qualität des Delta-Sigma-Modulators. Je besser die Leistung des Delta-Sigma-Modulators desto näher liegt die Auflösung der Schaltung diesem idealen Wert. Die untere Tabelle fasst nochmal alle Eigenschaften des Temperatursensors zusammen.

Tabelle 6.2.: Eigenschaften des entworfenen Temperatursensors mit dem Schaltplan aus 4.1, $R_p \hat{=} rpp1k1$, $R_p = R_n = 40\text{k}\Omega$, $V_{DD} = 1.8\text{V}$

Merkmal	Wert
FoM _{WhB}	$2.36\text{fJ} \cdot \text{K}^2$
Spannungsempfindlichkeit	3.37mV K^{-1}
Eingangsrauschen	$11\mu\text{V}_{\text{rms}}$
Auflösung	3.3mK
Leistungsverbrauch (bei 27°C)	$81\mu\text{W}$

Von Bedeutung ist auch welchen Umfang die Ausgangsspannung über einen bestimmten Temperaturbereich hat. Ein hoher Umfang erleichtert dem Delta-Sigma-Modulator die Temperatur in einen Digitalen Bitstream umzuwandeln. Die Ausgangskennlinie des Temperatursensors ist in Abbildung 6.2 dargestellt. Die Ausgangsspannungen vom Knoten $V_{\text{out},1}$ bzw. $V_{\text{out},2}$ sind rot bzw. blau dargestellt. Die grüne Kennlinie zeigt die Differenzspannung $V_{\text{out}} = V_{\text{out},1} - V_{\text{out},2}$. Somit entspricht z.B. eine Differenzspannung von 0V einer Temperatur von 10°C . Die Differenzspannung reicht von ungefähr 230mV bis -400mV . Dieser Umfang von 630mV bildet den militärischen

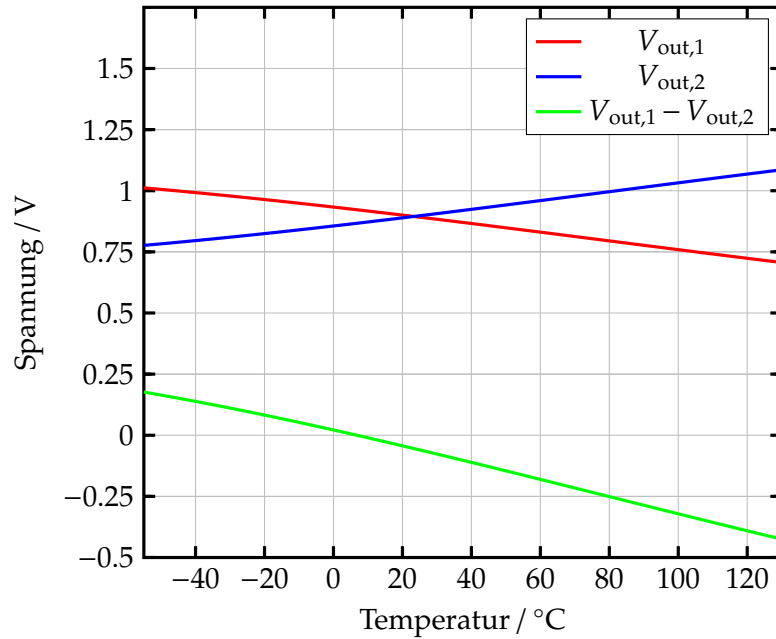


Abbildung 6.2.: Die Ausgangskennlinie der Wheatstone-Brücke zeigt, dass die differenzielle Ausgangsspannung für den militärischen Temperaturbereich einen Umfang von 230 mV bis -400 mV spannt. Die einzelnen Ausgangsspannungen $V_{out,1}$ und $V_{out,2}$ zeigen ein lineares Verhalten über den gesamten Temperaturbereich.

Temperaturbereich von -55°C bis 125°C ab.

Die Ableitung der Differenzspannung über die Temperatur als Absolutwert ist in Abbildung 6.3 dargestellt. Sie macht deutlich wie linear die Temperaturabhängigkeit der Ausgangsspannung verläuft. Für einen großen Temperaturbereich von -10°C bis 125°C befindet sich die Veränderung der Spannung pro Kelvin zwischen 3 und 3.5mVK^{-1} , während die Veränderung in einem kleineren Bereich von -10°C bis -55°C schon von 3 auf 2.5mVK^{-1} schnell abnimmt. Für negative Temperaturen nimmt die Spannung langsamer ab. Nichtsdestotrotz bleibt die Veränderung über den gesamten Temperaturbereich klein. Dies zeigt, dass die Bauelemente zwar nicht linear sind, aber als linear angenommen werden können. Somit sind die mathematischen Vereinfachungen (Vernachlässigen des quadratischen Teils) wie sie von der Formel 4.7 auf Formel 4.8 zur Herleitung der Ausgangsspannung angewendet wurden im Kapitel 4.1 aus den theoretischen Grundlagen berechtigt.

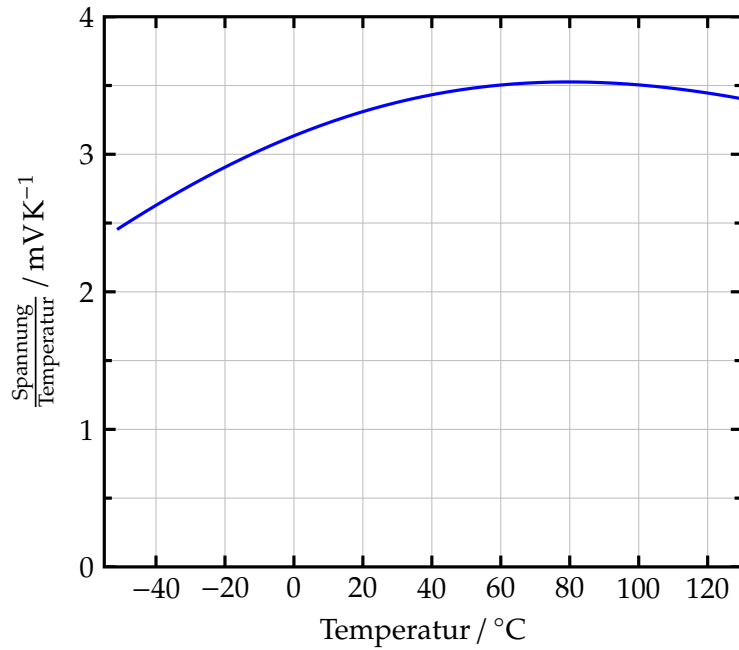


Abbildung 6.3.: Die Ableitung der differentiellen Ausgangsspannung V_{out} nach der Temperatur in absoluten Werten verdeutlicht das Lineare Verhalten der Bauelemente. Für einen großen Temperaturbereich von -10°C bis 125°C bleibt die Spannungsveränderung zwischen 3 und 3.5mVK^{-1} .

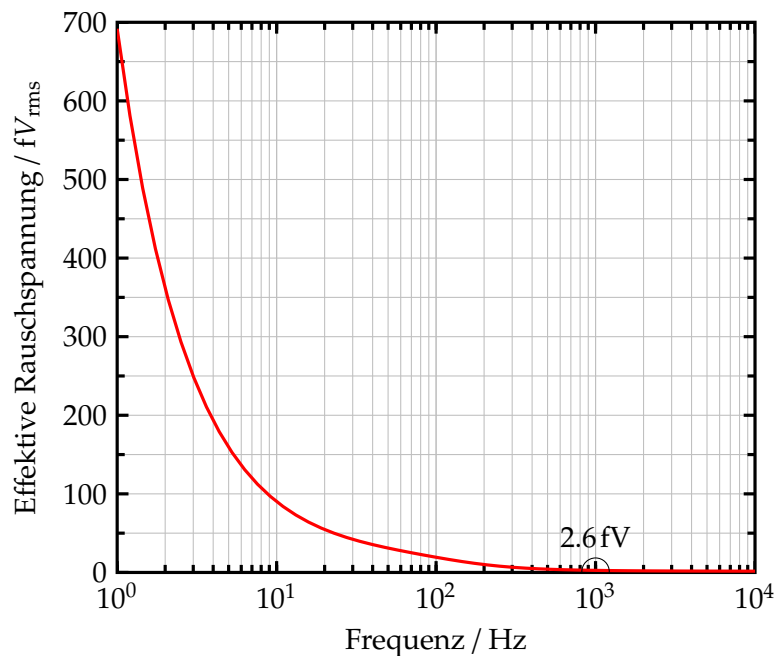


Abbildung 6.4.: Bei der Wheatstone-Brücke dominiert das $1/f$ -Rauschen. Bis 1000Hz nimmt dieser Teil ab und es stagniert bei $2.6\text{fV}_{\text{rms}}$ (siehe Markierung) welches nur noch dem thermische Rauschen entspricht.

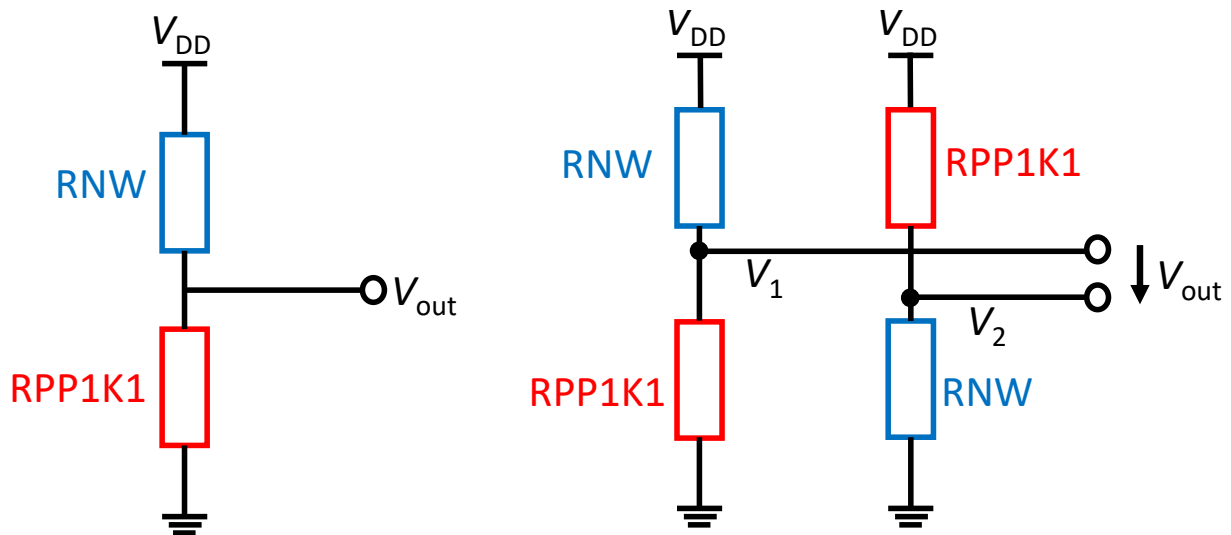


Abbildung 6.5.: Der entworfene Temperatursensor: Links ist der einfache Sensor für die zeitdiskreten und zeitkontinuierlichen Modulatoren. Rechts ist der differentielle Sensor für den differentiellen Modulator. Blau gezeichnete Widerstände haben einen positiven, rot eingezeichnete einen negativen Widerstandswert. Bei 26°C weisen alle Widerstände eine Größe von $40\text{k}\Omega$

Das genauere Rauschverhalten der Wheatstone-Brücke wird in Abbildung 6.4 deutlicher. Die effektive Rauschspannung fängt im DC-Betrieb bei $700\text{fV}_{\text{rms}}$ an. Es nimmt bis zu einer Frequenz von 1000Hz ab und stagniert bei $2.6\text{fV}_{\text{rms}}$. Der Verlauf zeigt, wie dominierend das $1/f$ -Rauschen ist.

Zum Abschluss des Kapitels zeigt die Abbildung 6.5 den fertigen Temperatursensor mit allen bestimmten Größen bei 26°C . Nachdem der Temperatursensor somit fertig entworfen ist, kann mit dem Entwurf der Auswerteschaltung fortgefahren werden.

7. Entwurf des Delta-Sigma-Modulators

Nachdem im vorhergegangenen Kapitel der Temperatursensor entworfen wurde, behandelt dieses Kapitel den Entwurf der dazugehörigen Auswerteelektronik. Im Eingangskapitel 3.2 ist eine Abwägung durchgeführt worden, dass der zeitkontinuierliche Delta-Sigma-Analog-Digital-Konverter (abgekürzt: CT- $\Delta\Sigma$ -ADC) für die Wheatstone-Brücke besser geeignet ist, als die zeitdiskrete Variante (abgekürzt: DT- $\Delta\Sigma$ -ADC). Die theoretischen Grundlagen zu $\Delta\Sigma$ -Modulatoren sind in Kapitel 8 vermittelt worden.

Basierend auf diesen theoretischen Erkenntnissen widmet sich dieses Kapitel dem eigentlichen Entwurf des $\Delta\Sigma$ -Modulators auf Schaltungsebene.

Ursprünglich gab es zuerst lediglich zeitdiskrete Varianten des ADCs. Erst später wurden zeitkontinuierliche Varianten entwickelt, welche auf die zeitdiskreten Varianten aufbaut. Der traditionelle Entwurfsansatz bestand darin die Elemente einer zeitdiskreten Modulatorschleife mit äquivalenten zeitkontinuierlichen Schleifenelementen zu ersetzen [15].

Denselben Ansatz verfolgt diese Arbeit auch. Im ersten Schritt wird auf Makro-Ebene mit idealen Bauelementen eine Konzeptschaltung des zeitdiskreten (DT) $\Delta\Sigma$ -Modulators entworfen. Danach folgt der Entwurf des zeitkontinuierlichen (CT) Modulators auf Makro-Ebene. Aufbauend auf diese Schaltung wird im Anschluss eine differentielle zeitkontinuierliche Version der Schaltung entwickelt. Im Anschluss werden für die einzelnen idealen Bauelemente in den Konzeptschaltungen Anforderungen hergeleitet. Anhand diesen Anforderungen werden die einzelnen Komponenten (Integrator und Komparator) auf Transistorebene entworfen und mit den idealen Bauelementen ersetzt.

So entstehen am Ende 6 Schaltungen: ideale und reale DT-Modulator, ideale und reale CT-Modulator und ein halbdifferentieller CT-Modulator. Diese Schaltungen bilden damit die Grundlage für die Simulationen im nächsten Kapitel. Die idealen und realen Schaltungen werden charakterisiert und mitsamt dem Temperatursensor miteinander verglichen.

Das Kapitel kann in drei Teile untergliedert werden. Im ersten Teil wird der Entwurf von zeitdiskreten, zeitkontinuierlichen und dem halbdifferentiellem zeitkontinuierlichen Modulator mit idealen Bauelementen auf Makroebene vorgestellt. Im zweiten Teil wird eine Analyse von verschiedenen Transistoren der XH018 180nm-Technologieplattform von X-FAB durchgeführt. Dabei wird eine Auswahl eines geeigneten Transistors für die realen Komponenten des $\Delta\Sigma$ -Modulators getroffen. Im letzten Teil werden mithilfe des ausgewählten Transistors reale Bauelemente für den $\Delta\Sigma$ -Modulator aus der Makroebene auf Transistorebene entworfen.

7.1. Zeitdiskreter $\Delta\Sigma$ -Modulator

Der Zeitdiskrete $\Delta\Sigma$ -Modulator besteht aus den zwei Bauelementen Integrator und Komparator und zwei Sample-and-Hold-Schaltungen, die den beiden Bauelementen zuvorgeschaltet sind. Die DAC in der Rückkopplung ist in den beiden Sample-and-Hold-Schaltungen integriert, weshalb vom Komparator zur ersten Sample-and-Hold-Schaltung eine direkte Rückkopplung (ohne Widerstände) herrscht. Die Abbildung 7.1 zeigt das Makroschaltplan des Modulators. Das Ausgangssignal vom Integrator wird gehalten, somit liefert der Komparator ein mit Φ_1 getaktetes digitales Ausgangssignal welches an die erste Sample-and-Holdschaltung rückgekoppelt ist und zu den Taktzeiten von Φ_2 den Kondensator C_s entweder mit dem Highsignal vom Komparator auflädt oder mit dem Lowsignal entlädt.

Das charakterisierende an diesem und allen Makroschaltungen ist, dass der Integrator und Komparator aus spannungsgesteuerten Spannungsquellen gebaut sind, die mit einer unendlich anzunehmenden Verstärkung ($G = 100M$) arbeiten und somit als ideale Bauelemente fungieren (in der Abbildung 7.1 mit einem ∞ versehen). Die Grenzen dieser idealen Spannungsquellen wurden auf $V_{DD} = 1.8V$ und $0V$ festgelegt. Mit dieser Verstärkung liefert der Komparator in kürzester Zeit das digitale Ausgangssignal. Der Kondensator C_i des Integrators wird in kürzester Zeit auf bzw. entladen. Durch die unendliche Verstärkung gehen Gatterlaufzeiten und Flankensteilheit gegen 0. Die Spannungsquellen arbeiten mit einer Referenzspannung $V_{ref} = V_{DD}/2$. Auch das kleinstmögliche Eingangssignal die von diesem Wert abweicht, wird unendlich verstärkt. Somit geht in diesem Makroschaltplan die Auflösung des Modulators gegen 0. Die Ausgangszustände des Komparators erreichen $V_{OH} = V_{DD}$ bzw. $V_{OL} = 0$ und es gibt kein Offset.

Nach der Definition von zeitdiskreten Modulatoren müssen Signale am **Anfang** der Schaltung abgetastet werden (siehe Theoriekapitel 3.2.1) im Gegensatz zu zeitkontinuierlichen, bei dem die Abtastung erst **in** der Schaltung erfolgt. Diese Funktion erfüllt die erste Sample-and-Hold-Schaltung. Dabei werden die Eingangssignale V_{in} und V_{ref} mit Φ_1 abgetastet und im Kondensator C_s gehalten. Dieser im Kondensator gespeicherte Eingangssignal wird dann zu Taktzeiten von Φ_2 in den

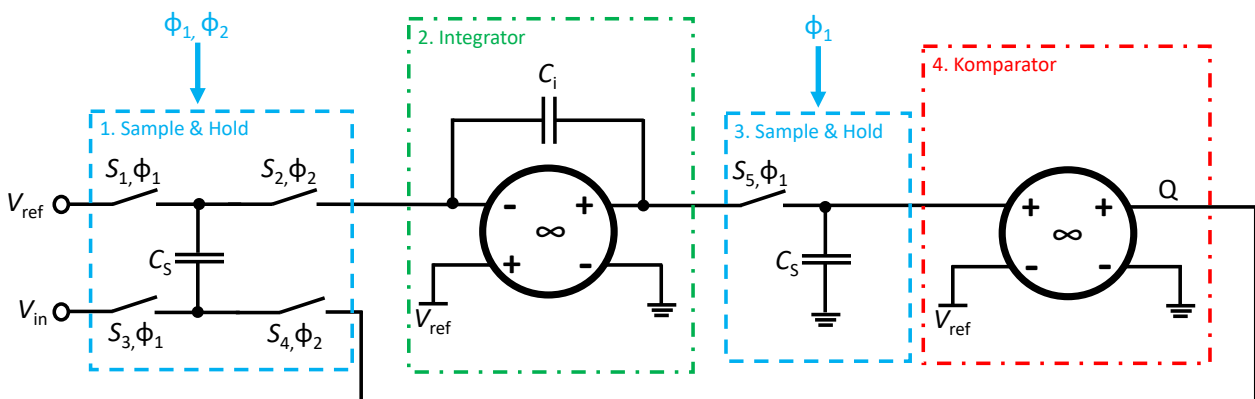


Abbildung 7.1.: Im Makroschaltplan des zeitdiskreten $\Delta\Sigma$ -Modulators sind die Komponenten aus spannungsgesteuerten Spannungsquellen mit unendlich hoher Verstärkung gebaut. Die erste Sample-and-Holdschaltung macht den Modulator zeitdiskret.

Integrator eingespeist. Die Schalter in den Sample-and-Holdschaltungen sind ebenfalls ideale Bauelemente mit einem Off-Widerstand von $R_{\text{off}} = 1 \text{ T}\Omega$ und einem On-Widerstand von $R_{\text{on}} = 0 \Omega$. Die Abtastraten Φ_1, Φ_2 sowie die Kapazitäten C_i, C_s werden in der Simulation bestimmt. Der Zeitdiskrete Modulator wird dabei nicht mit der differentiellen Wheatstone-Brücke so wie aus Abbildung 4.1 betrieben sondern mit einer 'halben' Wheatstone-Brücke wie in Abbildung 3.1b.

7.2. Zeitkontinuierlicher $\Delta\Sigma$ -Modulator

Beim zeitkontinuierlichen $\Delta\Sigma$ -Modulator entfallen die Sample-and-Holdschaltungen. Stattdessen wird ein taktflankengesteuerter D-Flipflop dem Komparator nachgeschaltet. Die Abbildung 7.2 zeigt das Makroschaltplan diesen Modulators. Der Modulator arbeitet vom Eingangssignal bis zum Komparator mit kontinuierlichen Signalen. Der D-Flipflop digitalisiert den Komparatorausgang und erzeugt auch das negierte Signal QN. Diese beiden Signale steuern den Feedbackwiderstand R_{fb} in der Rückkopplung an und schalten sie entweder gegen Masse oder V_{DD} .

Theoretisch ist durch den taktflankengesteuerten D-Flipflop immer nur einer der beiden Signale Q und QN auf High und deren Zustandswechsel verläuft gleich schnell, sodass tatsächlich der Feedbackwiderstand an nur einer der beiden Spannungen angeschlossen wird. Im Realfall verläuft der Zustandswechsel nicht gleich ab und aufgrund der unterschiedlichen Gatterlaufzeiten kommt

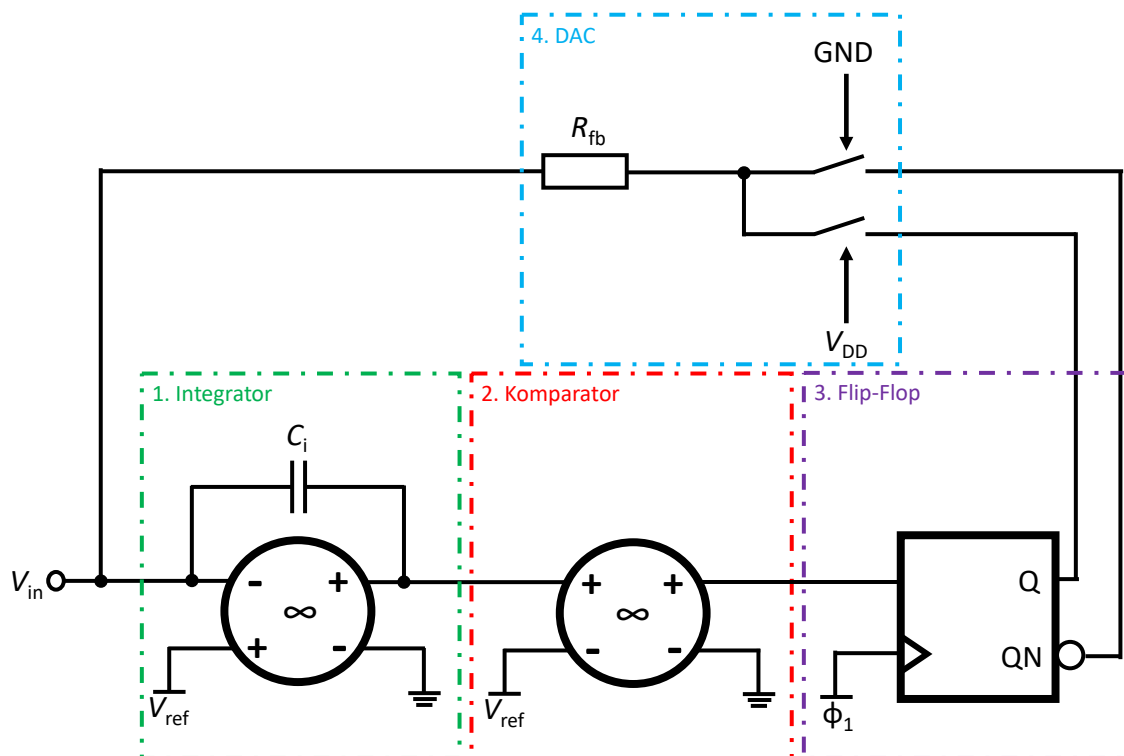


Abbildung 7.2.: Der zeitkontinuierliche Modulator benutzt ein D-Flipflop um das Eingangssignal zu digitalisieren. Damit steuert es die Spannung am Feedbackwiderstand an und es bedarf keine anderweitigen Sample-and-Holdschaltungen.

es zu kleinen Überschneidungen. Der in diesem Schaltplan verwendete D-Flipflop wird direkt aus der XH018-Technologieplattform übernommen und seine Bezeichnung lautet: DFFX0. Somit ist dieses Bauelement im Gegensatz zum Integrator und Komparator nicht ideal. Wie jeder D-Flipflop auch arbeitet dieser mit einer Verzögerung und bearbeitet das ankommende Eingangssignal erst zur nächsten Taktflanke.

Im Vergleich zum zeitdiskreten $\Delta\Sigma$ -Modulator ist die Schaltung durch den D-Flipflop einfacher geworden, da das Speichern und Lesen von diesem übernommen wird. Außerdem arbeitet es mit nur einem Taktsignal statt zwei, erzeugt aber dafür zwei Signale Q und QN. Jedoch sind die Sample-and-Holdschaltungen aus dem zeitdiskreten Modulator idealer und der D-Flipflop eine reale Implementierung. Der dazugehörige Temperatursensor für diesen Modulator ist ebenfalls der aus Abbildung 3.1b.

7.3. Differentieller zeitkontinuierlicher $\Delta\Sigma$ -Modulator

Der differentielle zeitkontinuierliche $\Delta\Sigma$ -Modulator baut auf den vorherigen zeitkontinuierlichen Modulator auf. Der Name "Differentiell zeitkontinuierlich" ist dabei keine offizielle Bezeichnung. Sie ist selbstgewählt um bei dieser Schaltung das Prinzip zu betonen, dass der Modulator mit einem differentiellen Eingangssignal arbeitet. Die Abbildung 7.3 zeigt das Makroschaltplan diesen Modulators. Da es streng genommen auch zwei Ausgangssignale erzeugt (Q und QN) kann auch von einem volldifferentiellem Modulator gesprochen werden. Es kann aber auch damit argumentiert werden, dass QN kein separates Signal ist sondern nur die negierte Version vom Signal Q. Nichtsdestotrotz wird der Einfachheit halber in dieser Arbeit nicht auf die Begriffe 'halbdifferentiell' oder 'volldifferentiell' zurückgegriffen, sondern nur differentiell verwendet.

Anstatt mit einer Referenzspannung versorgt zu werden, arbeitet der Integrator und Komparator mit einer Gleichtaktregelung um das differentielle Eingangssignal zu referenzieren. Der Gleichtakt entspricht dabei dem V_{ref} . Der Integrator ist in diesem Schaltplan zu einem volldifferentiellen Differenzverstärker, also einem Instrumentenverstärker ausgebaut worden. Der Komparator dahingegen ist zu einem halbdifferentiellen Bauelement erweitert und vergleicht den differentiellen Ausgang des Integrators. Ein weiterer Unterschied zum einfachen zeitkontinuierlichen Modulator ist die zweite Rückkopplung, die für das differentielle Eingangssignal ausgebaut ist. Die zweite (in der Abbildung 7.3 untere) DAC ist dabei zur oberen DAC antisynchron angeschlossen. D.h. wenn die DAC aus der oberen Rückkopplungsschleife zu Masse angeschlossen ist, ist die DAC bei der unteren Rückkopplungsschleife mit V_{DD} verbunden und andersrum. Mit anderen Worten ausgedrückt, die obere Rückkopplungsschleife wird vom Signal Q und die untere Rückkopplungsschleife vom invertierten Signal QN angesteuert.

Dieser Modulator funktioniert natürlich nur in Verbindung mit einem Temperatursensor, der aus einer differentiellen Wheatstone-Brücke wie aus Abbildung 4.1 aufgebaut ist.

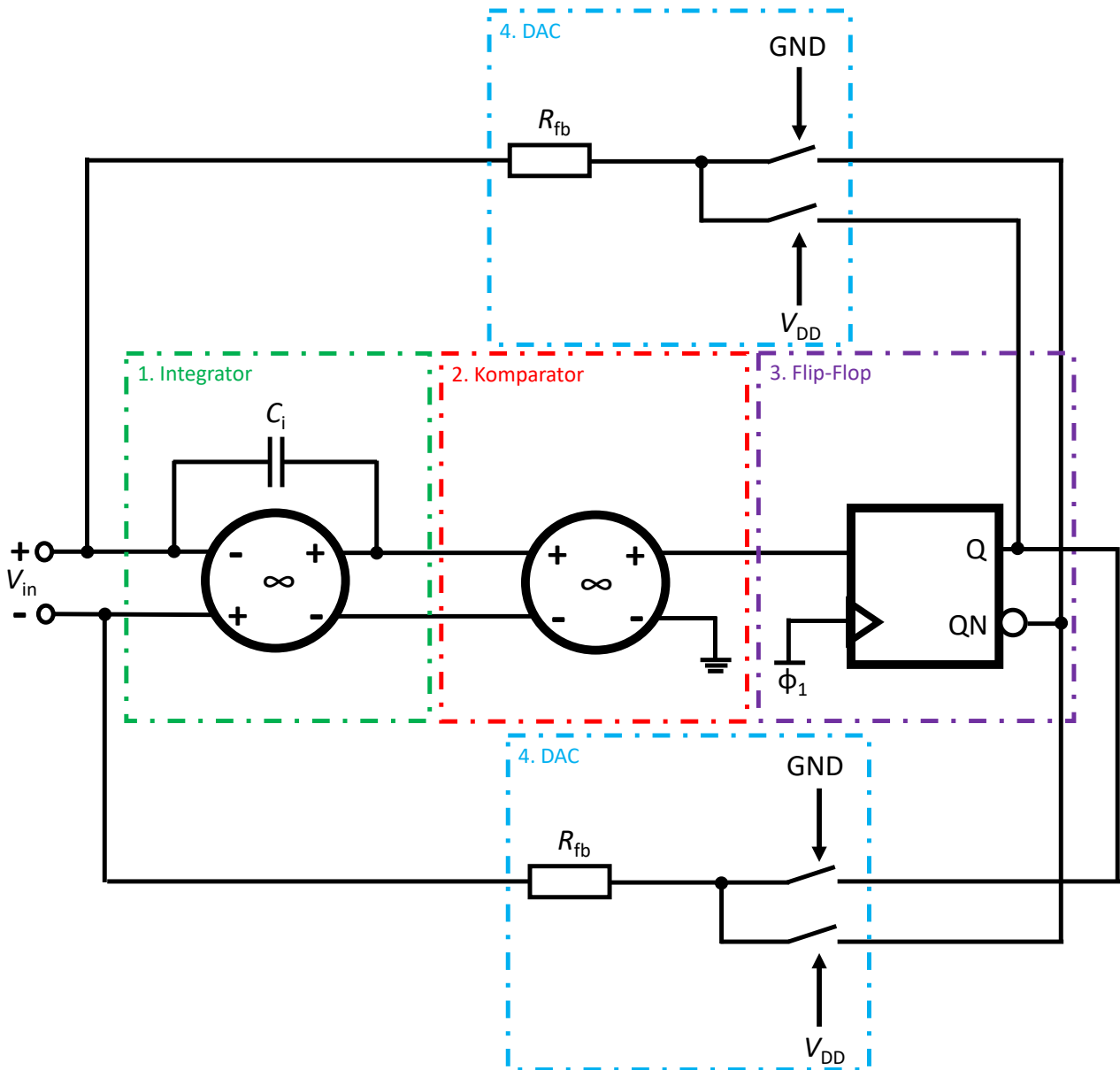


Abbildung 7.3.: Der differentielle zeitkontinuierliche Modulator arbeitet mit zwei zueinander asynchron liegenden DACs, die dem Quantisierungsfehler des differentiellen Eingangssignals entgegenwirken.

7.4. Auswahl des Transistors für den ADC

In der XH018-Technologieplattform gibt es eine unzählige Anzahl an Transistoren und darüber hinaus eine große Vielfalt an Variationen für 3.3V und 5V Betriebsspannungen. Aufgrund der unterschiedlichen Prozesstechniken für Transistoren sind viele auch mehr eine Frage im Layout als im Schaltungsdesign, da sie anhand von Simulationen identisch sind. Diese Arbeit beschränkt sich daher auf die Untersuchung der Transistoren *ne*, *nel* und *nelna*. Jeder dieser Transistoren hat z.B. auch eine isolierte Variante, die im Wafer für mehr Flexibilität sorgt, falls der Bulkanschluss

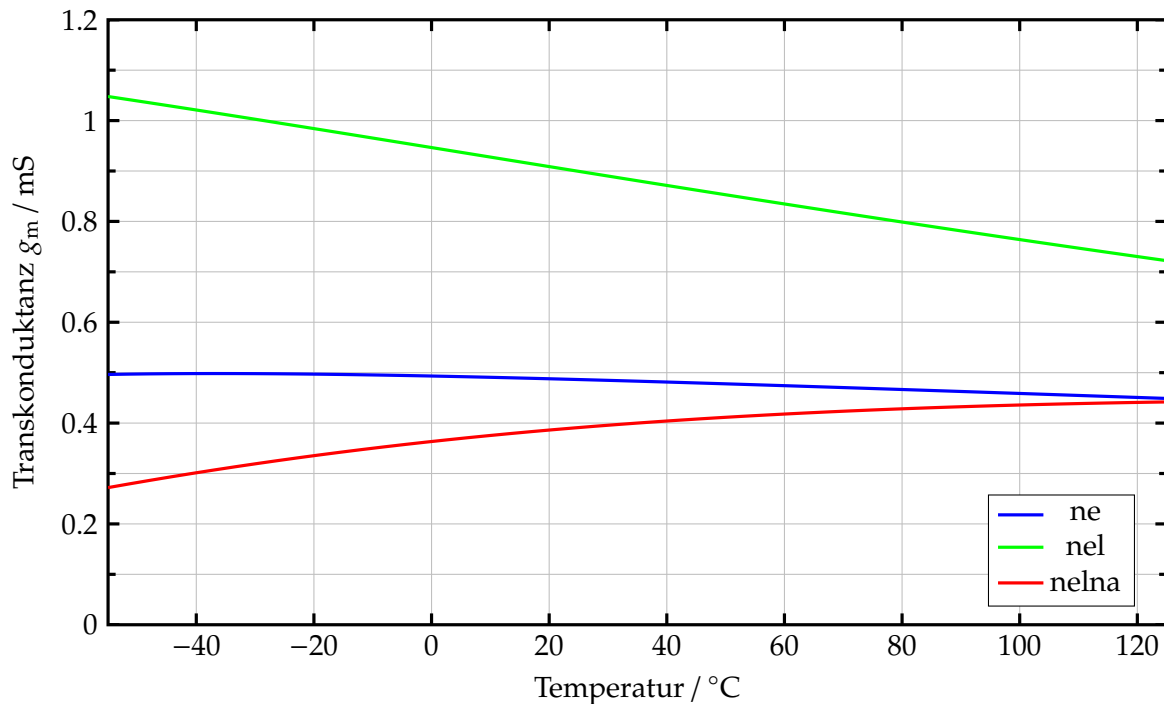


Abbildung 7.4.: Die Transkonduktanz eines MOSFETs ist sehr temperaturabhängig. *ne*. Simulation bei: $V_{DS} = 1.8\text{V}$, $V_{GS} = 0.8\text{V}$, $W = 2\mu\text{m}$, $L = 0.18\mu\text{m}$ und einer Drain-Last von 1Ω .

getrennt werden muss. Jedoch macht es auf der Ebene des Schaltungsdesigns keinen Unterschied zwischen isoliertem und nicht-isoliertem Transistor.

Bei der Auswahl des Transistors für den Delta-Sigma-Modulator für den Temperatursensor spielen andere Aspekte eine wichtige Rolle. Hierbei ist es wichtig, dass der ADC im Gegensatz zum Temperatursensor so möglich wie temperaturunabhängig funktionieren soll. So wie wichtig Temperaturabhängigkeit der Widerstände im Sensor ist, ist es genauso wichtig, dass der ADC den Sensor aufgrund seiner eigenen Temperaturabhängigkeit nicht manipuliert. Der ADC auf der hybriden Folie ist genauso den Temperaturschwankungen aus der Umgebung ausgesetzt, wie der Sensor selbst, darf jedoch nicht dessen Performance beeinflussen. Neben der Temperaturunabhängigkeit spielt natürlich auch das Rauschverhalten der Transistoren eine Rolle. Es genügt nicht, dass allein die Widerstände des Sensors rauscharm sind, auch die MOSFET müssen rauscharm sein, damit das Gesamtrauschen der Schaltung minimal bleibt. Diese beiden Aspekte, dass **Rauschen** und die **Temperaturunabhängigkeit** sind die Kriterien zur Auswahl des geeigneten Transistors.

Transistoren sind extrem temperaturabhängige Bauelemente. Der Durchlasswiderstand $R_{DS,on}$ beispielsweise, falls der Transistor als Switch benutzt wird, oder die Leitfähigkeit g_m sind temperaturabhängig. In vielen Datenblättern sind diese beiden Parameter teils auch in Abhängigkeit der Temperatur dargestellt. Die Leitfähigkeit g_m der Transistoren sind in Abbildung 7.4 gekennzeichnet. Es wird deutlich, dass die Transkonduktanz in Abhängigkeit der Temperatur im

Falle des Transistors ne am geringsten ist. Die Transkonduktanz bleibt in einem Bereich von 0.5 mS - 0.45 mS , während es für die anderen beiden Transistoren deutlich mehr über die Temperatur variiert.

Eine Simulation der Transistoren für einen Frequenzbereich von 1 Hz - 1 GHz , die alle Störfaktoren miteinbezieht, kommt zum folgenden Ergebnis:

Das Eingangsrauschen beträgt für ne : $73\ \mu\text{V}_{\text{rms}}$, für nel : $193\ \mu\text{V}_{\text{rms}}$ und für $nelna$: $45\ \mu\text{V}_{\text{rms}}$.

Da nel ein viel höheres eingangsbezogenes Rauschen als die anderen Transistoren besitzt, kommt es für den Einsatz in den Delta-Sigma-Modulator nicht in Frage. Der Transistor $nelna$ ist gegenüber ne noch rauscharmer. Jedoch ist der Unterschied nicht so relevant und aufgrund dessen stärkerer Transkonduktanz-Temperaturabhängigkeit gegenüber dem Transistor ne lediglich die zweitbeste Wahl.

Durch seine rauscharme Leistung aber vor allem die äußerst schwache Temperaturabhängigkeit der Transkonduktanz g_m wird für den Entwurf des Integrators und Komparators des Delta-Sigma-Modulators der Transistor ne eingesetzt. Als PMOS wird ohne weitere Betrachtung der Transistor pe verwendet.

7.5. Implementierungskonzepte für ideale Bauelemente

Nachdem die Makroschaltpläne für die verschiedenen $\Delta\Sigma$ -Modulatoren erstellt sind, der geeignete Transistor aus der **XH018**-Technologieplattform ausgesucht ist, werden für die einzelnen idealen Bauelemente aus den Makroschaltplänen Implementierungskonzepte vorgestellt. Darunter zählt ein einfacher sowie voll differentieller Operationsverstärker, der als Integrator in den Schaltplänen 7.1, 7.2 bzw. der voll differentielle im Schaltplan 7.2 eingesetzt wird und ein Komparator, der für alle drei Makroschaltpläne kompatibel ist. Die vorgestellten Implementierungen können als mögliche Schaltungsbeispiele gesehen werden und in weiteren Arbeiten erweitert werden und ihre Eigenschaften verbessert werden. Der Fokus bei dieser Arbeit liegt primär auf die Umsetzung der Funktionalität eines $\Delta\Sigma$ -Modulators in einem Makroschaltplan.

7.5.1. Halb- und Volldifferentielle Integratoren

Der Integrator ist ein Operationsverstärker mit dem Kondensator C_i als negative Rückkopplung und einem Widerstand am Eingang (Widerstand kommend aus dem Temperatursensor). So ist dieser in den Makroschaltplänen entworfen. Dort ist der Operationsverstärker vereinfacht als spannungsgesteuerte Spannungsquelle ausgelegt. Um dieses ideale Bauelement zu realisieren bedarf es dem Entwurf eines Operationsverstärkers mit hoher DC-Verstärkung. Die Bandbreite bzw. 3-dB-Grenzfrequenz spielt dabei aufgrund des DC- bzw. beinahe DC-Eingangssignals eine

zweitrangige Rolle. Anstrebenswerter bei diesem Anwendungsfall ist ein höheres Verstärkungs-Bandbreitenprodukt (GBW). Ein Indikator für hohe GBW ist die Transitfrequenz des Verstärkers. Da der Operationsverstärker eine Rückkopplung besitzt, die auch oft Schleife (open-loop) genannt wird, spielt beim Entwurf der Phasenrand wiederum eine wichtige Rolle. Dieser Parameter ist als 'Sicherheitsmarge' ein Hinweis für den schwingungsfreien Betrieb des Verstärkers.

Operationsverstärker gibt es je nach Anwendung und Anforderungen in den unterschiedlichsten Ausführungen. Einige sind aus mehreren Stufen mit kleinerer Einzelverstärkung gebaut um ein hohen Dynamikumfang zu erreichen [5]. In High-Speed $\Delta\Sigma$ -Modulatoren wird der Operationsverstärker so ausgelegt um bei hohen Betriebsfrequenzen zu arbeiten [13]. In dieser Arbeit wird ein 'allgemeiner' Operationsverstärker aus [37] als Basis für die Makroschaltpläne verwendet, dessen Transistoren jedoch dementsprechend dimensioniert sind um eine höhere Verstärkung zu erreichen als die in der angegebenen Quelle. In [37] werden ebenfalls Transistoren aus der XFAB 0.18 μm -Technologie verwendet. Der entworfene voll differentieller Operationsverstärker ist in Abbildung 7.5 dargestellt. Die Dimensionen der Transistoren sind der Tabelle 7.1 entnehmbar.

In der Schaltung fungieren M_6 bzw. M_7 und M_8 als Stromquellen die M_1 bzw. die beiden Eingangstransistoren als differentielles Pärchen M_4 und M_5 beliefern. V_{cmc} ist die Common-Mode-Control- bzw. Gleichtaktkontrollspannung der dem Ausgang der Gleichtaktregelung entspricht und den Gleichtaktpegel ansteuert (siehe Abbildung 7.6 der Gleichtaktregelung). V_{cmc} ist so ausgelegt, dass der Strom aus Transistor M_2 $I_2 = I_4 = I_7$ entspricht. So ist gewährleistet, dass

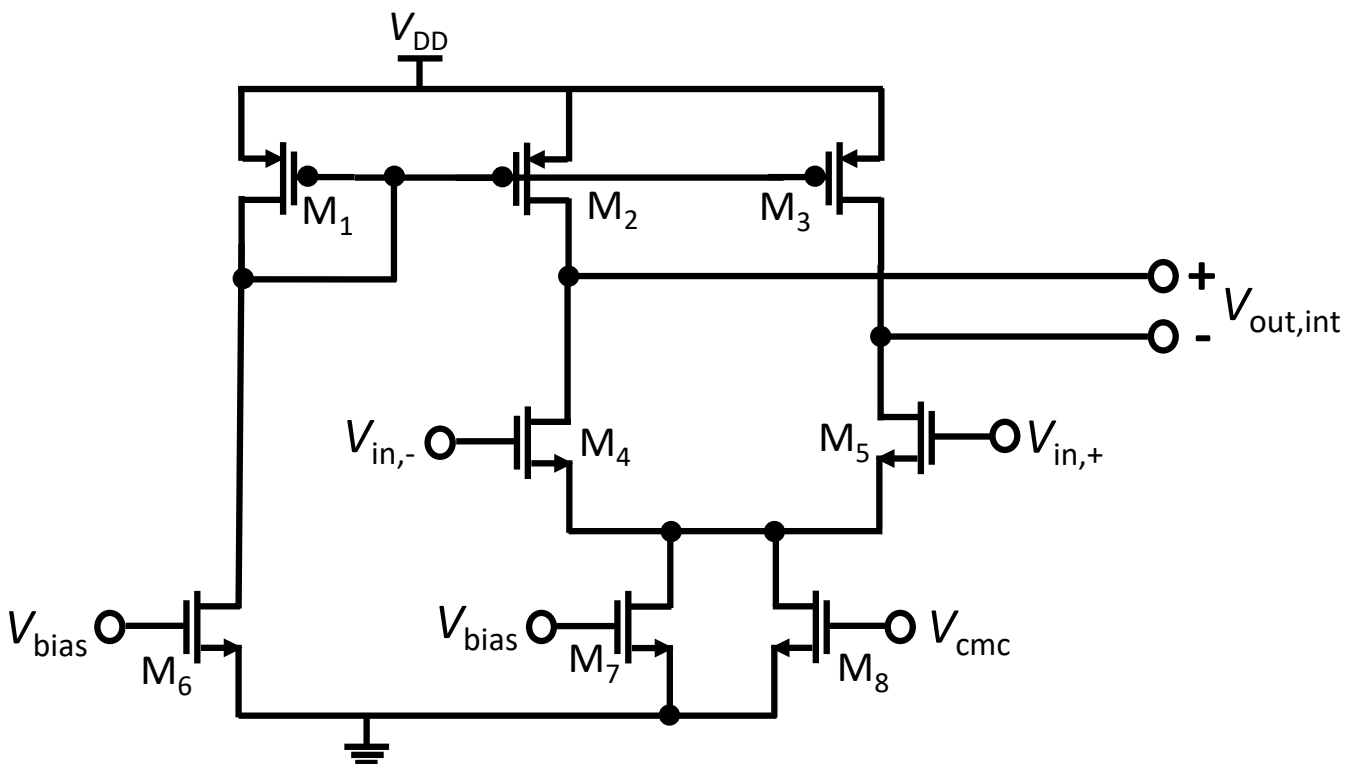


Abbildung 7.5.: Der Transistorschaltplan des voll differentiellen Operationsverstärkers.

Tabelle 7.1.: Transistorgrößen des voll differentiellen Differenzverstärkers zu Abbildung 7.5

Parameter	Wert
W_{1-3}/L_{1-3} ($\mu\text{m}/\mu\text{m}$)	2 / 7.3
$W_{4,5}/L_{4,5}$ ($\mu\text{m}/\mu\text{m}$)	10 / 2
W_6/L_6 ($\mu\text{m}/\mu\text{m}$)	20 / 7
$W_{7,8}/L_{7,8}$ ($\mu\text{m}/\mu\text{m}$)	15 / 7
V_{bias} (mV)	730

der Gleichtaktpegel V_{cm} gleich der Referenzspannung V_{ref} eines äquivalenten einfachen Operationsverstärkers wie in Abbildung 7.7 entspricht.

Für die Dimensionierung der Transistoren wurde die g_m/I_D -Methode angewendet. D.h. das Weiten-Längenverhältnis (W/L) für die Transistoren M_4 und M_5 die eine Common-Source-Verstärkungsfunktion innehaben größer auszulegen (W/L -Verhältnis = 5 als die für die Stromerzeugung verantwortlich Transistoren M_7 und M_8 (W/L -Verhältnis ≈ 2).

7.5.1.1. Gleichtaktregelung

Voll differentielle Verstärker benötigen in der Regel eine Gleichtaktregelung damit der Gleichtaktpegel definiert ist. Zusätzlich wird durch die Gleichtaktschaltung die Stabilität der Arbeitspunkte gewährleistet [5]. Auch hierbei gibt es in der Literatur sehr viele Möglichkeiten von Gleichtaktregelungsschaltungen, die auf Differenzverstärker unterschiedlich reagieren [8]. Hierbei wird die Gleichtaktregelung als ein Rückkoppelnetzwerk implementiert, dass die Spannung zwischen den differentiellen Ausgängen mit der Sollspannung V_{CM} vergleicht. Dabei gilt $V_{\text{CM}} = V_{\text{ref}} = V_{\text{DD}}/2 = 900\text{mV}$. In der Abbildung 7.6 ist deutlich, dass sich die differentiellen Ausgänge an die Eingänge der Transistoren M_3 und M_4 angeschlossen sind und den Transistoren M_1 und M_2 mit der forcierten Eingangsspannung V_{cm} gegenüberstehen. Die Gleichtaktschaltung kann prinzipiell auch als ein halbdifferentieller Verstärker gesehen werden, der diese differentiellen Eingangsspannungen mit V_{cm} vergleicht. Die Differenz der beiden Spannungen stellt sich am Ausgang der Gleichtaktregelung V_{cmc} ein. Dieses Signal wird als Eingang in den voll differentiellen Operationsverstärker an dessen Transistor M_8 eingespeist. Dieser Eingang beeinflusst den Strom I_8 durch M_8 und somit auch die Transistoren M_3 und M_5 welche wiederum den Ausgang $V_{\text{out,int}}$ ansteuern. Dieses Signal wird wiederum in die Gleichtaktregelung eingespeist und stellt V_{cmc} ein. Die Spannung V_{cmc} ändert sich damit so lange bis sich ein stabiler Wert, nämlich die Gleichtaktspannung einstellt.

Tabelle 7.2.: Transistorgrößen des voll differentiellen Differenzverstärkers zu Abbildung 7.6

Parameter	Wert
W_{1-4}/L_{1-4} ($\mu\text{m}/\mu\text{m}$)	2 / 7
$W_{5,6}/L_{5,6}$ ($\mu\text{m}/\mu\text{m}$)	15 / 7
I_0 (μA)	15

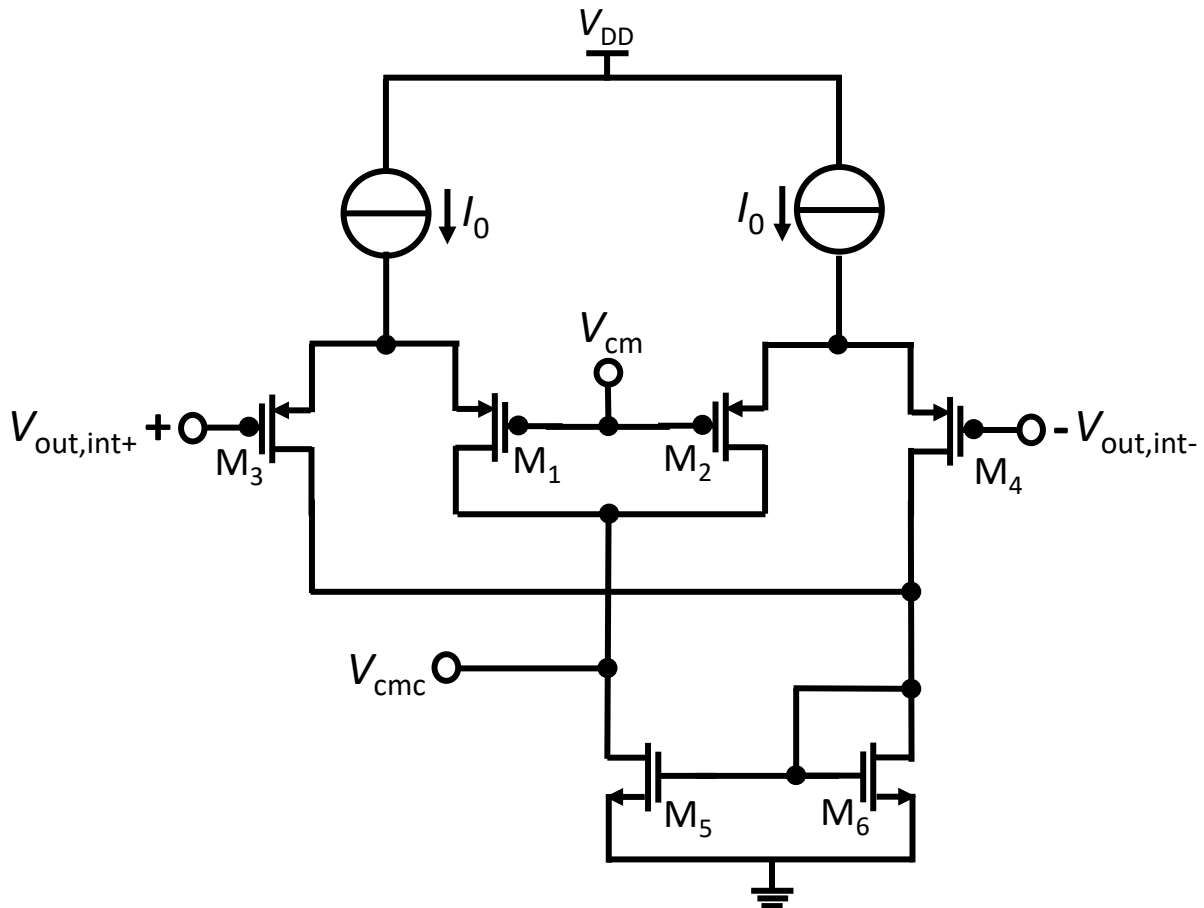


Abbildung 7.6.: Die zum voll differentiellen Operationsverstärker zugehörige Gleichtaktregelung.

Die Dimensionierung der Transistoren in der Gleichtaktregelung richtet sich an der Größe der Transistoren des voll differentiellen Operationsverstärkers. M_5 und M_6 müssen genauso groß sein wie M_7 und M_8 des voll differentiellen Operationsverstärkers aus Abbildung 7.5. M_1 bis M_4 der Gleichtaktregelung verhalten sich wie die Transistoren M_1 bis M_3 des voll differentiellen Operationsverstärkers. Mit dieser Dimensionierung werden systematische Offsetspannungen vermieden. Die kleinen Weiten der Transistoren sorgen dafür, dass diese im Sättigungsbereich arbeiten. Die Größen der Transistoren sind aus der Tabelle 7.2 zu entnehmen.

7.5.1.2. Halbdifferentieller Integrator

Wird der voll differentielle Operationsverstärker vereinfacht, kann daraus ein halbdifferentieller Operationsverstärker gebaut werden. Dabei verwendet es nur 2 Transistoren im Stromspiegel anstatt 3 und einer der Transistoren in der Last wird in Diodenkonfiguration geschaltet. Der halbdifferentielle Operationsverstärker für den zeitdiskreten und zeitkontinuierlichen Modulator ist in Abbildung 7.7 dargestellt. Dieser Schaltungsaufbau des Operationsverstärkers ist als Integrator in leicht abgeänderter Form in einem zeitdiskreten $\Delta\Sigma$ -Modulator in [1] implementiert worden. M_1 und M_2 stellen dabei den Stromspiegel dar. M_5 ist in der Diodenkonfiguration. Ein Transis-

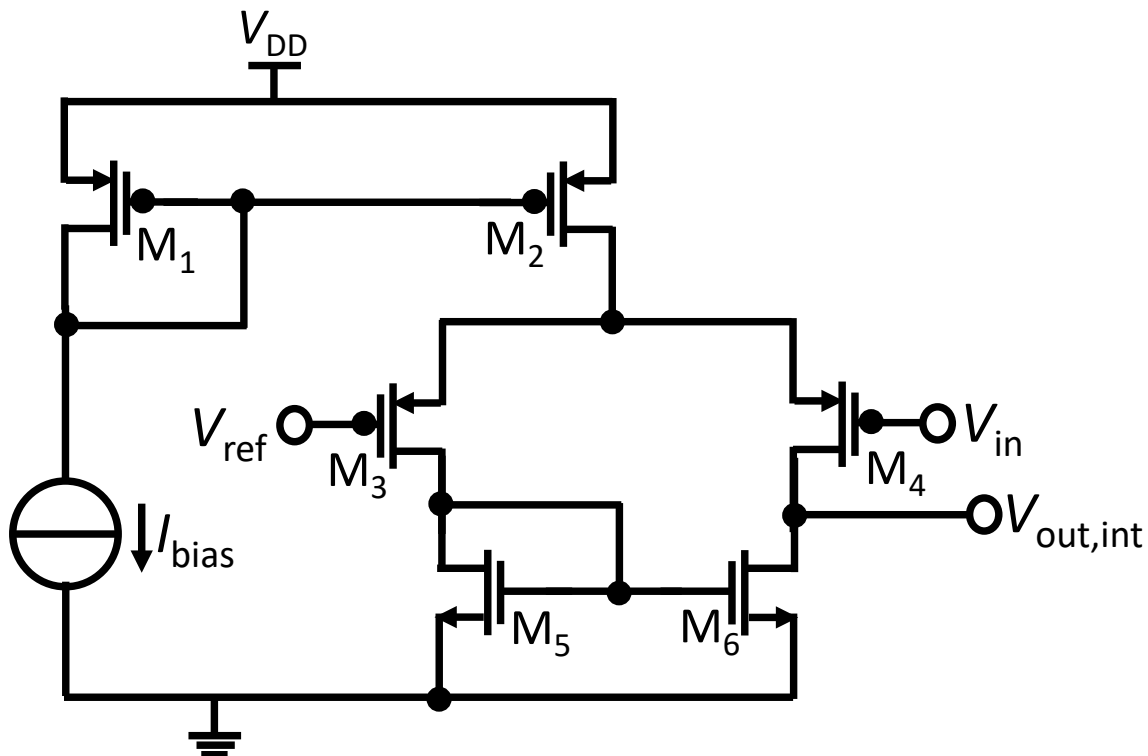


Abbildung 7.7.: Der halbdifferentielle Operationsverstärkers hat PMOS-Transistoren als Eingangsstufe.

tor (M_2) im Stromspiegelteil versorgt die ganze Schaltung anstatt für jeden Strang ein eigenen Transistor zu haben wie bei der volldifferentiellen Variante. Dabei ist die Schaltung so konzipiert, dass die Eingangsstufen PMOS-Transistoren sind. Der PMOS-Transistor pe ist der Pendant zum NMOS-Transistor ne und weist ein noch kleineres Eingangsruschen auf (pe : $50 \mu\text{V}_{\text{rms}}$ und (ne : $73 \mu\text{V}_{\text{rms}}$). Da vom Sensor her beinahe DC-Signale den Integrator erreichen und somit Schaltzeiten bzw. -geschwindigkeiten weniger kritisch sind, ist hier auf die PMOS-Variante des Verstärkers gesetzt. Dies wirkt sich auf die Dimensionen der Transistoren aus, welche der Tabelle 7.3 zu entnehmen sind. Auch hierbei wurde mit der g_m/I_D -Methode gearbeitet. Die Performance des einfachen Verstärkers ist vergleichbar mit dem des oben entworfenen volldifferentiellen Verstärkers.

Tabelle 7.3.: Transistorgrößen des halbdifferentiellen Operationsverstärkers zu Abbildung 7.7

Parameter	Wert
$W_{1,2}/L_{1,2}$ ($\mu\text{m}/\mu\text{m}$)	10 / 1
$W_{3,4}/L_{3,4}$ ($\mu\text{m}/\mu\text{m}$)	20 / 1
$W_{5,6}/L_{5,6}$ ($\mu\text{m}/\mu\text{m}$)	25 / 1
I_{bias} (μA)	8

7.5.1.3. Eigenschaften der Integratoren

Anfang dieses Unterkapitels wurden relevante Eigenschaften von Operationsverstärkern aufgezählt, die beim Entwurf berücksichtigt wurden. Die Eigenschaften des einfachen als auch differentiellen Operationsverstärkers sind in der Tabelle 7.4 zusammengefasst. Es wurde auch ein Vergleich mit der ursprünglichen Schaltung aus der Quelle [37] gezogen, bei dem andere Transistordimensionen benutzt wurden. Zu den Operationsverstärkern mit den unten aufgelisteten Eigenschaften sind keine bandbreitenbegrenzende Kondensatoren an den Ausgängen erstellt worden. Das Eingangsrauschen beinhaltet jeden Rauschfaktor in der Schaltung von 1-10GHz. Für die Berechnung der Flankensteilheit wurde wie üblich 10% bzw. 90%-Werte der Amplitude des Signals herangezogen. Die zugrunde liegenden Bode-Diagramme und Transientenanalysen zur Herleitung der in der Tabelle 7.4 aufgelisteten Eigenschaften sind in den Anhängen A und B hinterlegt. Beim differentiellen Operationsverstärker ist die Gleichtaktregelung inkludiert.

Tabelle 7.4.: Eigenschaften der entworfenen Operationsverstärker

Eigenschaft	einfacher Op.-Verstärker	differentieller Op.-Verstärker	[37]
A_{v0} (dB)	48.5	52	32.65
GBW (MHz)	600	200	1.08
Phasenrand (°)	53	50	88.63
Slew Rate (V/ μ s)	5.5	158	3.8
Eingangsrauschen (μ V _{rms})	280	580	-
P_{diss} (μ W)	28.674	82.836	70.23

7.6. Entwurf des Komparators

Komparatoren können ebenso wie Integratoren aus ganz unterschiedlichen Schaltungen aufgebaut sein. Meistens werden sie mit einem Vorverstärker und einer nachgeschalteten Latch zusammen entworfen um bestimmte Leistungsmerkmale wie Kickbackrauschen oder den Offset zu minimieren [50]. In dieser Arbeit liegt der Fokus auf den Entwurf einer einfachen Schaltung, der dennoch die in Kapitel 5.3 erwähnten Leistungsmerkmale bestens erzielt. Auf Grundlage der Beispiele in [59] ist die Schaltung in Abbildung 7.8 entstanden. Es handelt sich dabei um eine zweistufige Schaltung, während die erste Stufe bestehend aus den Transistoren M_1 und M_6 die Vergleichsoperation des Eingangssignals V_{in} mit V_{ref} durchführt und in der zweiten Stufe bestehend aus den Transistoren M_7 und M_8 ein CMOS-Inverter vorliegt, der das Ergebnis des Vergleichs negiert. Es ist also ein invertierender Komparator, welche z.B. im Falle des ersten Makroschaltplans, dem zeitdiskreten Modulator einen zusätzlichen Inverter in der Rückkopplung erspart. Anstatt des V_{ref} -Signals kann der differentielle Eingangssignal beim Einsatz im differentiellen zeitkontinuierlichen Modulator angeschlossen werden.

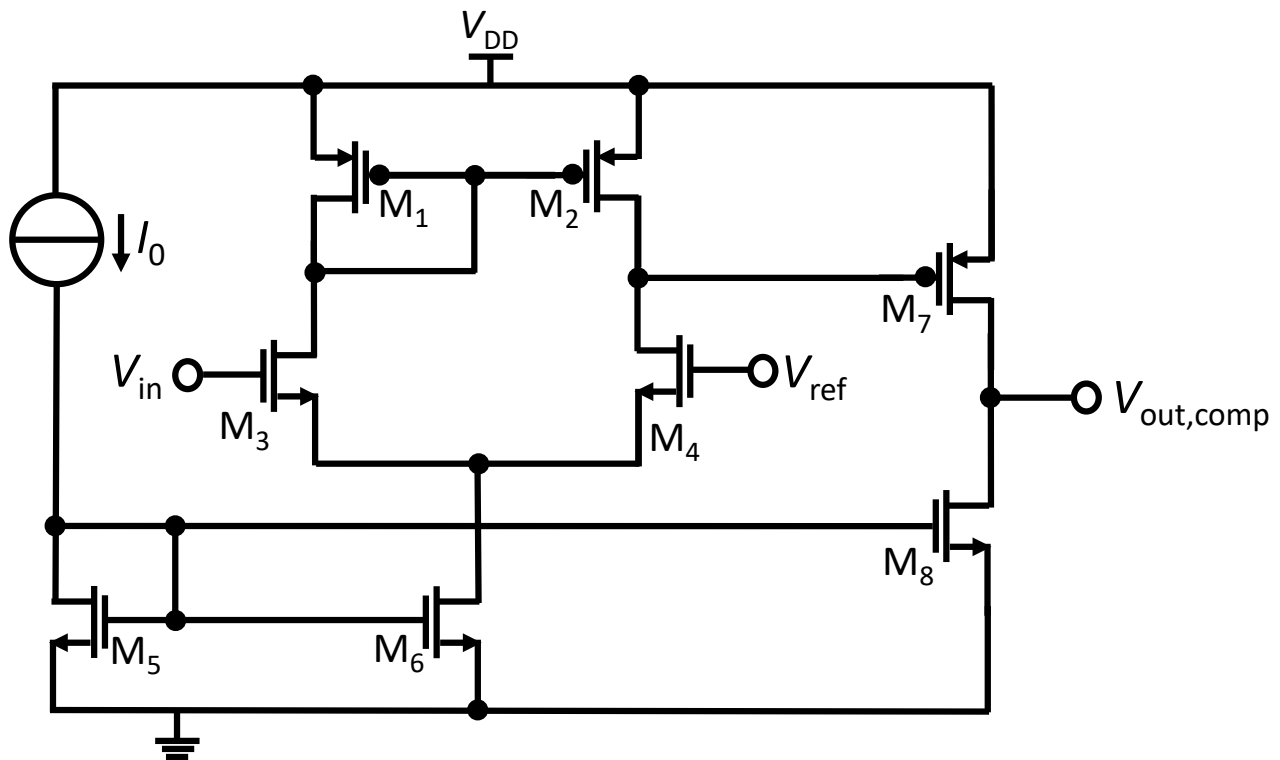


Abbildung 7.8.: Der Komparator besteht aus zwei Stufen und erzeugt das invertierte Signal der Vergleichsoperation zwischen V_{in} und V_{ref} .

Die erste Stufe des Komparators ist so dimensioniert, dass es eine möglichst große Verstärkung liefert. Diese Hochverstärkungsstufe ermöglicht die Ausgangszustände V_{OH} und V_{OL} auch für sehr kleine Eingangsspannungsänderungen zu erzielen und den undefinierten Bereich zu minimieren. Ein Vorteil diesen Schaltungskonzepts ist, dass es ohne Schleife auskommt [59].

Da es sich um eine zweistufige Schaltung handelt, muss beim Entwurf dabei geachtet werden, dass der Komparator nicht oszilliert. Im Modulator wird das Eingangssignal um die Referenzspannung V_{ref} herumschwenken. Dabei kann der Komparator zu oszillieren beginnen und zwischen den beiden Ausgangszuständen herumschalten [55]. Deshalb wird der Komparator so dimensioniert, dass der linke und rechte Pol aufeinanderfallen und sich der Komparator linear verhält (*design for a linear response*: [59]). Das erhöht die Gatterlaufzeit aber vermeidet das Schwenken. Die daraus entstandenen Transistorgrößen können der Tabelle 7.5 entnommen werden.

Die in Kapitel 5.3 aufgelisteten Charakterisierungsmerkmale von Komparatoren wurden für diese Schaltung mithilfe von Simulationen untersucht und das Ergebnis ist in Tabelle 7.6 zusammengefasst. Die ausführlichen Simulationsergebnisse sind in Anhang C hinterlegt. Bei der Analyse wurden dieselben Definitionen für Eingangsruschen und Flankensteilheit angewandt wie bei den Integratoren zuvor auch.

Tabelle 7.5.: Transistorgrößen des Komparators zu Abbildung 7.8

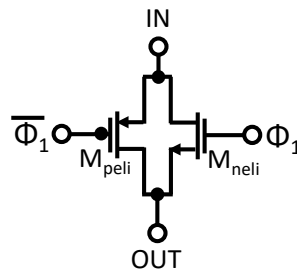
Parameter	Wert
W_{1-2}/L_{1-2} ($\mu\text{m}/\mu\text{m}$)	5 / 1
W_{3-4}/L_{1-2} ($\mu\text{m}/\mu\text{m}$)	8 / 1
W_{5-6}/L_{1-2} ($\mu\text{m}/\mu\text{m}$)	10 / 1
W_7/L_{1-2} ($\mu\text{m}/\mu\text{m}$)	75 / 1
W_8/L_{1-2} ($\mu\text{m}/\mu\text{m}$)	35 / 1
I_0 (μA)	30

Tabelle 7.6.: Eigenschaften des entworfenen Komparators zu Abbildung 7.8

Eigenschaft	Wert
A_{v0} (dB)	50
V_{OH} (V)	1.768
V_{OL} (mV)	0.025
V_{offset} (mV)	1.9
eingangsseitige Auflösung (mV)	5.6
Eingangsrauschen (μV_{rms})	14.9
Gatterlaufzeit (ns) (steigend,fallend)	47,6,45,2
Flankensteilheit (V/ μs) (steigend, fallend)	410,323
P_{diss} (μW)	283

7.7. Entwurf der Schalter

Schalter (Switches) sind in den Sample-and-Holdschaltungen und in den DACs aller Makroschaltpläne zum Einsatz gekommen. Diese idealen Schalter können mit CMOS-Switchen ersetzt werden. Ein guter CMOS-Switch weist einen kleinen On-Widerstand R_{on} an. Während für die Operationsverstärker die Transistoren ne und pe aufgrund ihrer konstanten Transkonduktanz sich eignen, weisen die Transistoren $neli$ und pel vergleichsweise niedrigere On-Widerstände auf und werden für die Schalter verwendet. Der Arbeitspunkt beider Transistoren liegt jeweils im linearen Bereich (Widerstandsbereich). Simulationen zeigen, dass bei einer Dimensionierung von pel mit $W_{pel} = 50 \mu\text{m}$, $L_{pel} = 0.18 \mu\text{m}$ und von $neli$ mit $W_{neli} = 3 \mu\text{m}$, $L_{neli} = 0.18 \mu\text{m}$ der On-Widerstand des gemeinsamen Ausgangs OUT bei $R_{on} < 300 \Omega$ über den gesamten Betriebsbereich der Spannung von 0 - 1.8V bleibt. Der CMOS-Schalter mit seinen Anschlüssen ist in Abbildung 7.9 zu sehen. Die Beziehung zwischen On-Widerstand und Eingangsspannung ist in Anhang D gezeichnet.

**Abbildung 7.9.:** Der CMOS-Schalter ist aus den Transistoren $neli$ und pel gebaut.

8. Simulationsergebnisse

Dieses Kapitel stellt die Ergebnisse unterschiedlicher Simulationen für die entworfenen idealen und realen $\Delta\Sigma$ -Modulatoren zusammen. Die Leistungsmerkmale und -eigenschaften von ADCs wurden ausgiebig im Kapitel diskutiert. Dabei beschränkt sich die Auswertung der verschiedenen Simulationen in diesem Kapitel stets auf die $\Delta\Sigma$ -Modulatoren als Gesamtschaltung. Die einzelnen realen Komponenten wurden im vorherigen Entwurfskapitel schon charakterisiert und dazugehörige Simulationsergebnisse als Ergänzung in den Anhängen A - D angefügt.

Die Simulationsergebnisse sollen in erster Hinsicht dazu dienen die drei idealen sowie realen Modulatoren anhand der beiden vorgestellten FoMs in Kapitel zu charakterisieren.

Desweiteren sollen die Simulationen die Vor- und Nachteile der zeitdiskreten, zeitkontinuierlichen und des differentiellen Modulatorkonzepts verdeutlichen.

Des Weiteren sollen die Simulationen Erkenntnisse darüber liefern, inwiefern die Modulatoren mit den entworfenen realen Schaltungsimplementierungen von Integratoren und dem Komparator von Modulatoren mit ihren idealen Modellen abweichen.

Zu Beginn jedoch bleibt die Frage offen, mit welcher Abtastrate der $\Delta\Sigma$ -Modulator eine hinreichend gute Leistung erbringt. Dieser Frage wird im ersten Abschnitt nachgegangen und damit die Auflösung und Genauigkeitsbestimmung des Modulators durchgeführt.

8.1. Festlegung der Abtastrate Φ_1 und der unbekanntnen Größe C_i

Bisher sind beim Entwurf der drei Modulatorenarten zeitdiskret, zeitkontinuierlich und differentiell lediglich über den Feedbackwiderstand R_{fb} eine Herleitung über ihre Größe durchgeführt worden. Die Kondensatoren C_s in der Sample-and-Holdschaltung sowie C_i des Integrators sind unbestimmt. Auch die Abtastrate Φ_1 bzw. Φ_2 sind unbestimmt. Bei der Bestimmung dieser Größen gibt es Freiheitsgrade und beruhen auf Anforderungen an die Auflösung von Modulatoren im Gegensatz zum Feedbackwiderstand R_{fb} , dessen Größe aus den Größen der Widerstände des Temperatursensors abgeleitet wurden.

Der Feedbackwiderstand gibt allerdings eine Hilfestellung bei der Bestimmung des Integrator-kondensators C_i und der Abtastrate Φ_1 . Mit dem Feedbackwiderstand des zeitkontinuierlichen Modulators können C_i und Φ_1 festgelegt werden. Für einen besseren Vergleich wird Φ_1 für alle 3 Modulatorkonzepte gleich verwendet und mit diesen kann in einem zweiten Schritt C_s festgelegt werden. Deshalb wird der einfache zeitkontinuierliche Modulator zuerst betrachtet. In Abbildung 8.1 ist die Teilschaltung des zeitkontinuierlichen Modulators abgebildet, dessen Signale in der Schaltung näher betrachtet werden. Der Integrator hat eine Zeitkonstante $\tau_{int} = R_{fb}C_i$.

Offensichtlich muss die Abtastrate f_s bzw. die Taktzeit τ_s unter der Zeitkonstante des Integrators liegen. Damit ist ein Ansatz zur Bestimmung der Größen C_i und f_s vorhanden.

Der Freiheitsgrad liegt darin, dass die Auflösung des Modulators mit einem immer größer werdenden Verhältnis von $T = \frac{\tau_{int}}{\tau_s}$ besser wird, aber dabei auch an eine bestimmte Grenze stößt. Auf der anderen Seite kann eine große Kapazität C_i gewählt werden um dieses Verhältnis zu erhöhen. Jedoch ist eine große Kapazität bedingt hilfreich, da der Kondensator einen längeren 'Einpenselvorgang' benötigt, bis es auf einem bestimmten Pegel sich immer auf- und ablädt. Ein Signalbeispiel dazu bei zu hohem Kapazitätswert ist dem Anhang E hinterlegt. Die korrekten Richtwerte der restlichen Signale sind dabei auch beschriftet. Damit verbunden wäre eine längere Simulationszeit um ein aussagekräftiges Mittelwert des digitalen Ausgangssignals D_{out} auszuwerten. D.h. eine kleine Kapazität C_i wird angestrebt und damit verbunden auch eine umso höhere Abtastrate f_s um die Bedingung der Zeitkonstante $\tau_i < R_{fb}C_i$ zu erfüllen und das Verhältnis T für eine bessere Auflösung zu erzielen.

Simulationsaufbau

Zur Vorbereitung auf die Simulation und Bestimmung der gesuchten Werte wird ein Eingangssignal $I_{sig} = 4.5 \mu A$ angelegt. Es gilt $I_{fb} = I_{sig}$ und am Knoten Q liegt die Spannung $Q = V_{cm} - R_{fb} \cdot I_{fb}$.

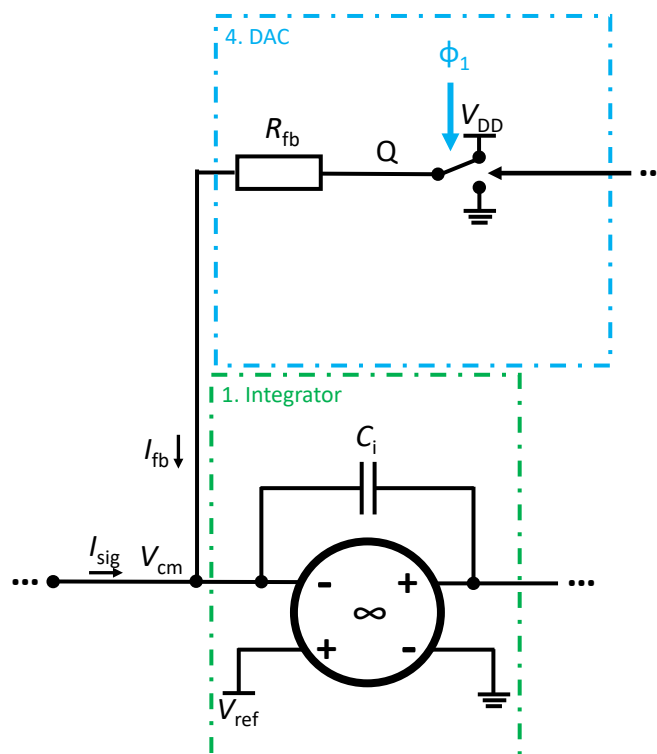


Abbildung 8.1.: Für ein gegebenes Eingangssignal von I_{sig} werden die Durchschnittswerte von der Spannung am Knoten Q und dem Strom I_{fb} gemessen und dabei die Werte für C_i und Φ_1 so optimiert, dass Q und I_{fb} den idealen Werten entsprechen.

Dabei gilt $V_{cm} = V_{ref}$. Die Korrektheit der Werte von Q und I_{fb} sind ein Maß für die Auflösung. Simulationen mit unterschiedlichen C_i und Φ_1 wurden durchgeführt und die Werte von Q und I_{fb} wurden gemessen. Dabei beträgt die Transientenzeit stets 2 ms.

Ergebnisse

Für den oben beschriebenen Aufbau ist eine Transientenanalyse durchgeführt worden, dessen Ergebnisse wie folgt in der Tabelle 8.1 zusammengefasst sind: Wie aus der Tabelle zu lesen ist,

Tabelle 8.1.: Simulationsmessungen mit verschiedenen Werten für C_i und τ_s . Die Sollwerte betragen $I_{fb} = 4.5 \mu\text{A}$ und $Q = 450 \text{mV}$.

Eigenschaft	Messung 1	Messung 2	Messung 3	Messung 4
C_i (pF)	100	50	50	50
$\tau_{int} = R_{fb}C_i$ (μs)	10	5	5	5
τ_s (μs)	1	1	0.5	0.1
$T = \frac{\tau_{int}}{\tau_s}$	10	5	10	50
$\overline{I_{fb}}$ (μA)	4.449	4.475	4.475	4.476
Abweichung des $\overline{I_{fb}}$ (μA)	0.051	0.25	0.25	0.24
\overline{Q} (mV)	455	452.8	452.5	452.4
Abweichung \overline{Q} (mV)	5	2.8	2.5	2.4

reduzieren sich zwar die Abweichungen mit kleinerer Kapazität C_i und höherer Abtastung, jedoch bleibt die Verbesserung beschränkt. Die Abweichungen minimieren sich von Messung 1 auf Messung 2 bzw. 3. Aber ein erhöhtes Zeitkonstantenverhältnis T von 50 bei Messung 4 erwirkt keine größeren Verbesserungen. Eine Verdopplung des Zeitkonstantenverhältnisses von Messung 2 auf 3 verbessert nicht die Abweichungen. Deshalb werden für die Werte von C_i und τ_s , 50 pF bzw. 1 μs gewählt, welche einer Abtastrate von $f_s = 1 \text{MHz}$ entspricht. Der Vergleichbarkeit halber wird für C_s des Kondensators in den Sample-and-Holdschaltungen derselbe Wert für C_i genommen. Alle Modulatoren werden nun mit der selben Abtastrate f_s simuliert und verglichen.

8.2. Allgemeine Funktion und Genauigkeit

Mit den oben festgelegten Werten für die Kondensatoren und der Abtastrate werden sowohl die idealen als auch die realen Bauelemente simuliert. Der Einfachheit halber wird das Eingangssignal direkt in die Modulatoren eingespeist, statt den Temperatursensor aus Abbildung 6.5 zu benutzen. Beim zeitdiskreten Modulator wird direkt eine Spannungsquelle mit 1 V als Eingangssignal V_{in} gegeben. Beim zeitkontinuierlichen Modulator erzeugt ein Spannungsteiler mit zwei Widerständen (40 k Ω und 50 k Ω) ein Eingangssignal von $I_{sig} = 4.5 \mu\text{A}$ für den Modulator. Beim differentiellen Modulator wird jeweils ein Spannungsteiler für jeden einzelnen differentiellen Eingang gebaut. Der eine Spannungsteiler bestehend aus zwei Widerständen (50 k Ω und 40 k Ω) liefert $V_{in,1} = 1 \text{V}$ und der andere Spannungsteiler, bei dem die Widerstände vertauscht sind, ein

Tabelle 8.2.: Simulationsergebnisse für den idealen und realen DT Modulator aus Abbildung 7.1. Das Eingangssignal beträgt $V_{in} = 1\text{ V}$

Eigenschaft	ideal DT	real DT
Eingangssignal als V_{in} (V)	1	1
Ausgangssignal \overline{Q} (V)	0.99	1.143
Abweichung $V_{in} - \overline{Q}$ (%)	1	14.3
Genauigkeit unter 1% nach (ms)	1.9	-

Signal von $V_{in,2} = 0.8\text{ V}$.

Es werden zum einen die Ergebnisse nach 2ms Simulationszeit gezeigt als auch die Zeit ermittelt, die benötigt wird bis das digitale Ausgangssignal eine Genauigkeit von 1% unterschreitet. Alle Angaben zu den Ausgangssignalen Q und QN (deshalb die Bezeichnung \overline{Q} und \overline{QN}) in den Tabellen beziehen sich dabei auf den zeitlichen Mittelwert des Signals nach Ablauf der Simulationszeit.

Zeitdiskreter und zeitkontinuierlicher Modulator

Wie der Tabelle 8.2 zu entnehmen ist, arbeitet der mit idealen Bauelementen gebaute zeitdiskrete Modulator mit einer sehr hohen Genauigkeit. Es benötigt jedoch 1900 Zyklen bis diese Genauigkeit unter 1% fällt. Der mit realen Bauelementen ersetzte Modulator erreicht ein durchschnittliches Signal am Knoten Q, welche am digitalisierten Ausgang als 1.143V entspricht und somit 14% von seiner analogen Entsprechung abweicht.

Der ideale zeitkontinuierliche Modulator arbeitet mit einer Genauigkeit von 0.6% und übertrifft somit die Genauigkeit des idealen zeitdiskreten Modulators. Auch der mit realen Bauelementen ersetzte zeitkontinuierliche Modulator liefert ein dreifach besseres Ergebnis gegenüber seinem zeitdiskreten Pendant und arbeitet mit einer Genauigkeit von unter 5%. Die Auswertung der Simulation ist in Tabelle 8.3 zusammengefasst. Der ideale Modulator erreicht schon nach 1100 Zyklen (1.1 ms) ein digitales Ausgangssignal Q, das dem analogen mit nur 1%-Genauigkeit entspricht.

Tabelle 8.3.: Simulationsergebnisse für den idealen und realen CT Modulator aus Abbildung 7.2.

Eigenschaft	ideal CT	real CT
Eingangssignal als I_{sig} (μA)	4.5	4.5
I_{fb} (μA)	4.475	4.3
Abweichung $I_{sig} - I_{fb}$ (%)	0.6	4.4
Ausgangssignal \overline{Q} (V)	0.452	0.472
Abweichung \overline{Q} zu $Q_{soll} = 0.45\text{ V}$ (%)	0.4	4.6
Genauigkeit unter 1% nach (ms)	1.1	-

Differentieller Modulator

Die differentiellen Modulatoren zeigen an ihren einzelnen Ein- und Ausgängen Verzerrungen. Während bei den vorherigen Modulatoren aufgrund des angeschlossenen Referenzspannungspiegels am positiven Eingangsport des Integrators die Eingangssignale Q und I über die gesamte Simulationszeit konstant gehalten wurden, ist dieser bei den differentiellen Modulatoren nicht gegeben. Die idealen Bauelemente haben keine Gleichtaktregelung, weshalb sich ein vom eigentlichen Sollwert abweichendes Eingangssignal im Durchschnitt einstellt. Diese verursachen beim idealen Modulator eine Abweichung von 2.2% bei $V_{in,1}$ bzw. 1.5% bei $V_{in,2}$. Beim realen Modulator besitzt der Integrator zwar eine Gleichtaktregelung aber es kommt zu einem verzerrten durch die Rückkopplung nicht korrekt geregelten Eingangssignal, welche auf die verschiedenen Signallaufzeiten von Integrator und Komparator zurückzuführen sind. Die Eingangssignale weisen sogenannte Glitches auf. Die Signallaufzeiten im Integrator, Komparator und im D-Flipflop sind unterschiedlich. Durch diese unterschiedlichen Signallaufzeiten kommt es im Komparator zu falschen 'Entscheidungen' und es stellt sich ein verzerrtes Ausgangssignal ein. Wenn die Mittelwerte der Eingangssignale $V_{in,1}$ und $V_{in,2}$ (0.895V) mit dem Mittelwert des Ausgangssignals Q und QN (0.874V) verglichen werden, so beträgt die Abweichung 2.4%. Dieser Wert kann als ein Maß dafür herangezogen werden wie groß die Glitches die Modulation beeinflussen. Im Anhang F ist der durch Glitches verfälschte Signalverlauf für diese Simulation zu sehen. Zwar ist dieser Wert sowohl beim idealen als auch realen gleich, jedoch ist die Streuung beim realen Modulator größer. Die Abweichung von \bar{Q} zu Q_{soll} beträgt 70% womit die reale Implementierung des differentiellen Modulators kein richtiges digitales Ausgangssignal des analogen Eingangssignals erzeugt. Bei einem balancierten Eingangssignal $V_{in,1} = V_{in,2} = 0.9V$ müssten die Ausgangssignale Q und QN ebenfalls identisch sein. Dies ist nicht der Fall (siehe Tabelle 8.4). Das diese Abweichung zwischen Q und QN auftritt obwohl beide Signale den gleichen Weg zurücklegen, die Schaltung symmetrisch aufgebaut ist und die Bauelemente ideal sind, kann auf numerische Berechnungsfehler

Tabelle 8.4.: Simulationsergebnisse für den idealen und realen differentiellen (Diff) Modulator aus Abbildung 7.3.

Eigenschaft	ideal Diff.	real Diff.
Eingangssignal $V_{in,1}$ (V)	0.978	0.925
Abweichung zum Sollwert $V_{in,1} = 1V$ (%)	2.2	7.5
Eingangssignal $V_{in,2}$ (V)	0.812	0.865
Abweichung zum Sollwert $V_{in,2} = 0.8V$ (%)	1.5	7.5
Mittelwert von $V_{in,1}$ und $V_{in,2}$ (V)	0.895	0.895
Ausgangssignal \bar{Q} (V)	0.878	0.586
Ausgangssignal \bar{QN} (V)	0.869	1.161
Mittelwert \bar{Q} und \bar{QN} (V)	0.874	0.874
Abweichung der Mittelwerte V_{in} und \bar{Q} - \bar{QN}	2.4	2.4
Abweichung \bar{Q} zu $Q_{soll} = 1V$ (%)	13.9	70.6
Abweichung \bar{QN} zu $QN_{soll} = 0.8V$ (%)	15	45.1

seitens des Simulationsprogramms auch hindeuten. Die Abweichung beim idealen Modulator ist deutlich niedriger, trotzdem mit einer Abweichung von 14% kein genauer Modulator mehr. Die Auswertung der Simulation für die idealen und realen differentiellen Modulatoren sind in Tabelle 8.4 zusammengefasst.

8.3. Dynamikumfang, Signal-Rausch-Abstand (SNR) und Auflösung

Die bisherigen Simulationen charakterisieren die Performance der Modulatoren lediglich für ein bestimmtes Eingangssignal. Für die weitere Charakterisierung werden nun die minimalen und maximalen Signale, die die Modulatoren annehmen können und auflösen, sowie der Rauschpegel zur Bestimmung des SNR bestimmt.

Zu diesem Zweck werden an die drei idealen Modulatorvarianten die zugehörigen Temperatursensoren (Wheatstone-Brücken) aus Abbildung 6.5 angeschlossen. Dabei wird eine Transientensimulation einmal bei -55°C und einmal bei 125°C durchgeführt und jeweils die Ein- und Ausgangssignale gemessen. Somit werden die minimal und maximal möglichen Ausgangssignale ermittelt und der Ausgangsdynamikumfang des Modulators bestimmt. Mithilfe diesem (Ausgangs-)dynamikumfang und dem eingangsbezogenen Rauschen kann dann die Temporauflösung des Modulators bestimmt werden. Sie bestimmt sich wie die Auflösung des Sensors aus Kapitel 4.3 anhand der Formel 4.13. Zu dieser Auflösungsformel wird die prozentuale mittlere Abweichung des Ausgangssignals zum Eingangssignal multipliziert und die Ergebnisse sind in den kommenden Tabellen aufgelistet. Die Ausgangsauflösung ist die Eingangsauflösung aus Formel 4.13 multipliziert mit der Genauigkeit des Modulators:

$$\text{Auflösung [K]} = \text{Eingangsauflösung} \cdot \text{Abweichung (Modulator)[\%]} \quad (8.1)$$

Analog dazu wird der SNR des Modulators zum Nutzsinal ermittelt. Das Nutzsinal ist die Eingangsspannung des Modulators für den Fall des balancierten Sensors (bei 26°C) und beträgt damit 0.9V. Alle Transientensimulationen laufen 2ms lang und entsprechen 2000 Taktzyklen.

Zeitdiskreter Modulator

Die vorliegende Tabelle 8.7 zeigt die entstehenden Ausgangsspannungen des Temperatursensors (Eingangsspannungen des Modulators V_{in}) bei -55°C , 26°C und 125°C und die daraus resultierenden Mittelwerte des digitalen Ausgangssignals für den idealen (Q_{ideal}) als auch realen (Q_{real}) zeitdiskreten Modulator.

Somit ergibt sich ein eingangsbezogener Dynamikumfang von $V_{\text{in},125^{\circ}\text{C}} - V_{\text{in},-55^{\circ}\text{C}} = 310\text{mV}$ und ausgangsbezogener Dynamikumfang beim idealen von $DR_{\text{ideal}} = 208\text{mV}$ und $DR_{\text{real}} = 249\text{mV}$. Die weiteren Performanceeigenschaften ergeben sich damit wie folgt:

Tabelle 8.5.: Ein und Ausgangsspannungen für verschiedene Temperaturen des DT Modulators.

Eigenschaft	26 °C	-55 °C	125 °C
Eingangssignal V_{in} (V)	0.9	0.78	1.09
$\overline{Q_{ideal}}$ (V)	0.9	0.75	0.958
$\overline{Q_{real}}$ (V)	1.016	0.914	1.163

Tabelle 8.6.: Gesamtperformance über den ganzen Temperaturbereich des DT Modulators.

Eigenschaft	ideal DT	real DT
Mittlere Abweichung V_{in} zu Q (%)	4.58	12
Eingangsrauschen mV_{rms}	-	0.579
Auflösung (mK)	37	558
SNR	-	64
DR (dB)	2.14	2.09
Leistungsverbrauch (μ W)	3.4	39.87

Offensichtlich weist der ideale zeitdiskrete Modulator kein Rauschen auf und die Auflösung entsteht allein durch die Abweichung zwischen Eingangs- und Ausgangssignal.

Zeitkontinuierlicher Modulator

Der Vorgang für den zeitdiskreten Modulator wird für den zeitkontinuierlichen Modulator wiederholt. Die Durchschnittssignale aus der Transientensimulation sind in Tabelle 8.7 gegeben. Da in den zeitkontinuierlichen Modulator als Eingangssignal Ströme fließen und als Ausgangssignal eine Spannung rauskommt, ist mit dem Eingangssignal das äquivalente Ausgangsspannungssignal des Sensors gemeint. So kann ein Vergleich zwischen Ein- und Ausgang einfacher stattfinden.

Tabelle 8.7.: Ein und Ausgangsspannungen für verschiedene Temperaturen des CT Modulators.

Eigenschaft	26 °C	-55 °C	125 °C
äquivalentes Eingangssignal V_{in} (V)	0.9	0.708	1.02
$\overline{Q_{ideal}}$ (V)	0.902	0.284	1.245
$\overline{Q_{real}}$ (V)	0.887	0.268	1.63

Die Ausgangsdynamikumfänge sind $DR_{ideal} = 961$ mV und $DR_{real} = 1362$ mV, welche sich folgendermaßen in der Gesamtperformance zeigen: Der D-Flipflop im zeitkontinuierlichen Modulator ist aus der Technologieplattform und somit kein idealer, rauschfreies Bauelement, weshalb der ideale Modulator hier ein Rauschen ungleich 0 aufweist. Es ist zudem die einzige Rauschquelle im idealen Modulator.

Differentieller Modulator

Die Simulationsergebnisse für den differentiellen Modulator sind in Tabelle 8.9 dargestellt. Durch die differentiellen Signale erhöht sich der Dynamikumfang gegenüber dem einfachen zeitkontinu-

Tabelle 8.8.: Gesamtperformance über den ganzen Temperaturbereich des CT Modulators.

Eigenschaft	ideal CT	real CT
Mittlere Abweichung V_{in} zu Q (%)	7.6	27
Eingangsruschen mV_{rms}	1.2	5.9
Auflösung (mK)	242	780
SNR (dB)	57.5	43.7
DR (dB)	12.98	15.68
Leistungsverbrauch (μW)	51	183

ierlichen Modulator. Jedoch kann es das Ausgangssignal für $125^\circ C$ nicht mehr verarbeiten. Der Modulator übergeht in die Sättigung. Q erreicht das Maximum von 1.8V. Deshalb ist in der Tabelle in Klammern die Temperatur aufgeführt, bei dem der Modulator das Eingangssignal noch digitalisieren kann.

Tabelle 8.9.: Werte für verschiedene Temperaturen des differentiellen Modulators.

Eigenschaft	$26^\circ C$	$-55^\circ C$	$125^\circ C$ (110 $^\circ C$)
äquivalentes Eingangssignal V_{in} (V)	0.9	0.64	1.27
\overline{Q}_{ideal} (V)	0.871	0.338	1.722
\overline{Q}_{real} (V)	0.865	0.257	1.722

Die Ausgangsdynamikumfänge sind $DR_{ideal} = 1384 mV$ und $DR_{real} = 1465 mV$ und dabei nur einen Temperaturbereich bis ($110^\circ C$) abbilden. Die Performancewerte sind:

Tabelle 8.10.: Performance über den ganzen Temperaturbereich des differentiellen Modulators.

Eigenschaft	ideal diff.	real diff.
Mittlere Abweichung V_{in} zu Q (%)	101	105
Eingangsruschen mV_{rms}	1.2	11.7
Auflösung (mK)	314	2947
SNR	57.5	37.7
DR (dB)	14.14	16.52
Leistungsverbrauch (μW)	84	383

Durch den differentiellen Aufbau der Schaltung ist zwar eine Erhöhung des SNR beabsichtigt worden, jedoch wird diese durch die Sättigung des Modulators und erhöhtem Rauschverhalten wieder reduziert, sodass der SNR mit dem einfachen zeitkontinuierlichen Modulator vergleichbar hoch ist. Die schwache Genauigkeit des differentiellen Modulators lässt die erhoffte Verbesserung in der Auflösung ausbleiben.

Von den drei Modulatorschaltungen arbeitet zwar der zeitdiskrete Modulator am genauesten, jedoch erzielt der zeitkontinuierliche Modulator ebenfalls eine Genauigkeit unter 10%. Die Tatsache, dass der ideale zeitdiskrete Modulator komplett rauschfrei ist macht den direkten Vergleich zum

idealen zeitkontinuierlichen Modulator schwierig. Der ideale zeitkontinuierliche Modulator liefert daher realistischere Ergebnisse, die mit Vergleich zum Stand der Technik auch ohne größeren Aufwand umsetzbar sind. Die in dieser Arbeit entworfenen realistischen Bauelemente haben ein großes Verbesserungspotenzial.

8.4. FoMs der Modulatoren

Mit den vorherigen Simulationsergebnissen konnten die idealen und ihre realen Implementierungen miteinander verglichen werden. Um den Vergleich unter allen Modulatoren zu ermöglichen und sie mit anderen Arbeiten zu vergleichen, wurden im Theoriekapitel 8 zwei FoMs eingeführt. Mit diesen FoMs die in den Formeln 5.8, 5.9 und 5.10 definiert sind werden alle Modulatoren miteinander verglichen. Die aufgeführte Tabelle zeigt das Resultat der FoMs. Für die FoM_{Schreier} in 5.10 wird statt der Bandbreite die Abtastrate zur Berechnung verwendet, da die idealen Modulatoren eine unendliche Bandbreite haben. Anhand der GBW der entworfenen Integratoren (siehe Tabelle 7.4) kann eine Bandbreite von 1 MHz für die realen Modulatoren angenommen werden. Somit gilt für alle Modulatoren eine Frequenz von 1 MHz zur Berechnung vor.

Tabelle 8.11.: Figure of Merits der verschiedenen Modulatoren

Eigenschaft	ideal DT	real DT	ideal CT	real CT	ideal diff	real diff
ENOB (bits)	0.06	0.05	1.86	2.31	2.05	2.45
FoM _{Walden} (pJ/Takt)	3.25	38.3	14	36.85	20.19	70.04
FoM _{Schreier} (dB)	117	106	116	113	115	111

Aufgrund der gleichen Abtastrate aller Modulatoren und relativ gleicher Größenordnung der Dynamikumfangs und des Leistungsverbrauchs ist die FoM_{Schreier} bei allen Modulatoren mehr oder weniger gleich. Die idealen Modulatoren sind ein paar dB besser als ihre realen Implementierungen. Bei der FoM_{Walden} allerdings lassen sich deutliche Unterschiede zwischen realen und idealen Modulatoren als auch zwischen den verschiedenen Arten machen. Das beste Ergebnis erzielt der zeitdiskrete Modulator mit 3.25 pJ/Takt. Der reale zeitdiskrete Modulator ist gegenüber ihrer idealen Schaltung mehr oder weniger um eine Größenordnung größer. Der Unterschied wird bei den anderen Modulatoren noch größer.

8.5. Rauschformung

Um den Effekt der Überabtastung zu verdeutlichen und dabei den Vorteil von Überabtast-ADCs anschaulich zu machen, wurde der Frequenzgang des idealen zeitkontinuierlichen Modulators in Abbildung 8.2 gezeichnet. Die Fourier-Transformation des digitalen Ausgangssignals Q ist für einen Zeitfenster von 0 - 2 ms durchgeführt. Dabei wurden 1024 Punkte berechnet. Es wurde die Hamming-Fensterfunktion zur Transformation benutzt.

Die Überabtastrate ist nach der strengen Definition von 5.1 eigentlich unendlich, da das Eingangs-

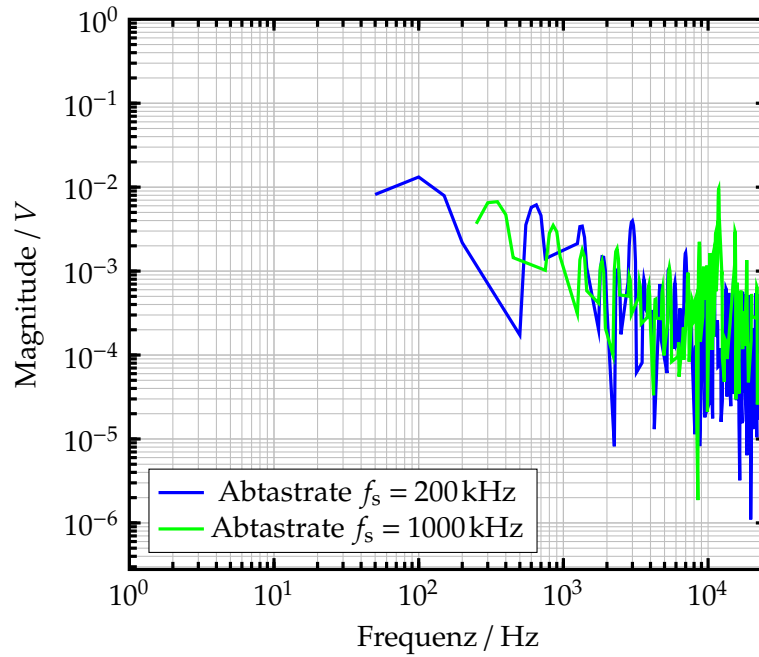


Abbildung 8.2.: Frequenzgang des zeitkontinuierlichen Modulators einmal bei Abtastrate $f_s = 1\text{ MHz}$ (grün) und einmal bei $f_s = 200\text{ kHz}$ (blau). Eine Erhöhung der Abtastrate um das fünffache zeigt schon, dass das Rauschen in höhere Frequenzen und in höhere Werte sich verlagert.

signal DC ist. Aus diesem Grund kann für die Modulatoren kein realistisches OSR berechnet und verglichen werden. Deshalb wurde in der Abbildung 8.2 zum Vergleich einmal mit der gewöhnlichen Abtastrate $\Phi_1 = 1\text{ MHz}$ der Frequenzgang erzeugt und einmal mit der Mindestabtastrate $f_s = 200\text{ kHz}$ (der Zeitkonstante des Integrators), sodass der Modulator noch funktioniert. Damit ist ein fünffacher Unterschied zwischen den beiden Abtastraten. Wie aus der Abbildung zu erkennen ist, bewirkt schon eine Verfünffachung der Abtastrate eine Rauschformung der Frequenzgänge. Das Rauschen wird in höhere Frequenzen und höhere Werte verdrängt.

9. Fazit and Ausblick

In dieser Arbeit wird Schritt für Schritt der Entwurf eines Temperatursensors mitsamt unterschiedlicher Auswerteelektroniken entworfen. Ausgehend von einer theoretischen Betrachtung von Temperatursensoren wurde für die Anwendung in hybriden Systemen für die Medizintechnik die Konzepte Wien-Brücke und Wheatstone-Brücke näher untersucht. Die Wheatstone-Brücke erwies sich dabei als die leichtere Implementierung, da es im Hinblick auf mögliche Analog-Digital Umsetzer kompatibler ist. Es bedarf keine Zwischenschaltungen und benötigt lediglich eine DC-Spannungsversorgung als Eingang. Die Widerstände rnw und $rpp1k1$ aus der **XH018**-Technologieplattform sind dabei für die Wheatstone-Brücke besonders gut geeignet, da sie ein relativ geringes Eingangsrauschen gepaart mit hohen Temperaturkoeffizienten aufweisen. Mit einer äußerst kleinen Auflösung von $3.3\text{mK}_{\text{rms}}$ und einer entsprechend kleinen Auflösungs-FoM von $2.36\text{fJ}\cdot\text{K}^2$ bildet es eine solide Schaltung als Sensorfrontend. Im Vergleich zum Stand-der-Technik erreicht der Sensorfrontend ohne Auswerteelektronik dabei Werte, die Temperatursensoren mit Auswerteschaltungen zusammen erreichen. Somit kann die Wheatstone-Brücke als Grundlage für den Sensor verwendet werden, erfordert jedoch genauso hohe Ansprüche an die Auswerteelektronik. So kann die Qualität des Sensorfrontends auch weiterhin beibehalten werden. Auch wenn der Sensor ursprünglich nur für den medizinischen Anwendungsbereich und somit für einen kleinen Temperaturbereich von 20°C - 40°C bedacht war, dessen lineares Verhalten macht sie über diesen Bereich hinaus auch einsetzbar.

Im zweiten Teil der Arbeit wurden verschiedene Konzepte für Auswerteschaltungen erarbeitet. Mit dem Ziel, das hohe Auflösungsvermögen des Sensors umwandeln zu können, wurde das $\Delta\Sigma$ -Modulationsverfahren gewählt. Dabei wurden drei Konzepte, nämlich die zeitdiskrete, die zeitkontinuierliche und die differentielle zeitkontinuierliche Makroschaltung entworfen. Dabei handelt es sich um Verhaltensmodelle, die üblicherweise in der Entwicklung von Schaltungen zuerst entworfen werden um gewisse Funktionalitäten zu testen und Anforderungen definieren zu können, bevor konkrete Implementierungen gemacht werden [63]. Die Konzepte erzielten folgendes Ergebnis:

Für einen kleinen Temperaturbereich um die Zimmertemperatur von 20°C – 40°C arbeitet der zeitdiskrete und der zeitkontinuierliche Modulator exakt. Die Abweichung liegt bei unter 1%. Die Konvertierungszeit für diese Genauigkeit liegt bei unter 2ms. Der zeitdiskrete Modulator erweist sich darüber hinaus auch für einen größeren Temperaturbereich, also größeren Eingangsspannungsbereich als recht genau. Im gesamten militärischen Temperaturbereich beträgt die Abweichung 4.5% und erzielt eine Auflösung von 37mK. Der zeitkontinuierliche Modulator

arbeitet mit einer hohen Genauigkeit im medizinischen Temperaturbereich, aber weicht für große Temperaturunterschiede deutlicher vom Sollwert. Mit einer mittleren Genauigkeit von 7.6% über den gesamten Temperaturbereich kommt es auf eine Auflösung von 242mK. Der zeitkontinuierliche Modulator ist daher für den medizinischen Temperaturbereich geeignet. Der differentielle Modulator ist deshalb entworfen worden um den Eingangsdynamikumfang zu erhöhen. In der Tat erreicht zwar das Eingangssignal einen größeren Umfang, allerdings erreicht der Modulator ausgangsseitig bei 110°C den Sättigungswert und kann höhere Temperaturen nicht weiter auflösen. Darüber hinaus weicht das digitale Ausgangssignal des Modulators schon im medizinischen Temperaturbereich vom analogen Eingangssignal zu 5% ab. Die Abweichung erhöht sich für größere und kleinere Temperaturen so stark, dass der Modulator nicht mehr tolerabel arbeitet. Anstatt einen größeren Dynamikumfang und somit eine höhere Auflösung zu erreichen, bewirken Glitches in den jeweils einzelnen differentiellen Signalen zu gegenseitigen Störungen im Signalverlauf. Konsequenterweise erzielt der differentielle Modulator eine schwächere Leistung als der einfache zeitkontinuierliche Modulator.

Zusammenfassend kann gesagt werden, dass sich beim zeitdiskreten und einfachen zeitkontinuierlichen Modulator im medizinischen Temperaturbereich mit einer hinreichend guten Genauigkeit funktionierende Konzeptschaltungen handelt. Unter Anbetracht der relativ leichten Komplexität des Konzepts leistet es eine zufriedenstellende Performance, die auch nach Anforderung weiter ausgebaut und verbessert werden kann. Der differentielle Modulator ist die logische Ausweitung des einfachen zeitkontinuierlichen Modulators, aber praktisch bewirkt die zeitliche Verschiebung der einzelnen Signale Einbußen in der Leistung. Dafür muss eine Methodik entwickelt werden, der die Phase der beiden Signale reduziert. Oft werden deshalb mehrstufige $\Delta\Sigma$ -Modulatoren entworfen anstatt differentielle.

Nachdem Proof of Concept der Makroschaltungen ist der Entwurf von dafür geeigneten realen Bauelementen zu den idealen Modellen ein weiterer Bestandteil dieser Arbeit. Dabei wurde ein einfacher sowie differentieller Integrator und ein Komparator entwickelt. Die dabei entstandenen Leistungsmerkmale lassen sich zwar mit anderen Arbeiten vergleichen, jedoch stellen sie noch kein Ersatz für die idealen Modelle in den Makroschaltungen dar. In professionellen Modulatoren sind Integratoren beispielsweise aus mehreren Kaskodenstufen und der Modulator aus mehreren Verstärkerstufen gebaut. Die Komparatoren weisen meistens noch eine separate Latch und ein Bufferverstärker auf. Als nächster Arbeitsschritt müssen aus den idealen Modellen zunächst die Parameter in realistischere Werte geändert werden oder sie mit realistischeren Modellen ersetzen und testen, um klare Anforderungen zu erhalten um diese Modelle dann in Transistorebene zu entwerfen.

Auf der anderen Seite hat diese Arbeit die Erkenntnis gewonnen, dass der Transistor *ne* eine über den Temperaturbereich relativ konstante Transkonduktanz aufweist, womit es in stark temperaturschwankenden Anwendungen gegenüber anderen Transistoren in der Technologieplattform stabiler ist.

Literaturverzeichnis

- [1] *Kapitel 29. In: Data Converter Architectures.* John Wiley and Sons, Ltd, 2010. – ISBN 9780470891179, 965-1022
- [2] *Kapitel 9. In: Nonidealities in Continuous-Time Delta-Sigma Modulators.* John Wiley and Sons, Ltd, 2017. – ISBN 9781119258308, 259-299
- [3] *Standard Specification for Electronic Thermometer for Intermittent Determination of Patient Temperature.* E1112-00R18. Standard ASTM, 2018. – ISBN DOI: 10.1520/E1112-00R18
- [4] PAN, Sining [. (Hrsg.) ; MAKINWA, Kofi A.A. [. (Hrsg.): *Resistor-based Temperature Sensors in CMOS Technology.* <http://dx.doi.org/10.1007/978-3-030-95284-6>. Version: 1st ed. 2022., 2022 (Analog Circuits and Signal Processing). – 1 Online-Ressource(XI, 153 p. 148 illus., 136 illus. in color.)
- [5] AGACDOGRAYAN, Taha: *Entwicklung eines logarithmischen Verstärkers mit mehr als 80 dB Dynamikumfang*, Institut für Elektrische und Optische Nachrichtentechnik, Universität Stuttgart, Bachelorarbeit, 2018
- [6] ANDERS, J. ; MATHIS, W. ; ORTMANN, M.: Entwurf von zeitkontinuierlichen Σ - Δ -Modulatoren - Äquivalenz zwischen zeitkontinuierlichen und zeitdiskreten Systemen. In: *Advances in Radio Science* 5 (2007), 221–224. <http://dx.doi.org/10.5194/ars-5-221-2007>. – DOI 10.5194/ars-5-221-2007
- [7] ANGEVARE, Jan A. ; MAKINWA, Kofi A. A.: A 6800- μ m² Resistor-Based Temperature Sensor With ± 0.35 °C (3σ) Inaccuracy in 180-nm CMOS. In: *IEEE Journal of Solid-State Circuits* 54 (2019), Nr. 10, S. 2649–2657. <http://dx.doi.org/10.1109/JSSC.2019.2921450>. – DOI 10.1109/JSSC.2019.2921450
- [8] BENDER, Isis ; CARDOSO, Guilherme ; OLIVEIRA, Arthur ; SEVERO, Lucas ; GIRARDI, Alessandro ; BALEN, Tiago: *Testing Fully Differential Amplifiers Using Common Mode Feedback Circuit: a case study*, 2015
- [9] BONI, Andrea ; GIUFFREDI, Luca ; PIETRINI, Giorgio ; RONCHI, Marco ; CASELLI, Michele: A Low-Power Sigma-Delta Modulator for Healthcare and Medical Diagnostic Applications. In: *IEEE Transactions on Circuits and Systems I: Regular Papers* 69 (2022), Nr. 1, S. 207–219. <http://dx.doi.org/10.1109/TCSI.2021.3112342>. – DOI 10.1109/TCSI.2021.3112342
- [10] BUHMANN, A. ; KELLER, M. ; ORTMANN, M. ; GERFERS, F. ; MANOLI, Y.: Time-Continuous Delta-Sigma A/D Converters: From Theory to Practical Implementation. In: *2006 Advanced Signal Processing, Circuit and System Design Techniques for Communications*, 2006, S. 169–216

- [11] CHAE, Youngcheol ; HAN, Gunhee: Low Voltage, Low Power, Inverter-Based Switched-Capacitor Delta-Sigma Modulator. In: *IEEE Journal of Solid-State Circuits* 44 (2009), Feb, Nr. 2, S. 458–472. <http://dx.doi.org/10.1109/JSSC.2008.2010973>. – DOI 10.1109/JSSC.2008.2010973. – ISSN 1558–173X
- [12] CHEN, Zhijie ; MIYAHARA, Masaya ; MATSUZAWA, Akira: A stability-improved single-opamp third-order $\Sigma\Delta$ modulator by using a fully-passive noise-shaping SAR ADC and passive adder. In: *ESSCIRC Conference 2016: 42nd European Solid-State Circuits Conference*, 2016, S. 249–252
- [13] CHU, Chao ; BRÜCKNER, Timon ; KAUFFMAN, John G. ; ANDERS, Jens ; BECKER, Joachim ; ORTMANN, Maurits: Analysis and design of high speed/high linearity continuous time delta-sigma modulator. In: *2013 IEEE International Symposium on Circuits and Systems (ISCAS)*, 2013, S. 1268–1271
- [14] D. A. JOHNS, K. M.: *Nyquist-Rate A/D Converters*. online: https://www.eecg.toronto.edu/~johns/ece512/lecture_notes/13_nyquist_ad_2_per_page.pdf, 06 1997. – accessed 03-06-2023
- [15] DEVICES, Analog: *Continuous-Time Sigma-Delta (CTSD) Precision ADC*. online: <https://www.analog.com/media/en/training-seminars/tutorials/ctsd-precision-adc-mini-tutorial.pdf>, 06 2023. – accessed 06-07-2023
- [16] DEVICES, Analog: *Demystifying Delta-Sigma ADCs*. online: <https://pdfserv.maximintegrated.com/en/an/AN1870.pdf>, 06 2023. – accessed 06-07-2023
- [17] DIGI-KEY, Nordamerikanische F.: *Analoge Grundlagen - Teil 4: Optimierung von Delta-Sigma-ADCs für geringes Rauschen*. online: <https://www.digikey.de/de/articles/analog-basics-part-4-optimizing-delta-sigma-adcs-for-low-noise>, 05 2023. – accessed 20-05-2023
- [18] ELAWADI, Omar: *Design of a High-Speed, High-Resolution Pipeline ADC*, Institut für Nano- und Mikroelektronische Systeme, U. of Stuttgart, Masterarbeit, 2021
- [19] GRAAFF, H. C. ; HUYBERS, M. T. M.: 1/f noise in polycrystalline silicon resistors. In: *Journal of Applied Physics* 54 (1983), 05, Nr. 5, 2504–2507. <http://dx.doi.org/10.1063/1.332369>. – DOI 10.1063/1.332369. – ISSN 0021–8979
- [20] HARRIS, Mark: *An Introduction to Wheatstone Bridge Circuits and Differential Amplifiers*. online: <https://resources.altium.com/p/wheatstone-bridges>, 06 2020. – accessed 03-06-2023
- [21] INSTRUMENTS, Texas: *How delta-sigma ADCs work, Part 1*. online: <https://www.ti.com/lit/pdf/slyt423>, 06 2011. – accessed 06-07-2023
- [22] INSTRUMENTS, Texas: *Choose the right data converter for your application*. online: <https://www.ti.com/europe/downloads/Choose%20the%20right%20data%20converter%20for%20your%20application.pdf>, 05 2023. – accessed 20-05-2023
- [23] IRFANSYAH, Astria N. ; LEHMANN, Torsten ; JENKINS, Julian ; TONG, Tianle ; HAMILTON, Tara: A resistive DAC for a multi-stage sigma-delta modulator DAC with dynamic element matching.

- In: *Analog Integrated Circuits and Signal Processing* 98 (2019), 01. <http://dx.doi.org/10.1007/s10470-018-1240-3>. – DOI 10.1007/s10470-018-1240-3
- [24] JEONG, Seokhyeon ; Foo, Zhiyoong ; LEE, Yoonmyung ; SIM, Jae-Yoon ; BLAAUW, David ; SYLVESTER, Dennis: A Fully-Integrated 71 nW CMOS Temperature Sensor for Low Power Wireless Sensor Nodes. In: *IEEE Journal of Solid-State Circuits* 49 (2014), Nr. 8, S. 1682–1693. <http://dx.doi.org/10.1109/JSSC.2014.2325574>. – DOI 10.1109/JSSC.2014.2325574
- [25] JONSSON, Bengt E.: Using Figures-of-Merit to Evaluate Measured A/D-Converter Performance, 2011. – accessed 06-07-2023
- [26] KARKI, James: *Signal Conditioning Wheatstone Resistive Bridge Sensors*. online: <https://www.ti.com/lit/an/sloa034/sloa034.pdf>, 05 2023. – Application Report SLOA034 by Texas Instruments
- [27] LAW, Man-Kay ; LU, Sanfeng ; WU, Tao ; BERMAK, Amine ; MAK, Pui-In ; MARTINS, R.P.: A 1.1 μ W CMOS Smart Temperature Sensor with an Inaccuracy of $\pm 0.2^\circ\text{C}$ (3σ) for Clinical Temperature Monitoring. In: *IEEE Sensors Journal* 16 (2016), 04, S. 1–1. <http://dx.doi.org/10.1109/JSEN.2016.2518706>. – DOI 10.1109/JSEN.2016.2518706
- [28] LIU, Jiabin ; LI, Shaolan ; GUO, Wenjuan ; WEN, G. ; SUN, Nan: A 0.029-mm² 17-fJ/Conversion-Step Third-Order CT $\Sigma\Delta$ ADC With a Single OTA and Second-Order Noise-Shaping SAR Quantizer. In: *IEEE Journal of Solid-State Circuits* PP (2018), 11, S. 1–13. <http://dx.doi.org/10.1109/JSSC.2018.2879955>. – DOI 10.1109/JSSC.2018.2879955
- [29] MAKINWA, K.A.A.: Smart temperature sensors in standard CMOS. In: *Procedia Engineering* 5 (2010), 12, S. 930–939. <http://dx.doi.org/10.1016/j.proeng.2010.09.262>. – DOI 10.1016/j.proeng.2010.09.262
- [30] MAKINWA, Kofi: *Smart Temperature Sensor Performance Survey: May 2023*. online: http://ei.ewi.tudelft.nl/docs/TSensor_survey.xls, 05 2023. – accessed 24-05-2023
- [31] MALOBERTI, F.: *Analog Design for CMOS VLSI Systems*. Springer US, 2006 (The Springer International Series in Engineering and Computer Science). <https://books.google.de/books?id=y50SBwAAQBAJ>. – ISBN 9780306479526
- [32] MIKROELEKTRONISCHE SYSTEME (INES), Institut für Nano-und: *FFLexCom - High Frequency Flexible Bendable Electronics for Wireless Communication Systems*. online: <https://www.ines.uni-stuttgart.de/forschung/projekte/fflexcom/>, 05 2023. – accessed 20-05-2023
- [33] MIKROELEKTRONISCHE SYSTEME (INES), Institut für Nano-und: *FLEXMAX – Flexible aktive Sensor-matrix für medizinische Anwendungen*. online: <https://www.ims-chips.de/?p=1630>, 05 2023. – accessed 20-05-2023
- [34] MIKROELEKTRONISCHE SYSTEME (INES), Institut für Nano-und: *KoSiF - Komplexe Systeme in Folie*. online: <https://www.ines.uni-stuttgart.de/forschung/projekte/kosif/>, 05 2023. – accessed 20-05-2023
- [35] MURMANN, Boris: *Energy Limits in Current A/D Converter Architectures*. online: <https://ewh.ieee.org/r5/dallas/sscs/slides/20120829dallas.pdf>, 08 2012. – accessed 06-07-2023

- [36] OBERST, Matthias: *Konzept für einen schnellen Delta-Sigma-Modulator in Switched Capacitor CMOS-Technologie*, Technischen Fakultät, Universität Erlangen-Nürnberg, Dissertation, 2013
- [37] OLIVEIRA, Arthur ; SEVERO, Lucas ; GIRARDI, Alessandro: *A Two-Step Methodology for Automatic Design of Fully Differential Amplifiers With Output Balance*, 2014
- [38] PAN, Sining ; LUO, Yanquan ; HEIDARY SHALMANY, Saleh ; MAKINWA, Kofi A. A.: A Resistor-Based Temperature Sensor With a $0.13 \text{ pJ} \cdot \text{K}^2$ Resolution FoM. In: *IEEE Journal of Solid-State Circuits* 53 (2018), Nr. 1, S. 164–173. <http://dx.doi.org/10.1109/JSSC.2017.2746671>. – DOI 10.1109/JSSC.2017.2746671
- [39] PAN, Sining ; LUO, Yanquan ; HEIDARY SHALMANY, Saleh ; MAKINWA, Kofi A. A.: A Resistor-Based Temperature Sensor With a $0.13 \text{ pJ} \cdot \text{K}^2$ Resolution FoM. In: *IEEE Journal of Solid-State Circuits* 53 (2018), Nr. 1, S. 164–173. <http://dx.doi.org/10.1109/JSSC.2017.2746671>. – DOI 10.1109/JSSC.2017.2746671
- [40] PAN, Sining ; MAKINWA, Kofi A. A.: A 0.25 mm^2 -Resistor-Based Temperature Sensor With an Inaccuracy of $0.12 \text{ }^\circ\text{C}$ (3σ) From $-55 \text{ }^\circ\text{C}$ to $125 \text{ }^\circ\text{C}$. In: *IEEE Journal of Solid-State Circuits* 53 (2018), Nr. 12, S. 3347–3355. <http://dx.doi.org/10.1109/JSSC.2018.2869595>. – DOI 10.1109/JSSC.2018.2869595
- [41] PAN, Sining ; MAKINWA, Kofi A. A.: A $6.6\text{-}\mu\text{W}$ Wheatstone-Bridge Temperature Sensor for Biomedical Applications. In: *IEEE Solid-State Circuits Letters* 3 (2020), S. 334–337. <http://dx.doi.org/10.1109/LSSC.2020.3019078>. – DOI 10.1109/LSSC.2020.3019078
- [42] PASSION, Converter: *ADC performance evolution: Walden figure-of-merit (FOM)*. online: <https://converterpassion.wordpress.com/2012/08/21/adc-performance-evolution-walden-figure-of-merit-fom/>, 08 2012. – accessed 06-07-2023
- [43] PASSLACK, Ulrike ; ELSOBKY, Mourad ; MAHSERECI, Yigit ; SCHERJON, Cor ; HARENDT, Christine ; BURGHARTZ, Joachim N.: A Flexible Chip-Film Patch and a Flexible Strain Gauge Sensor Suitable for a Hybrid System-in-Foil Integration. In: *IEEE Sensors Journal* 21 (2021), Nr. 23, S. 26345–26354. <http://dx.doi.org/10.1109/JSEN.2021.3066878>. – DOI 10.1109/JSEN.2021.3066878
- [44] PHILIPS, K. ; NUIJTEN, P.A.C.M. ; ROOVERS, R.L.J. ; ROERMUND, A.H.M. ; MUÑOZ CHAVERO, F. ; PALLARES, M. ; TORRALBA, Antonio: A continuous-time SD ADC with increased immunity to interferers. *IEEE J. Solid-State Circuits* 39(12), 2170-2178. In: *Solid-State Circuits, IEEE Journal of* 39 (2005), 01, S. 2170 – 2178. <http://dx.doi.org/10.1109/JSSC.2004.836248>. – DOI 10.1109/JSSC.2004.836248
- [45] ROH, Jeongjin ; BYUN, Sanho ; CHOI, Youngkil ; ROH, Hyungdong ; KIM, Yi-Gyeong ; KWON, Jong-Kee: A 0.9-V $60\text{-}\mu\text{W}$ 1-Bit Fourth-Order Delta-Sigma Modulator With 83-dB Dynamic Range. In: *IEEE Journal of Solid-State Circuits* 43 (2008), Nr. 2, S. 361–370. <http://dx.doi.org/10.1109/JSSC.2007.914266>. – DOI 10.1109/JSSC.2007.914266
- [46] ROSA, Jose M. I.: *Sigma-Delta Converters: Practical Design Guide*. 2. John Wiley, 2018. – ISBN 978-1-119-27576-3

- [47] ROSA, José M. I.: Sigma-Delta Modulators: Tutorial Overview, Design Guide, and State-of-the-Art Survey. In: *IEEE Transactions on Circuits and Systems I: Regular Papers* 58 (2011), Nr. 1, S. 1–21. <http://dx.doi.org/10.1109/TCSI.2010.2097652>. – DOI 10.1109/TCSI.2010.2097652
- [48] SARHANGNEJAD, Navid ; WU, Rong ; CHAE, Youngcheol ; MAKINWA, Kofi A. A.: A continuous-time $\Sigma\Delta$ modulator with a Gm-C input stage, 120-dB CMRR and -87 dB THD. In: *IEEE Asian Solid-State Circuits Conference 2011*, 2011, S. 245–248
- [49] SAUERBREY, Jens ; TILLE, T. ; SCHMITT-LANDSIEDEL, Doris ; THEWES, Roland: A 0.7-V MOSFET-only switched-opamp $\Sigma\Delta$ modulator in standard digital CMOS technology. In: *Solid-State Circuits, IEEE Journal of* 37 (2003), 01, S. 1662–1669. <http://dx.doi.org/10.1109/JSSC.2002.804330>. – DOI 10.1109/JSSC.2002.804330
- [50] SAXENA, Vishal: *CMOS Comparator Design*. online: <https://www.eecis.udel.edu/~vsaxena/courses/ece614/Handouts/Comparator%20Slides.pdf>, 07 2001. – accessed 06-07-2023
- [51] SCHRAMMEL, Peter: *Performance characteristics and evaluation of an Analog-to-Digital Converter for RF applications*, Signal Processing and Speech Communications Laboratory, Graz University of Technology, Austria, Masterarbeit, 2012
- [52] SE, X-FAB Silicon F.: *We build the bridge between the digital and analog worlds*. online: <https://www.xfab.com/technology>, 06 2023. – accessed 03-06-2023
- [53] SEMICONDUCTORS, National: *Continuous-Time Sigma-Delta ADCs*. online: <https://www.ti.com/lit/sn0098>, 06 2008. – accessed 06-07-2023
- [54] SINING PAN, Kofi M.: Energy-Efficient High-Resolution Resistor-Based Temperature Sensors. In: *Hybrid ADCs, Smart Sensors for the IoT, and Sub-1V & Advanced Node Analog Circuit Design: Advances in Analog Circuit Design 2018* 3 (2018), S. 183–200. <http://dx.doi.org/10.1007/978-3-319-61285-0>. – DOI 10.1007/978-3-319-61285-0
- [55] TUTORIAL, Electronics: *OPV-Komparator*. online: <https://www.electronics-tutorials.ws/de/operationsverstarker/opamp-komparator.html>, 10 2020. – accessed 06-07-2023
- [56] VAZ, A. ; UBARETXENA, A. ; ZALBIDE, I. ; PARDO, D. ; SOLAR, H. ; GARCIA-ALONSO, A. ; BERENQUER, R.: Full Passive UHF Tag With a Temperature Sensor Suitable for Human Body Temperature Monitoring. In: *IEEE Transactions on Circuits and Systems II: Express Briefs* 57 (2010), Nr. 2, S. 95–99. <http://dx.doi.org/10.1109/TCSII.2010.2040314>. – DOI 10.1109/TCSII.2010.2040314
- [57] WASIM SHAIKH, Shrikanth N.: *Analog Digital Umsetzer AC- und DC-Signale erfassen – ganz einfach*. online: <https://www.elektroniknet.de/halbleiter/analog-mixed-signal/ac-und-dc-signale-erfassen-ganz-einfach.187034/seite-2.html>, 06 2021. – accessed 03-06-2023
- [58] WENG, Chan-Hsiang ; WU, Chun-Kuan ; LIN, Tsung-Hsien: A CMOS Thermistor-Embedded Continuous-Time Delta-Sigma Temperature Sensor With a Resolution FoM of $0.65 \text{ pJ } ^\circ\text{C}^2$. In: *IEEE Journal of Solid-State Circuits* 50 (2015), Nr. 11, S. 2491–2500. <http://dx.doi.org/10.1109/JSSC.2015.2470517>. – DOI 10.1109/JSSC.2015.2470517
- [59] WESTERN ONTARIO, University of: *CHAPTER 8 - CMOS COMPARATORS*. online: https://www.uwo.ca/electrical/undergraduate/eece411/lectures/8_cmos_comparators.pdf

//instruct.uwo.ca/engin-sc/ece370a/ECE_9706/LectureSlides/Lec08a.pdf, 07 2001. – accessed 06-07-2023

- [60] WIKIPEDIA: *Analog-Digital-Umsetzer*. online: <https://de.wikipedia.org/wiki/Analog-Digital-Umsetzer#Delta-Sigma-Verfahren>, 06 2021. – accessed 03-06-2023
- [61] WIKIPEDIA: *Rauschformung*. online: <https://de.wikipedia.org/wiki/Rauschformung>, 06 2021. – accessed 03-06-2023
- [62] WIKIPEDIA: *Flächenwiderstand*. online: <https://de.wikipedia.org/wiki/Fl%C3%A4chenwiderstand>, 06 2022. – accessed 03-06-2023
- [63] WOLFF, C.M. ; CARLEY, L.R.: Simulation of Delta - Sigma modulators using behavioral models. In: *IEEE International Symposium on Circuits and Systems*, 1990, S. 376–379 vol.1

Anhang

A. einfacher Operationsverstärker

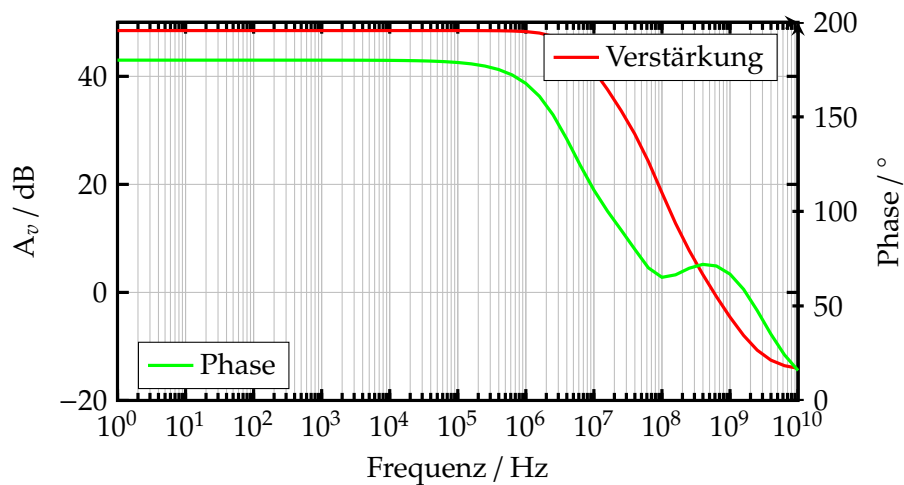


Abbildung A.1.: Das Bode-Diagramm des einfachen Operationsverstärkers zeigt eine Verstärkung $A_v(0) = 48 \text{ dB}$ und ein Phasenrand von 53° .

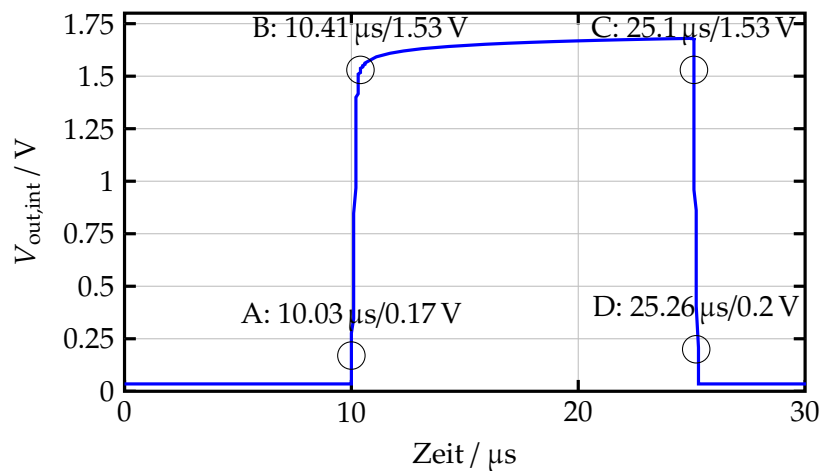


Abbildung A.2.: Transientenverhalten des einfachen Operationsverstärkers zur Bestimmung der Flankensteilheit: $\text{SR}_{\text{rise}} = 3.5 \text{ V}/\mu\text{s}$ und $\text{SR}_{\text{fall}} = 7.47 \text{ V}/\mu\text{s}$, welche dem Mittelwert $\text{SR} = 5.5 \text{ V}/\mu\text{s}$ entspricht.

B. vordifferentieller Operationsverstärker

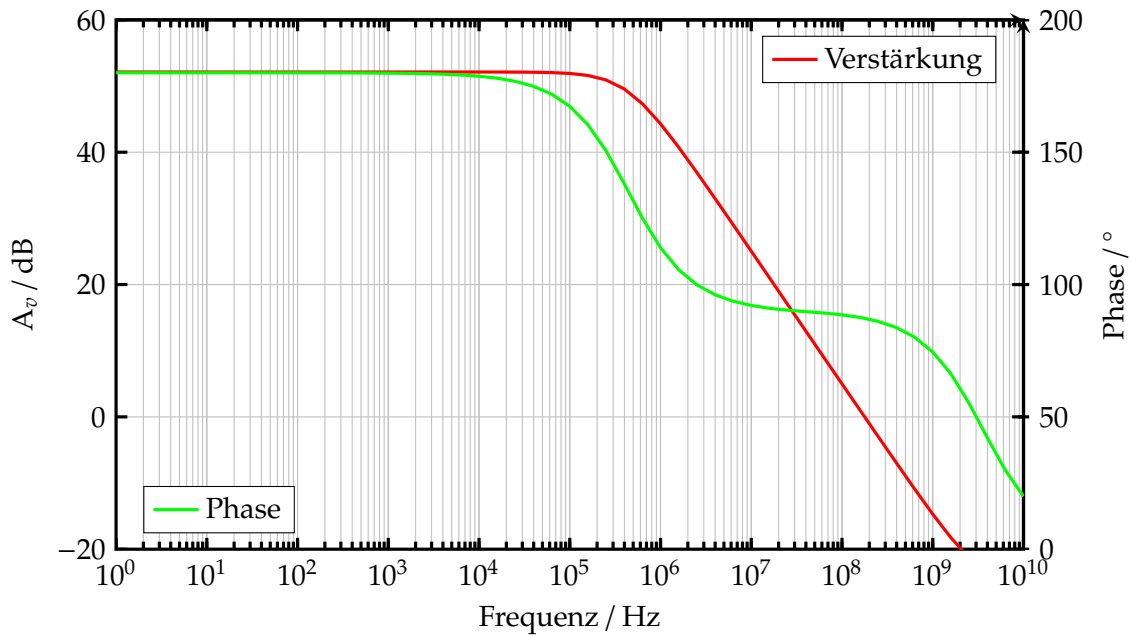


Abbildung B.3.: Das Bode-Diagramm des vordifferentiellen Operationsverstärkers zeigt eine Verstärkung $A_v(0) = 52 \text{ dB}$ und ein Phasenrand von 50° .

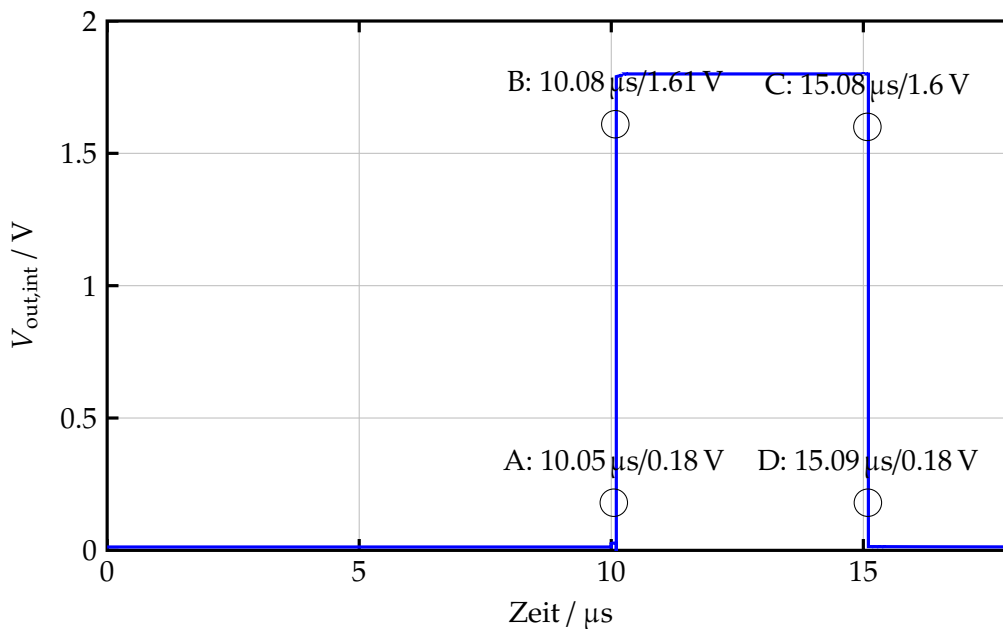


Abbildung B.4.: Transientenverhalten des vordifferentiellen Operationsverstärkers zur Bestimmung der Flankensteilheit: $\text{SR}_{\text{rise}} = 48 \text{ V}/\mu\text{s}$ und $\text{SR}_{\text{fall}} = 268 \text{ V}/\mu\text{s}$, welche dem Mittelwert $\text{SR} = 158 \text{ V}/\mu\text{s}$ entspricht.

C. Komparator

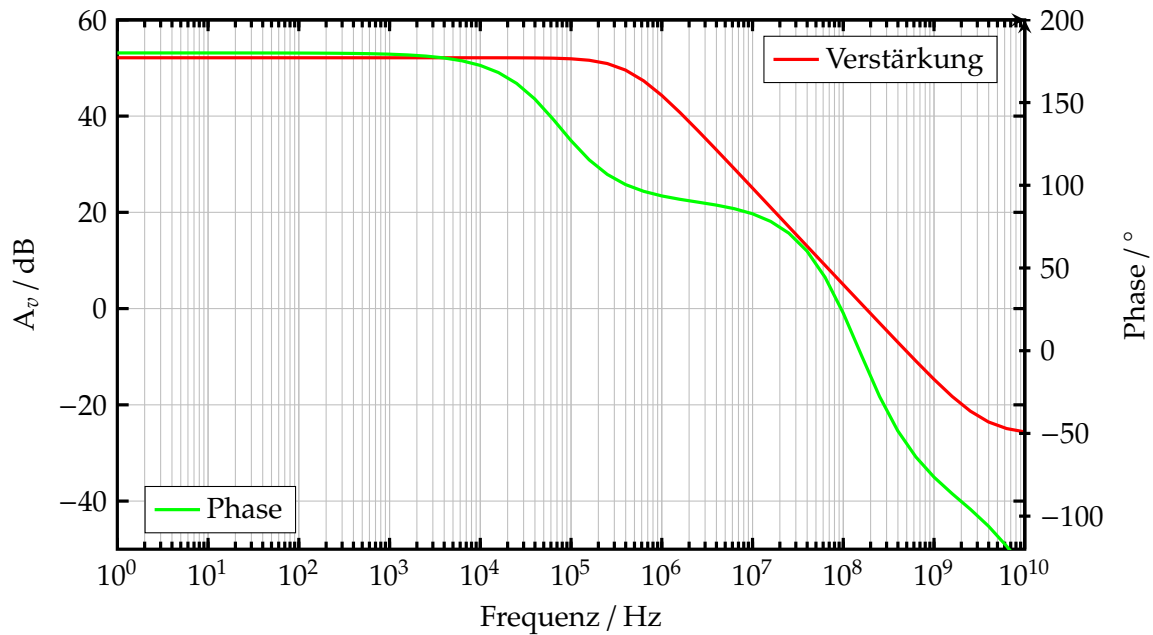


Abbildung C.5.: Das Bode-Diagramm des Komparators zeigt eine Verstärkung $A_v(0) = 50 \text{ dB}$ und ein Phasenrand von 25° .

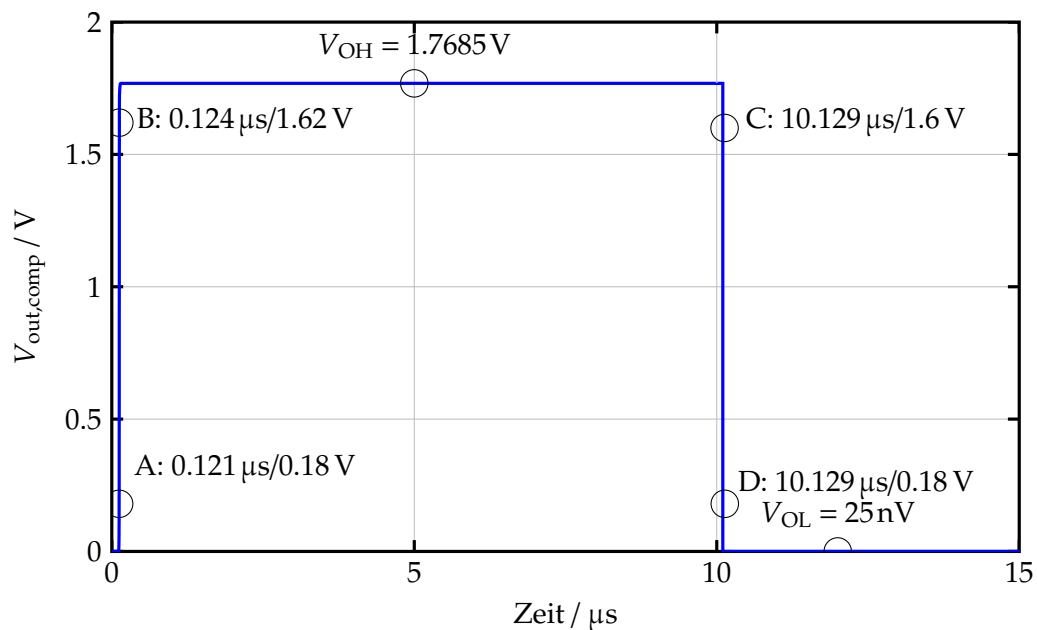


Abbildung C.6.: Transientenverhalten des Komparators zur Bestimmung der Flankensteilheit: $SR_{\text{rise}} = 410 \text{ V}/\mu\text{s}$ und $SR_{\text{fall}} = 323 \text{ V}/\mu\text{s}$, welche dem Mittelwert $SR = 367 \text{ V}/\mu\text{s}$ entspricht.

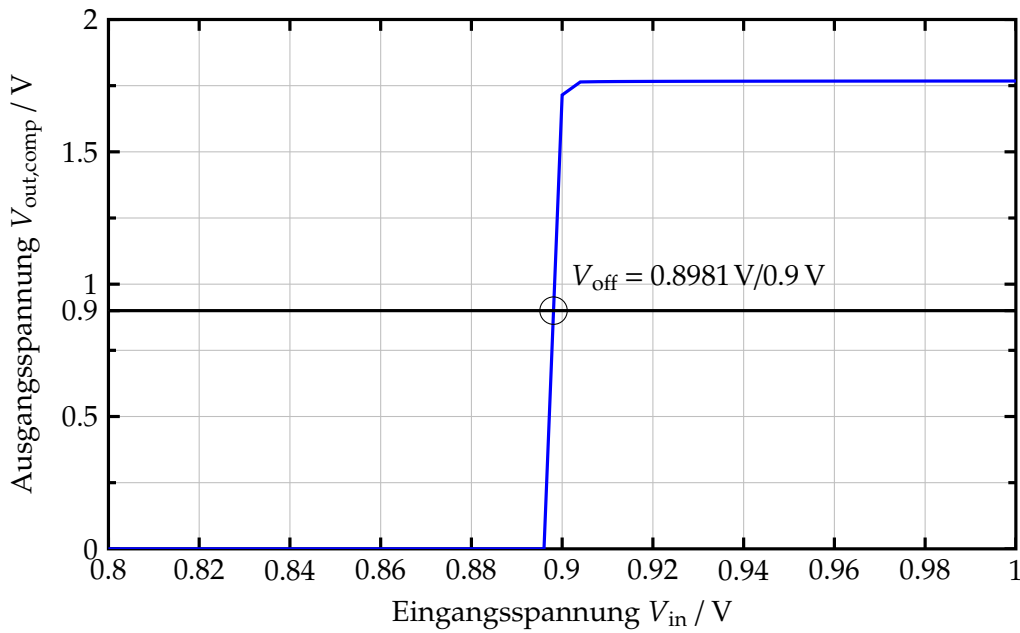


Abbildung C.7.: Die Transferkennlinie gibt Aufschluss über die Symmetrie des Komparators. Es besitzt ein kleines Offset von $V_{offset} = 1.9$ mV.

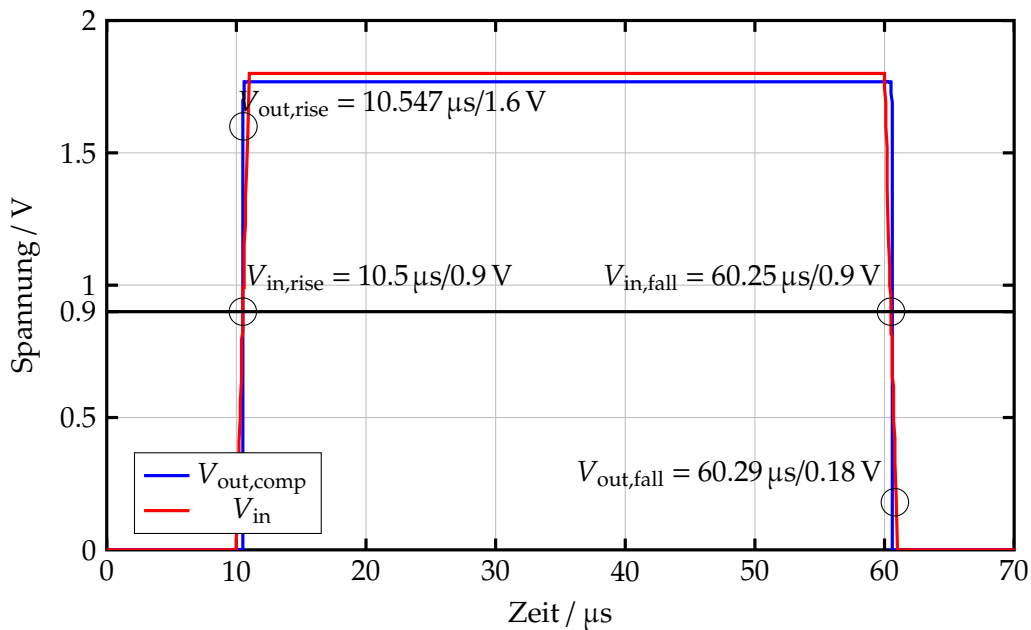


Abbildung C.8.: Die Gatterlaufzeiten können aus dem Transientenverhalten abgeleitet werden. Dabei werden das Eingangssignal und das Ausgangssignal betrachtet. Der zeitliche Abstand des Eingangssignals, sobald es den Mittelwert ($V_{in,rise}$) übertroffen hat bis das Ausgangssignal 90% des Highpegels erreicht hat wird gemessen. Dieser beträgt 47.6 ns. Ebenfalls wird der zeitliche Abstand gemessen, sobald das Eingangssignal wieder unterhalb des Mittelwerts fällt ($V_{in,fall}$) und das Ausgangssignal 10% des Highpegels unterschreitet. Dieser beträgt 45.2 ns.

D. On-Widerstand des Schalters

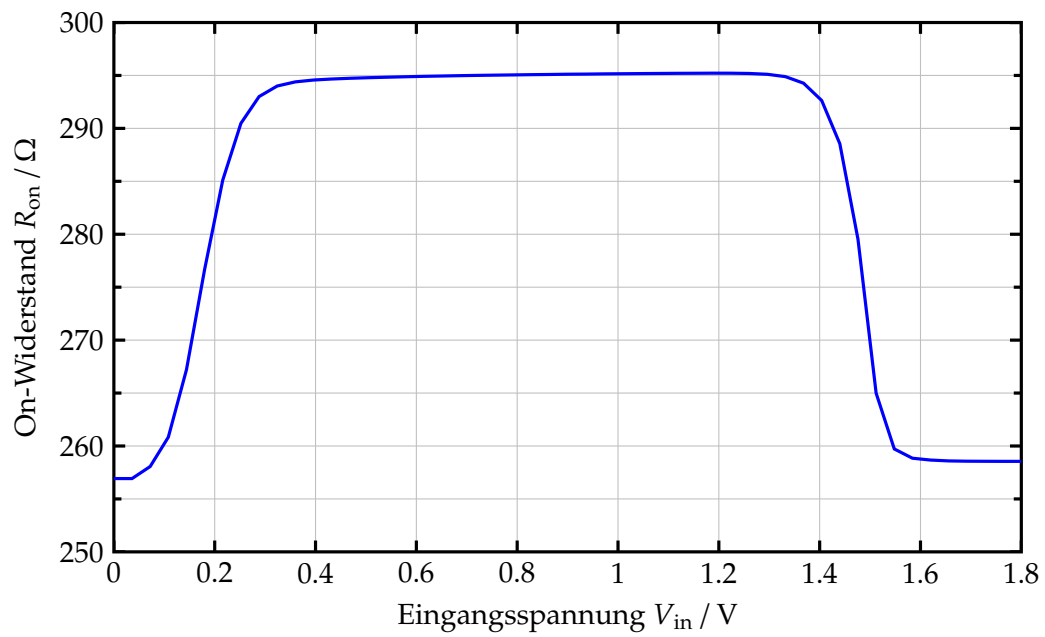


Abbildung D.9.: Über einen Eingangsspannungsbereich von 0-1.8V bleibt der gemeinsame On-Widerstand R_{on} des CMOS-Switches unter 300 Ω .

E. Signalverläufe des Modulators

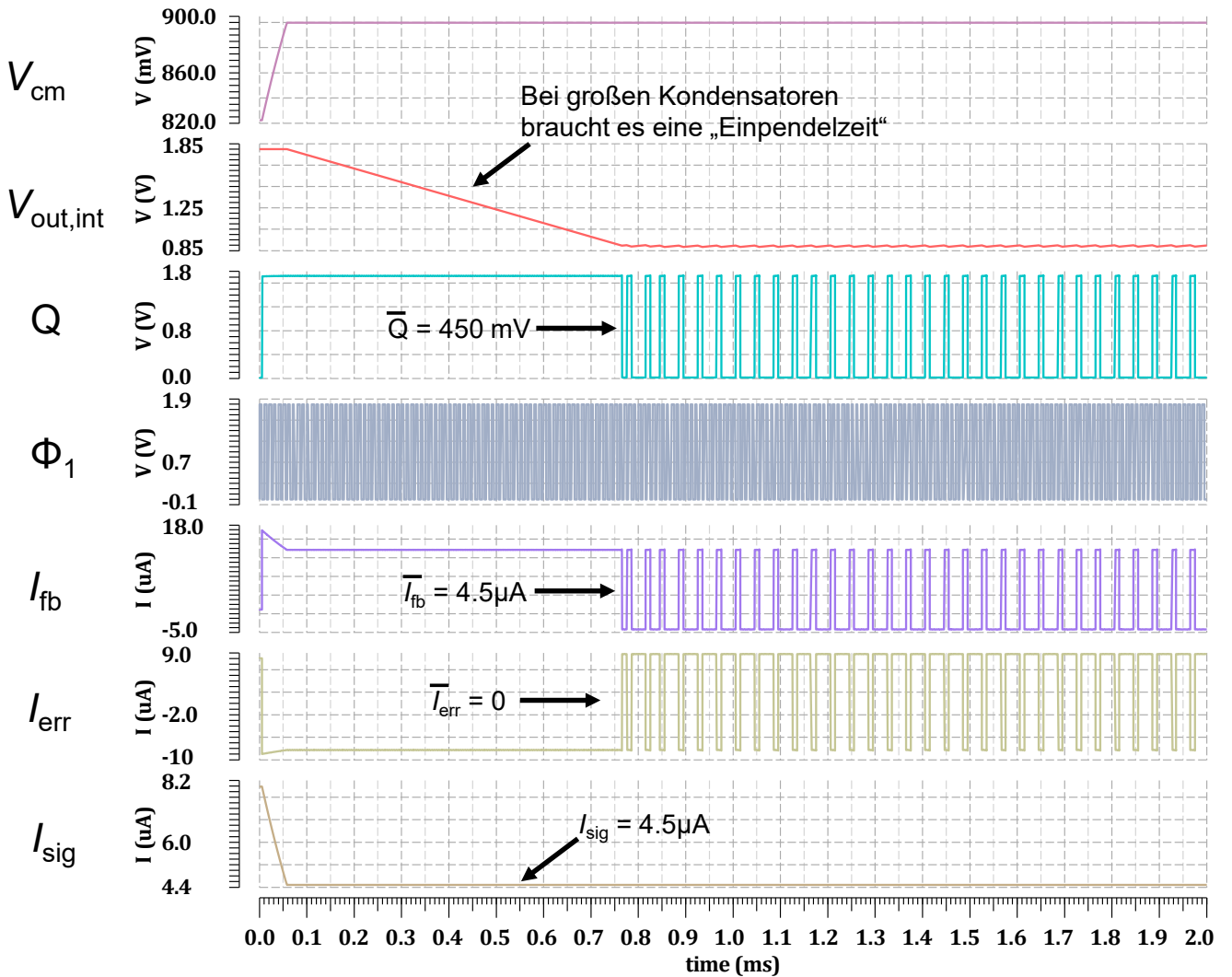


Abbildung E.10.: Transientenanalyse zur Bestimmung der Werte von C_i und der Abtastrate Φ_1 . Die mit Pfeilen angegebenen Werte sollen die idealen Durchschnittswerte des jeweiligen Signals zeigen.

F. Glitches

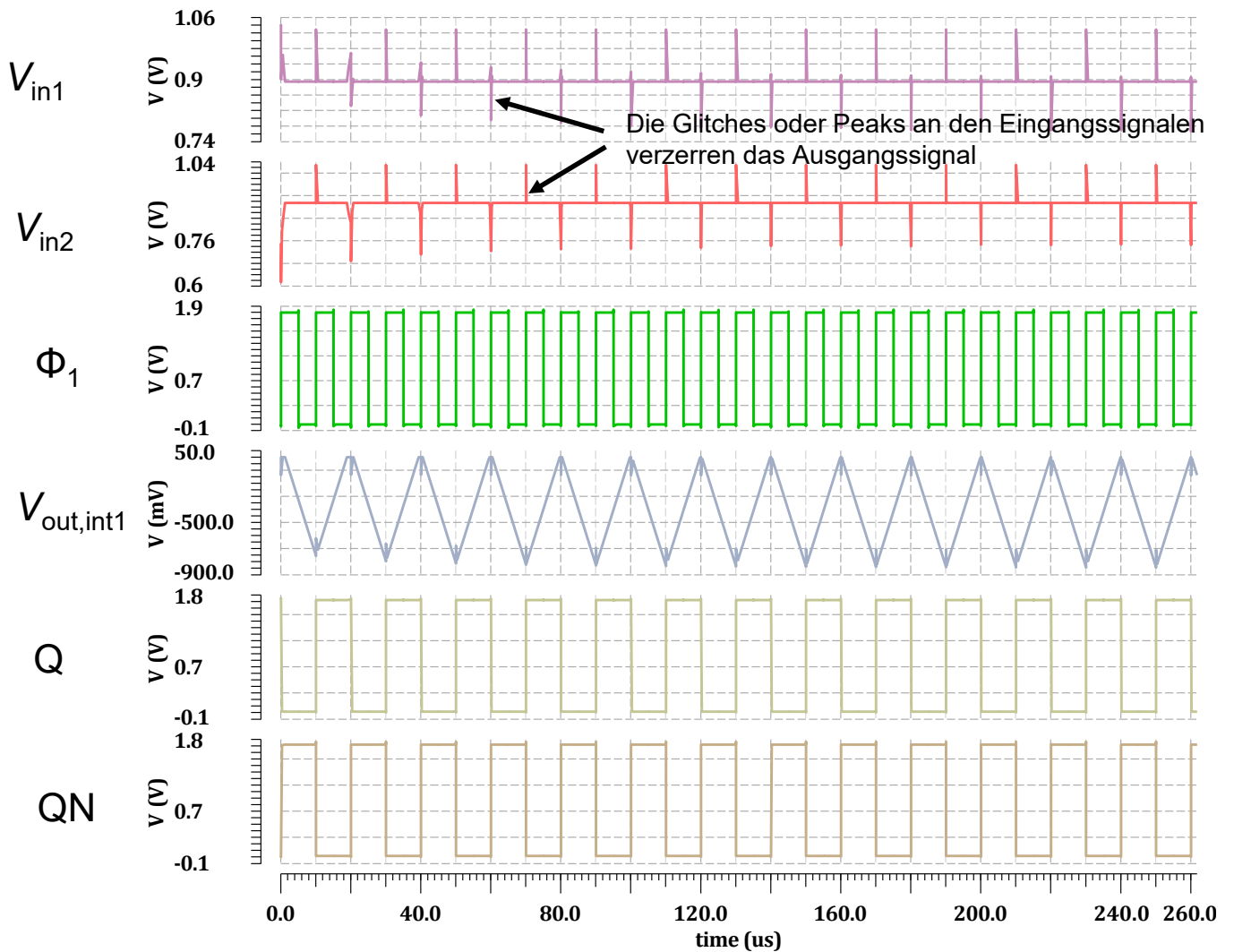


Abbildung F.11.: Aufgrund der Glitches entstehen falsche Mittelwerte im digitalen Ausgangssignal Q und QN . Obwohl der Signalverlauf im zeitkontinuierlichen Modulator für $V_{in,1}$ und Q identisch mit dem für den zeitkontinuierlichen ist, entsteht mit der Ergänzung des differentiellen Signals $V_{in,2}$ und des invertierten Signals QN Verzerrungen im Eingangssignal $V_{in,1}$ und somit Abweichung bei Q .

G. Schaltplanauszüge aus Cadence Virtuoso

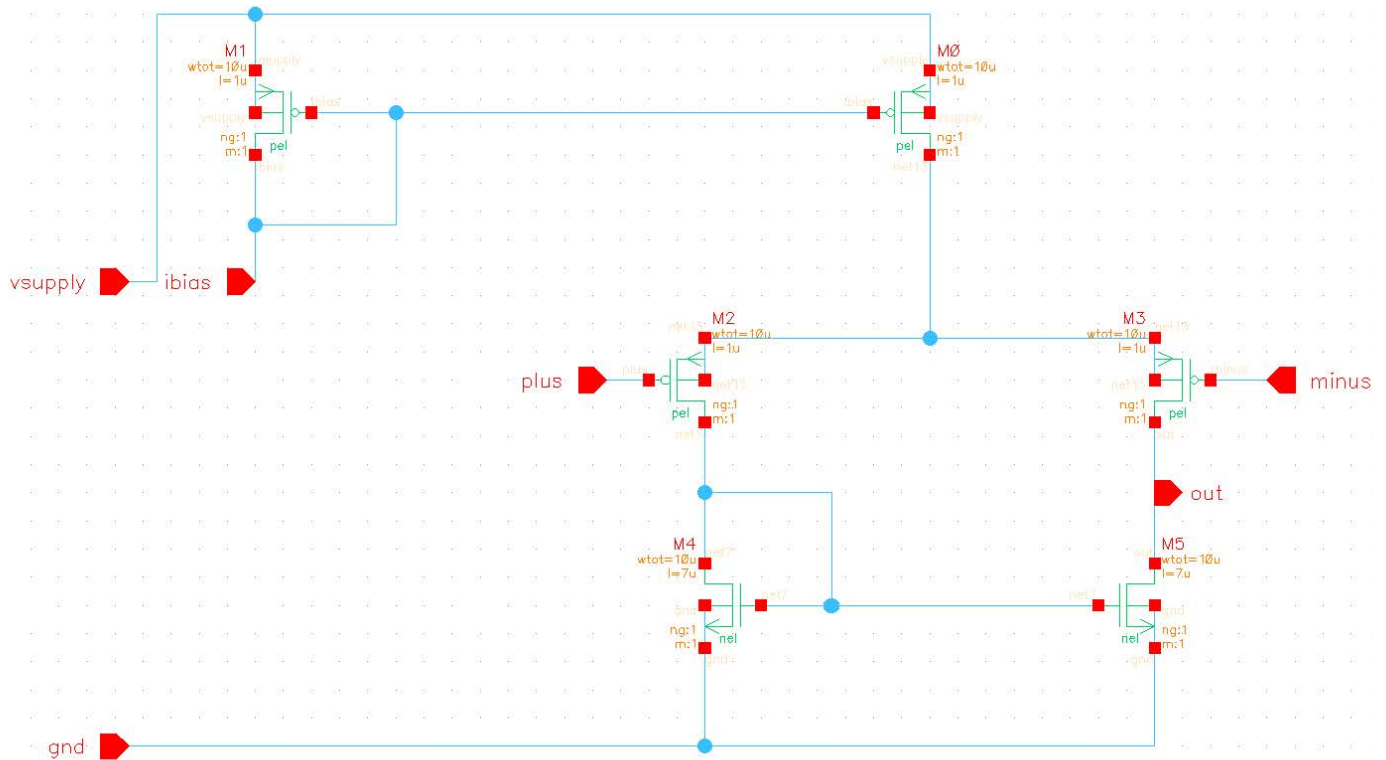


Abbildung G.12.: Schaltplan des einfachen Integrators (Operationsverstärker) zu Abbildung 7.7

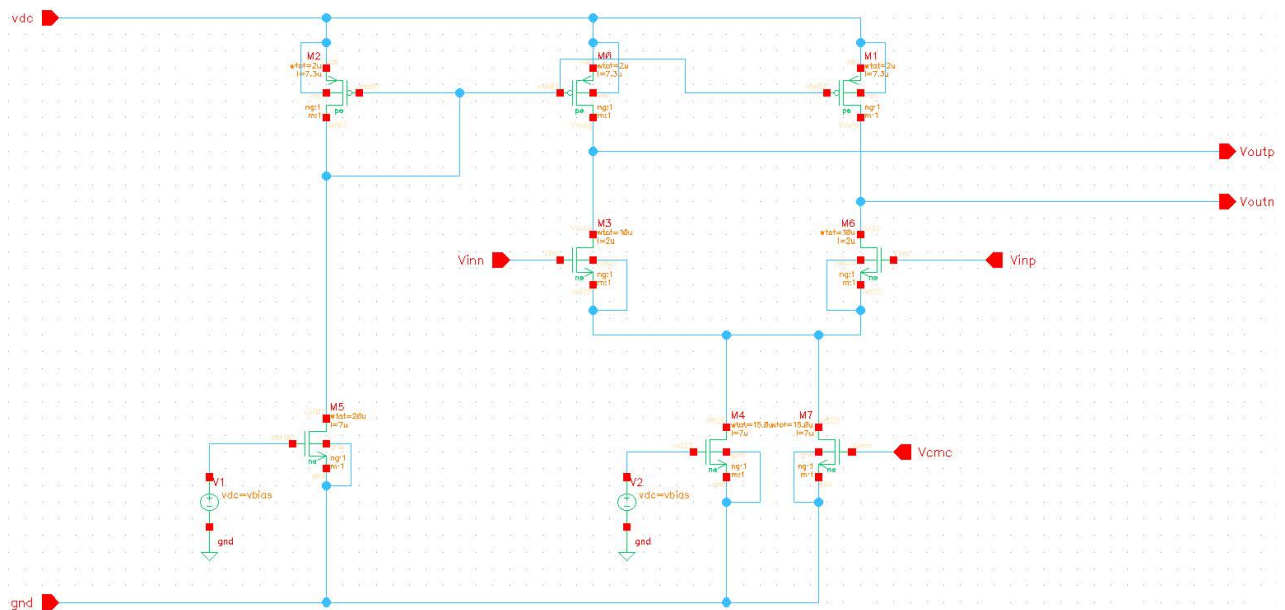


Abbildung G.13.: Schaltplan des voll differentiellen Integrators (Operationsverstärker) zu Abbildung 7.5

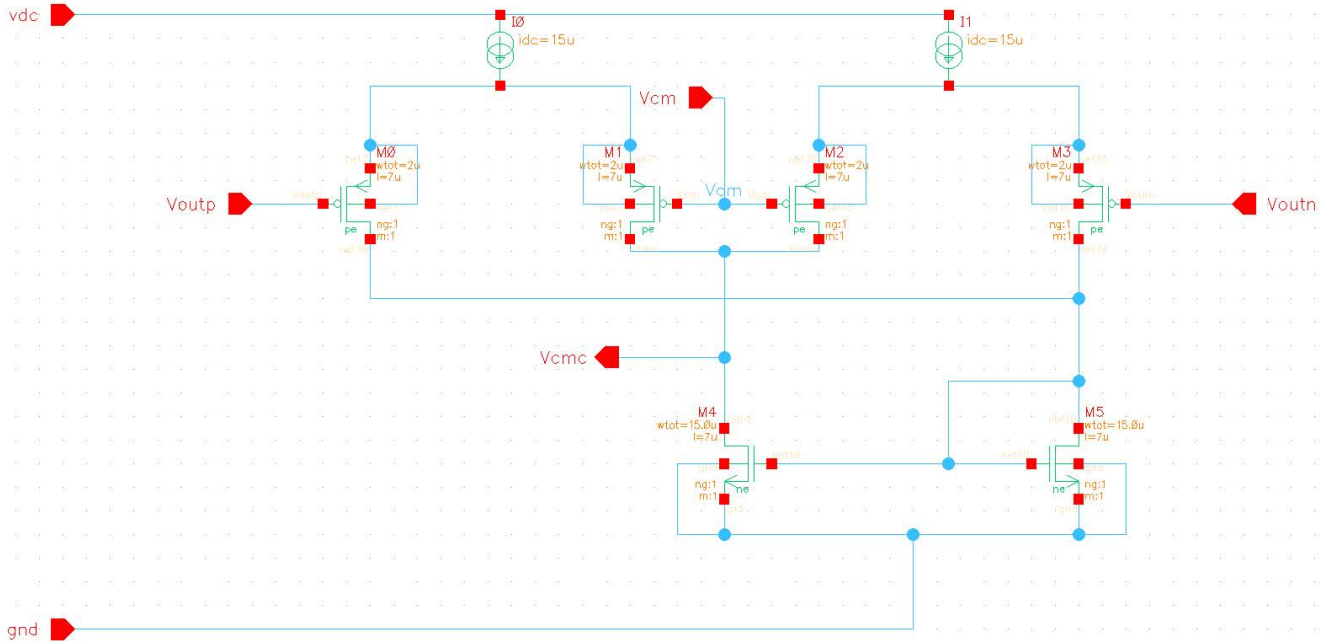


Abbildung G.14.: Schaltplan der Gleichtaktregelung zu Abbildung 7.6 des Integrators aus G.13.

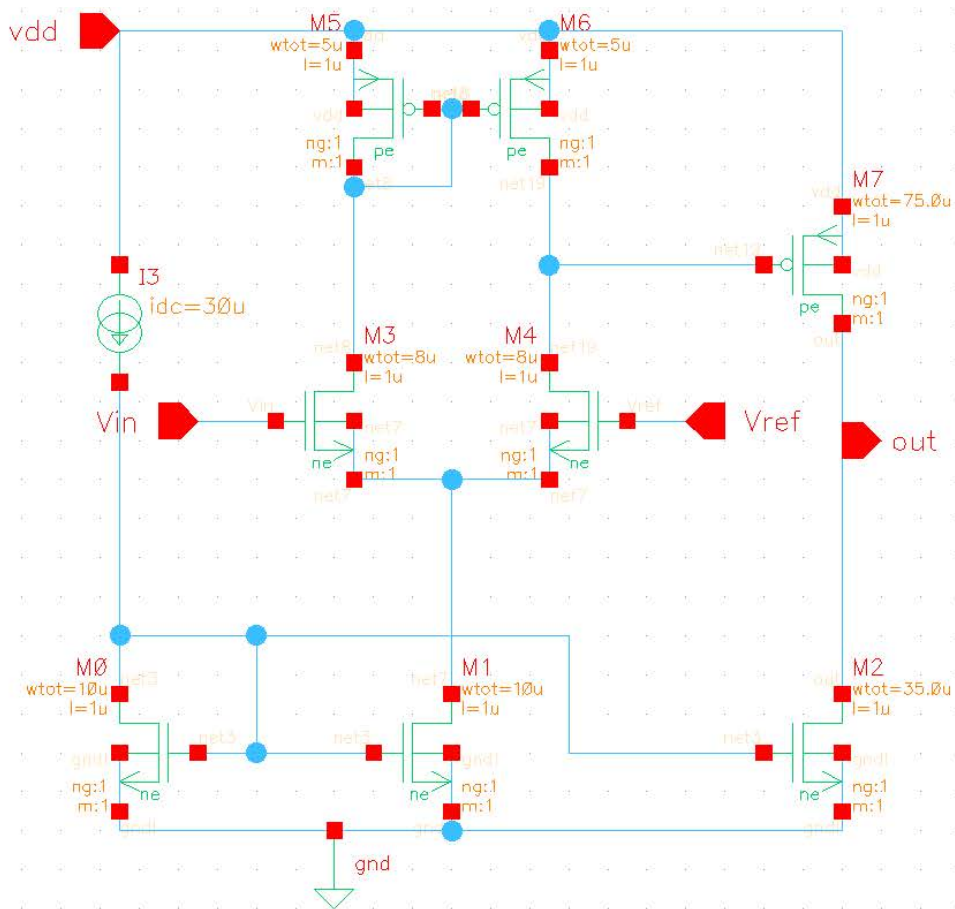


Abbildung G.15.: Schaltplan des Komparators zu Abbildung 7.8.

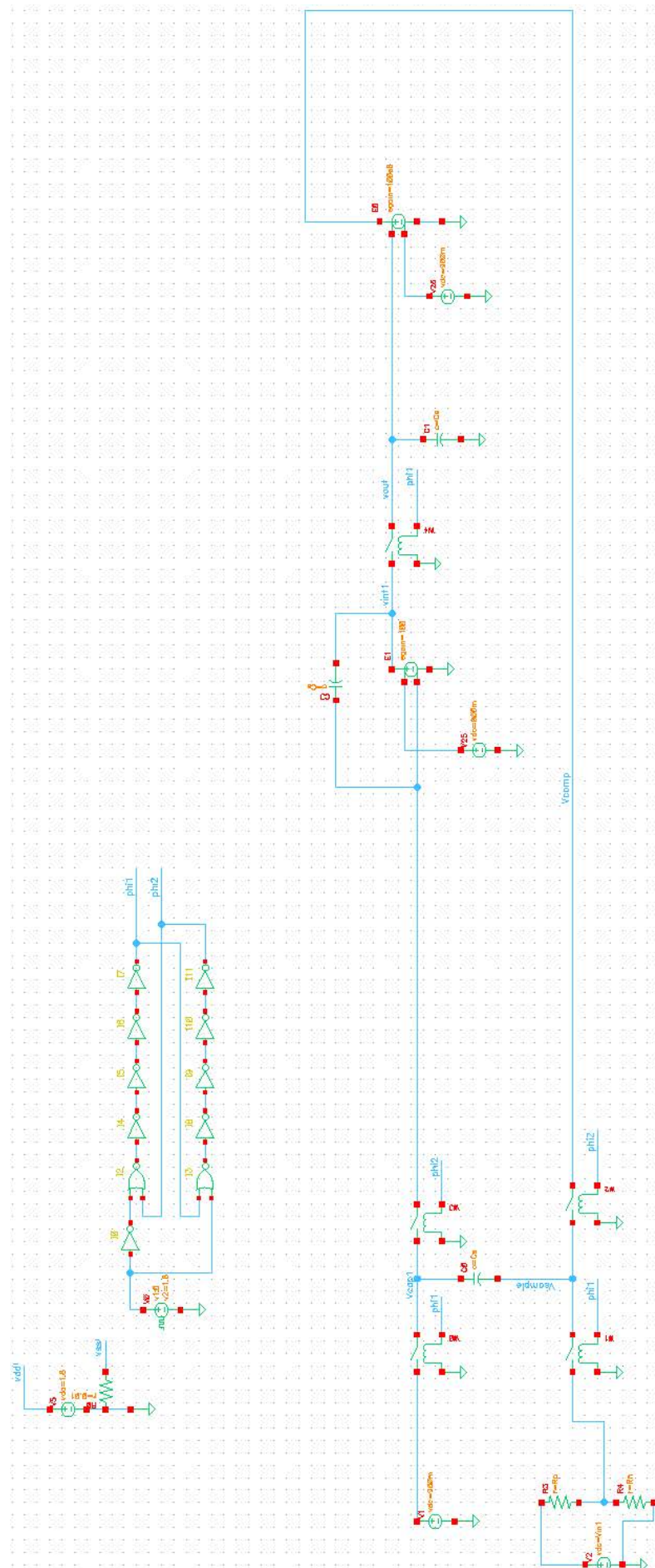


Abbildung G.16.: Schaltplan des zeitdiskreten Modulators zu Abbildung 7.1.

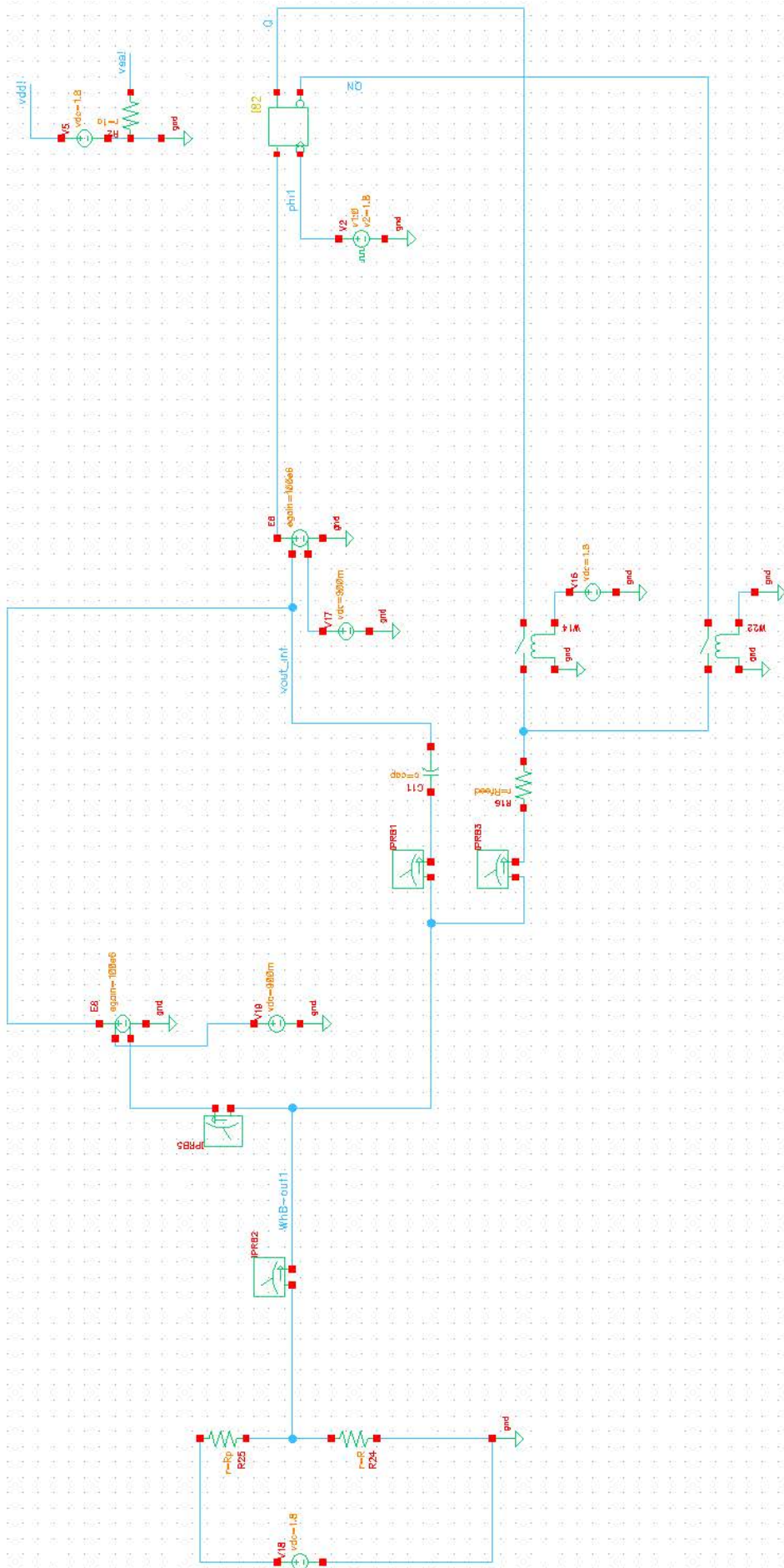


Abbildung G.17.: Schaltplan des zeitkontinuierlichen Modulators zu Abbildung 7.2.

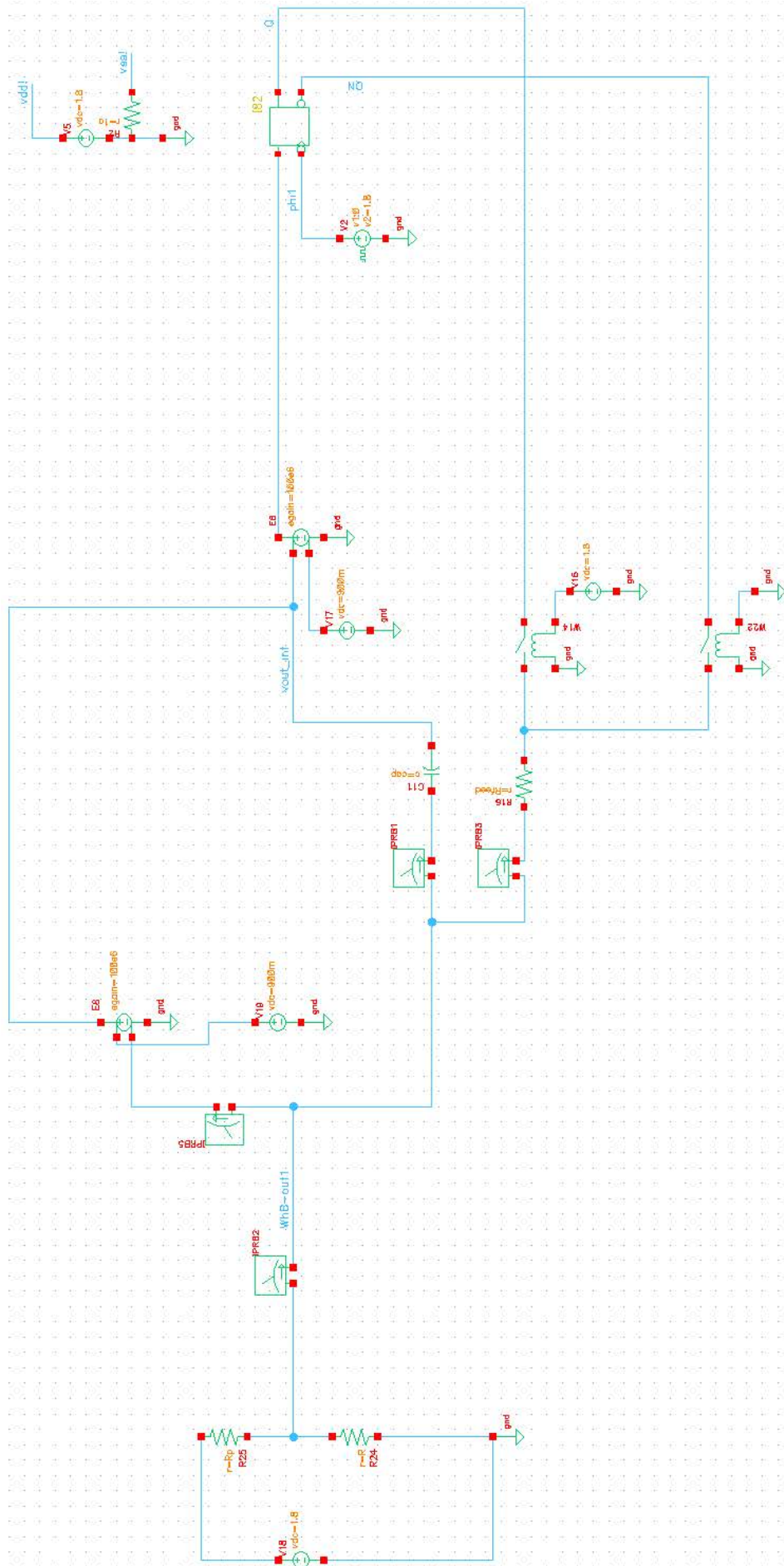


Abbildung G.18.: Schaltplan des differentiellen zeitkontinuierlichen Modulators zu Abbildung 7.3.